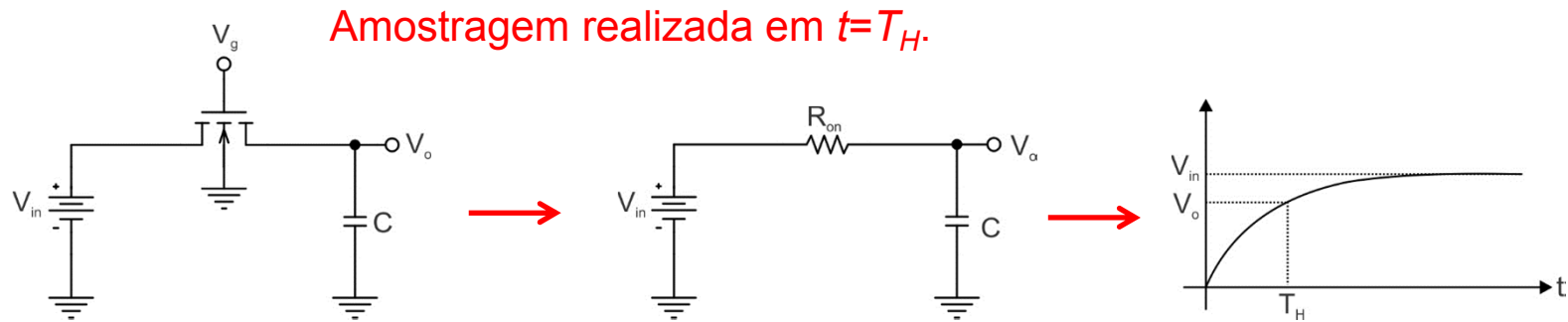


## Chaves Analógicas

A grande aplicação das chaves analógicas encontra-se nos circuitos a capacitores chaveados, a corrente chaveada e Sample-Hold.

### Chaves Tipo N

Construída com transistor NMOS.



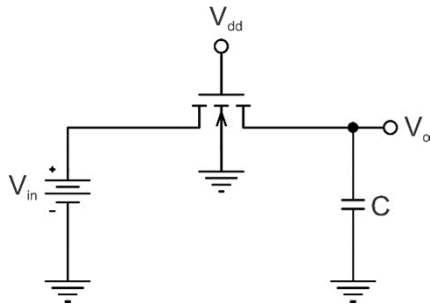
Considerando o transistor operando em triodo.

$$I_{ds} = \frac{W}{L} k_p (V_{gs} - V_T) V_{ds} - \frac{\alpha}{2} V_{ds}^2 \longrightarrow V_{ds} \ll \longrightarrow I_{ds} \cong \frac{W}{L} k_p (V_{gs} - V_T) V_{ds} \longrightarrow R_{on} = \frac{1}{\frac{W}{L} k_p (V_{gs} - V_T)}$$

$$V_0 = \left( 1 - e^{-\frac{T_H}{R_{on}C}} \right) V_{in} \longrightarrow R_{on} = \frac{1}{\frac{W}{L} k_p (V_{gs} - V_T)} \longrightarrow R_{on} = \frac{1}{\frac{W}{L} k_p (V_{dd} - V_0 - V_T)}$$

## Limite de Operação da Chave NMOS

Na chave NMOS, a tensão de saída tem que ser sempre menor que  $V_g - V_T$ , o que limita a máxima tensão de entrada que pode ser amostrada.



$$V_{gs} \geq V_T$$

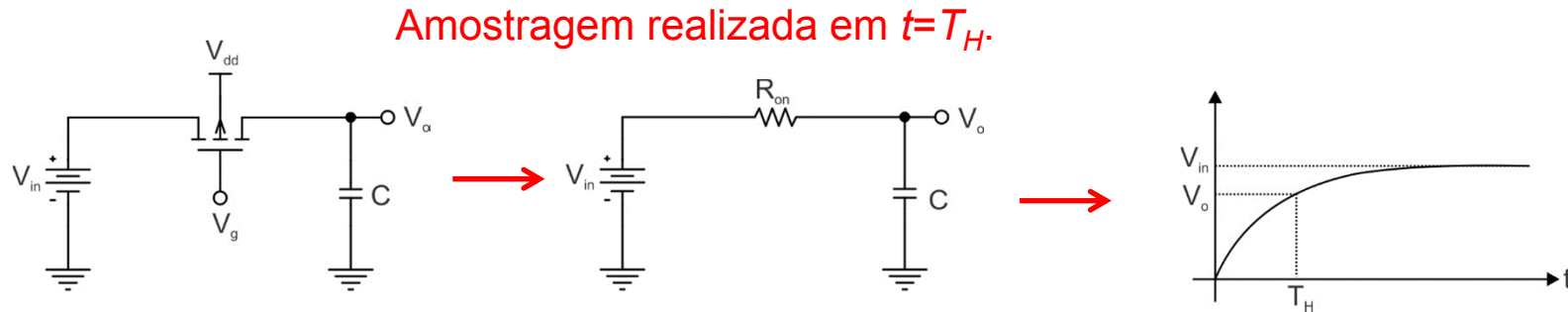
$$V_{dd} - V_o \geq V_T \rightarrow V_o \leq V_{dd} - V_T$$

Considerando que a chave carrega o capacitor até  $V_o = V_{in}$

$$V_{in\max} = V_{dd} - V_T$$

## Chaves Tipo P

Construída com transistor PMOS.



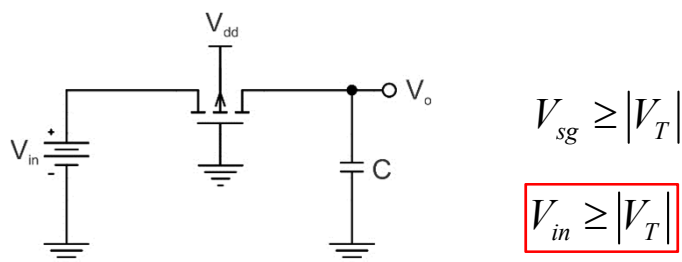
Considerando o transistor operando em triodo.

$$I_{sd} = \frac{W}{L} k_p (V_{sg} - |V_T|) V_{sd} - \frac{\alpha}{2} V_{sd}^2 \longrightarrow V_{sd} \ll \longrightarrow I_{sd} \cong \frac{W}{L} k_p (V_{sg} - |V_T|) V_{sd} \longrightarrow R_{on} = \frac{1}{\frac{W}{L} k_p (V_{sg} - |V_T|)}$$

$$V_0 = \left( 1 - e^{-\frac{T_H}{R_{on} C}} \right) V_{in} \longrightarrow R_{on} = \frac{1}{\frac{W}{L} k_p (V_{sg} - |V_T|)} \longrightarrow R_{on} = \frac{1}{\frac{W}{L} k_p (V_0 - |V_T|)}$$

## Limite de Operação da Chave PMOS

Na chave PMOS, a tensão de entrada tem que ser sempre maior que  $|V_T|$ , o que limita a mínima tensão de entrada que pode ser amostrada.

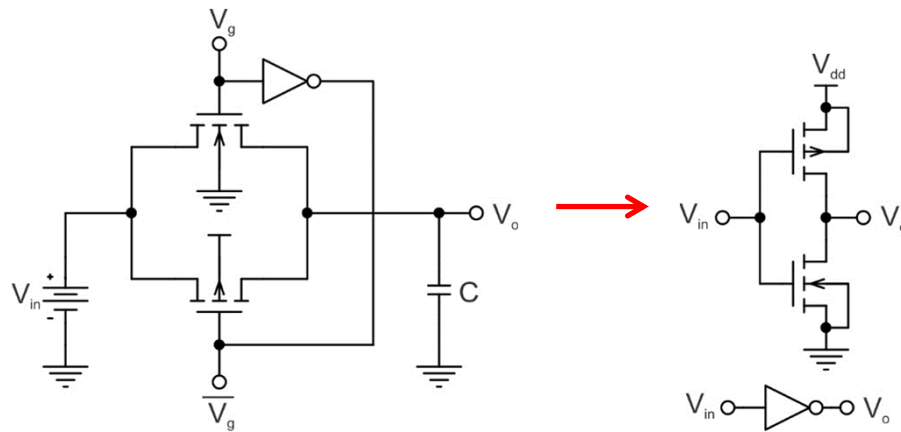


Considerando que a chave carrega o capacitor até  $V_o = V_{in}$

$$V_{in\min} = |V_T|$$

## Chave Complementar

Construída com transistores NMOS e PMOS em paralelo, esta chave elimina o problema da tensão máxima de entrada da chave NMOS, e da tensão mínima de entrada da chave PMOS.



$V_{in} > V_{in\max} \rightarrow V_{in} > V_{dd} - V_T \rightarrow$  Chave P continua conduzindo

$V_{in} < V_{in\min} \rightarrow V_{in} < |V_T| \rightarrow$  Chave N continua conduzindo

## Chave Complementar Equalizada

Os transistores são dimensionados de tal forma que a condutância na região onde as duas chaves funcionam simultaneamente seja constante e independente de  $V_o$ .

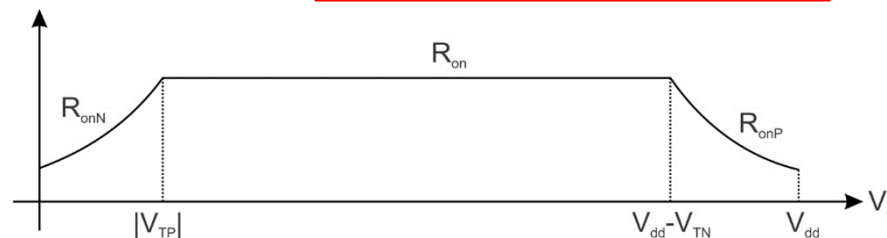
$$G_{onN} = \frac{W_N}{L} k_{pN} (V_{dd} - V_o - V_{T_N}) \rightarrow \text{Condutância da chave N}$$

$$G_{onP} = \frac{W_P}{L} k_{pP} (V_o - |V_{T_P}|) \rightarrow \text{Condutância da chave P}$$

$$G_{on} = G_{onN} + G_{onP} = \frac{W_N}{L} k_{pN} (V_{dd} - V_o - V_{T_N}) + \frac{W_P}{L} k_{pP} (V_o - |V_{T_P}|) \rightarrow \text{Condutância em paralelo}$$

$$\frac{\partial G_{on}}{\partial V_o} = 0 \rightarrow -\frac{W_N}{L} k_{pN} + \frac{W_P}{L} k_{pP} = 0 \rightarrow \boxed{\frac{W_P}{W_N} = \frac{k_{pN}}{k_{pP}}}$$

$$\boxed{G_{on} = \frac{W_N}{L} k_{pN} (V_{dd} - V_{T_N} - |V_{T_P}|)} \rightarrow \boxed{R_{on} = \frac{L}{W_N k_{pN} (V_{dd} - V_{T_N} - |V_{T_P}|)}}$$



## Injeção de Cargas

A injeção de cargas ocorre quando a chave é desligada e as cargas acumuladas no canal migram para o capacitor de amostragem e para a fonte de sinal. Em princípio, metade das cargas vai para o capacitor e a outra metade vai para a fonte. Mas o mecanismo que controla este fluxo de cargas é muito complexo e não é modelado com precisão. Numa estimativa pessimista, toda a carga migra para o capacitor de amostragem. Isto provoca uma variação na tensão amostrada e armazenada no capacitor.

### Injeção de Cargas da Chave N

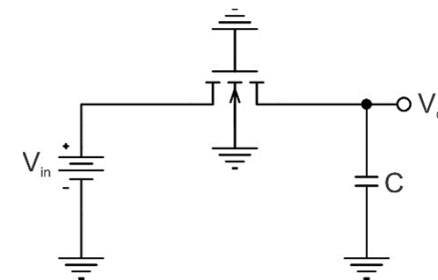
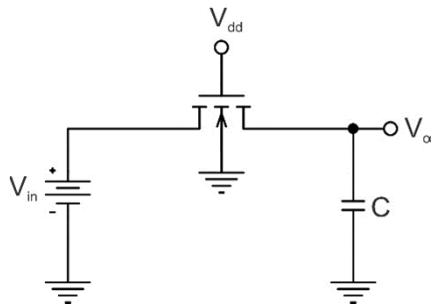
$$V_{in} \cong V_0$$

$$Q_g = WLC_{ox} (V_{gs} - V_T) = WLC_{ox} (V_{dd} - V_0 - V_T) \rightarrow \text{Carga no gate}$$

$$\Delta V = \frac{\Delta Q}{C}$$



$$Q_{ch} = -WLC_{ox} (V_{dd} - V_0 - V_T) \xrightarrow{\text{Após a amostragem}} \Delta V_0 = -\frac{WLC_{ox} (V_{dd} - V_0 - V_T)}{2C}$$



## Injeção de Cargas da Chave P

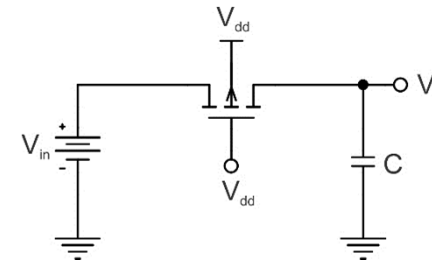
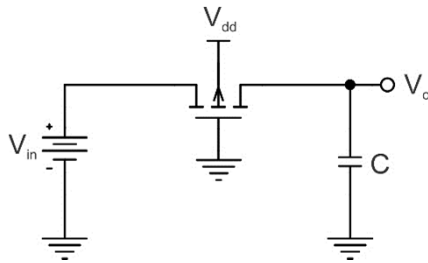
$$V_{in} \cong V_0$$

$$Q_g = -WLC_{ox} (V_{sg} - |V_T|) = -WLC_{ox} (V_0 - |V_T|) \rightarrow \text{Carga no gate}$$

$$\Delta V = \frac{\Delta Q}{C}$$



$$Q_{ch} = WLC_{ox} (V_0 - |V_T|) \xrightarrow{\text{Após a amostragem}} \Delta V_0 = \frac{WLC_{ox} (V_0 - |V_T|)}{2C}$$





## Injeção de Cargas da Chave Complementar

$$V_{in} \cong V_0$$

$$\Delta V_{0N} = -\frac{WLC_{ox}(V_{dd} - V_0 - V_T)}{2C} \rightarrow \text{Injeção de cargas da chave NMOS}$$

$$\Delta V_{0P} = \frac{WLC_{ox}(V_0 - |V_T|)}{2C} \rightarrow \text{Injeção de cargas da chave PMOS}$$

$$\text{Após a amostragem} \rightarrow \Delta V_0 = \Delta V_{0N} + \Delta V_{0P} = \frac{-W_N LC_{ox}(V_{dd} - V_0 - V_{T_N}) + W_P LC_{ox}(V_0 - |V_{T_P}|)}{2C}$$

Para uma determinada tensão  $V_0$ , pode-se estabelecer um cancelamento na injeção de cargas.

$$\Delta V_0 = 0 \rightarrow \frac{-W_N LC_{ox}(V_{dd} - V_0 - V_{T_N}) + W_P LC_{ox}(V_0 - |V_{T_P}|)}{2C} = 0 \rightarrow \boxed{\frac{W_P}{W_N} = \frac{(V_{dd} - V_0 - V_{T_N})}{(V_0 - |V_{T_P}|)}}$$

Esta propriedade tem aplicações em circuitos onde capacitores são descarregados em entrada de amplificador operacional, com tensão constante, tipicamente Capacitores Chaveados.

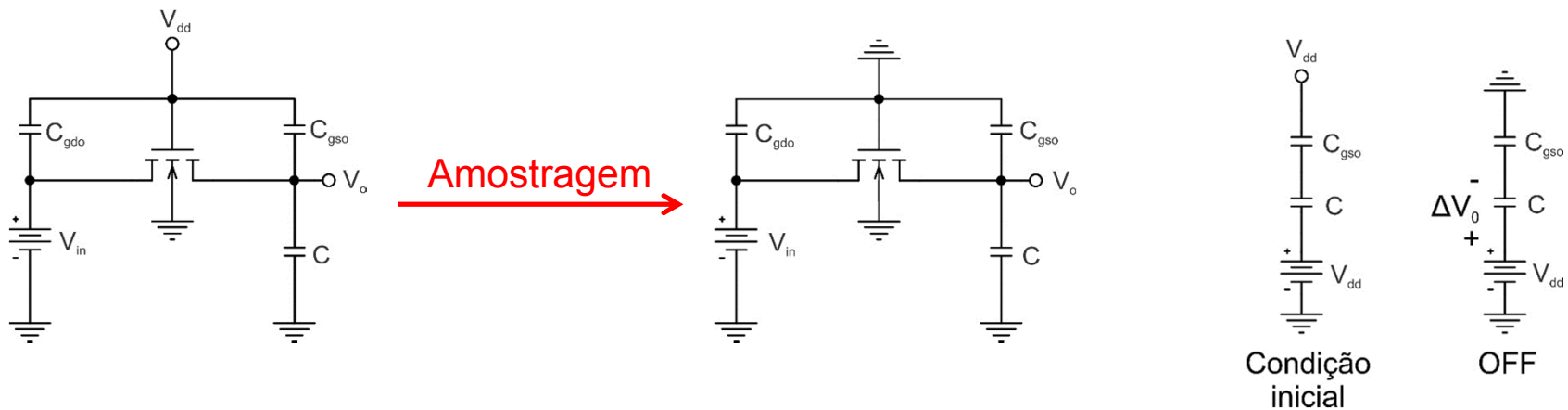
## Clock Feedthrough

O *clock feedthrough* é a carga injetada durante a transição do sinal de clock, através dos capacitores de sobreposição  $C_{gso}$  e  $C_{gdo}$ .

$$V_{in} \cong V_0$$

$$C_{gso} = C_{gdo} = WC_{ov}$$

### Clock Feedthrough da Chave N

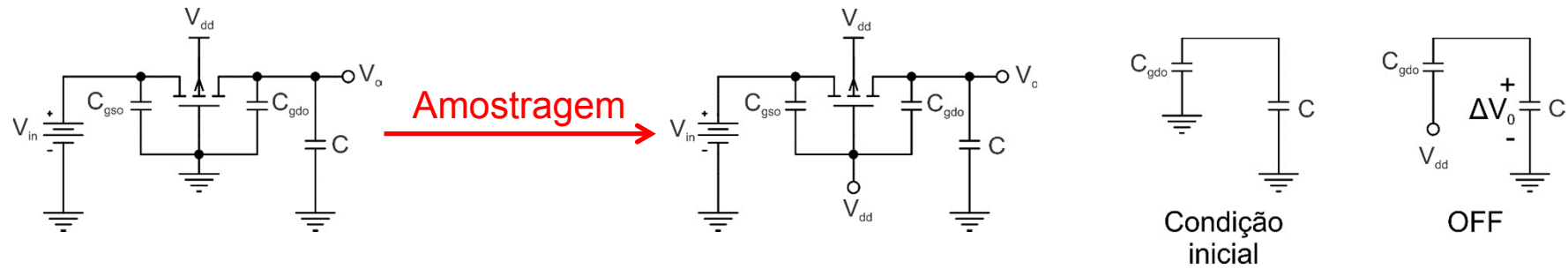


$$\Delta Q = \frac{C_{gso} C}{C_{gso} + C} V_{dd} \longrightarrow \Delta V_0 = -\frac{\Delta Q}{C} = -\frac{C_{gso}}{C_{gso} + C} V_{dd} \longrightarrow \boxed{\Delta V_0 = -\frac{WC_{ov}}{WC_{ov} + C} V_{dd}}$$

## Clock Feedthrough da Chave P

$$V_{in} \cong V_0$$

$$C_{gso} = C_{gdo} = WC_{ov}$$



$$\Delta Q = \frac{C_{gdo} C}{C_{gdo} + C} V_{dd} \longrightarrow \Delta V_0 = \frac{\Delta Q}{C} = \frac{C_{gdo}}{C_{gdo} + C} V_{dd} \longrightarrow \boxed{\Delta V_0 = \frac{WC_{ov}}{WC_{ov} + C} V_{dd}}$$

### *Clock Feedthrough da Chave Complementar*

O *clock feedthrough* da chave complementar é soma das componentes devidas às chaves N e P

### *Clock Feedthrough da Chave N*

$$\Delta V_{0N} = -V_{dd} \frac{WC_{ov}}{WC_{ov} + C}$$

### *Clock Feedthrough da Chave P*

$$\Delta V_{0P} = V_{dd} \frac{WC_{ov}}{WC_{ov} + C}$$

### *Clock Feedthrough da Chave Complementar*

$$\Delta V_0 = \Delta V_{0P} + \Delta V_{0N} \longrightarrow \boxed{\Delta V_0 = V_{dd} \left( \frac{W_P C_{ov_P}}{W_P C_{ov_P} + C} - \frac{W_N C_{ov_N}}{W_N C_{ov_N} + C} \right)}$$

### *Erro Total da Tensão Amostrada na Chave Complementar*

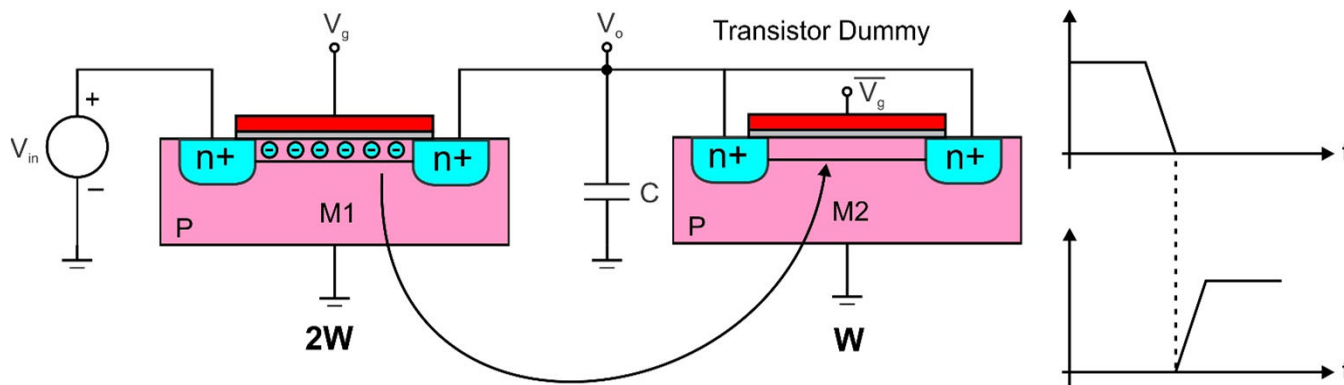
$$\Delta V_0 = \frac{-W_N LC_{ox} (V_{dd} - V_0 - V_{T_N}) + W_P LC_{ox} (V_0 - |V_{T_P}|)}{2C} + V_{dd} \left( \frac{W_P C_{ov_P}}{W_P C_{ov_P} + C} - \frac{W_N C_{ov_N}}{W_N C_{ov_N} + C} \right)$$

*Injeção de Cargas*

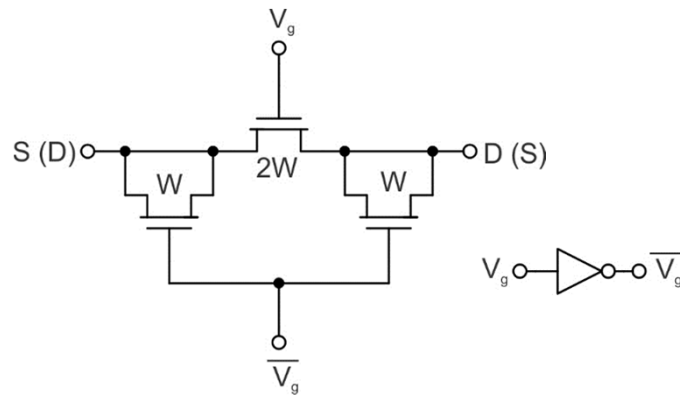
*Clock Feedthrough*

## Compensação da Injeção de Cargas

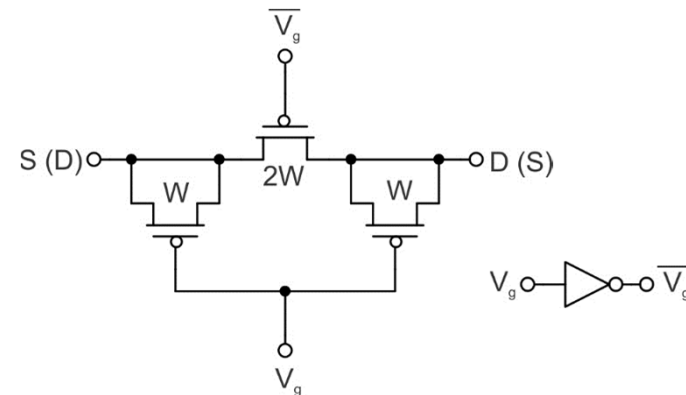
A compensação para injeção de cargas mais eficiente é feita com transistor *dummy*. Dois transistores, com metade da largura da chave são conectados um no dreno e outro no source da chave. O sinal no gate do *dummy* é o inverso do sinal no gate da chave. Desta forma, as cargas acumuladas no canal da chave são transferidas para cada *dummy*, e vice versa.



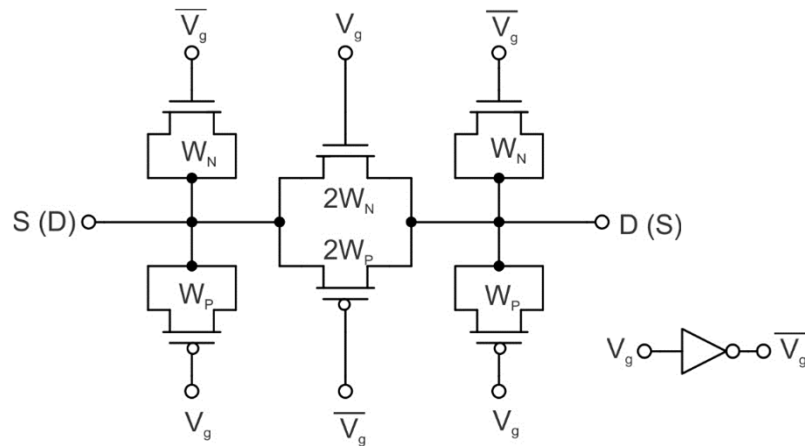
### Compensação da chave NMOS



### Compensação da chave PMOS



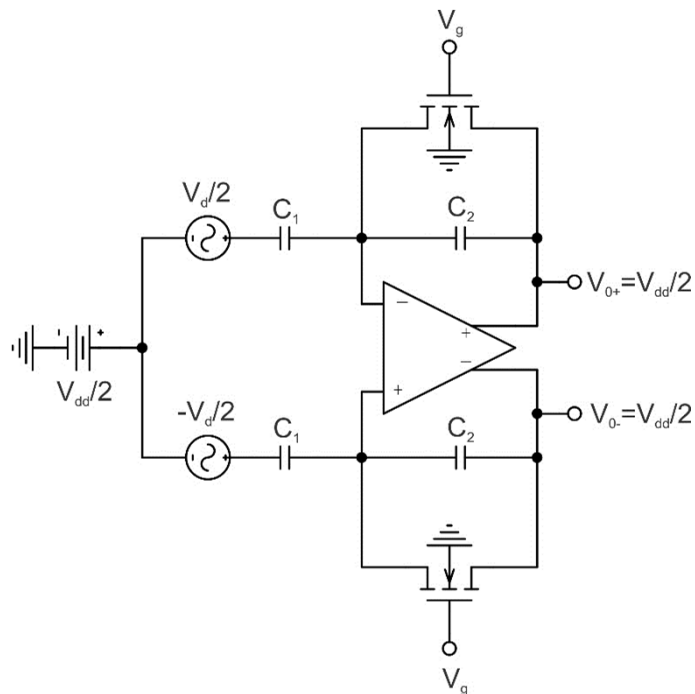
### Compensação da chave Complementar



A eficiência desta compensação depende muito das cargas no canal da chave se dividirem em duas partes iguais. Entretanto, isto é muito dependente da velocidade de chaveamento e das impedâncias conectadas em cada lado da chave.

## Compensação com Rede Diferencial

Muitos circuitos comutados, podem ser implementados de forma totalmente diferencial. Desta forma, a variação de tensão na saída, devida à injeção de cargas, é cancelada.



$$V_g = V_{dd}$$

$$V_{0+} = V_{0-} = \frac{V_{dd}}{2}$$

→ Tensão de Modo Comum

$$V_g \downarrow \bar{V}_g = 0$$

$$\Delta V_{0+} = \frac{WLC_{ox} \left( V_{dd} - \frac{V_{dd}}{2} - V_T \right)}{2C_2} + \frac{V_{dd}}{2}$$

$$\Delta V_{0-} = \frac{WLC_{ox} \left( V_{dd} - \frac{V_{dd}}{2} - V_T \right)}{2C_2} + \frac{V_{dd}}{2}$$

Em ambas as saídas

Tensão de saída diferencial

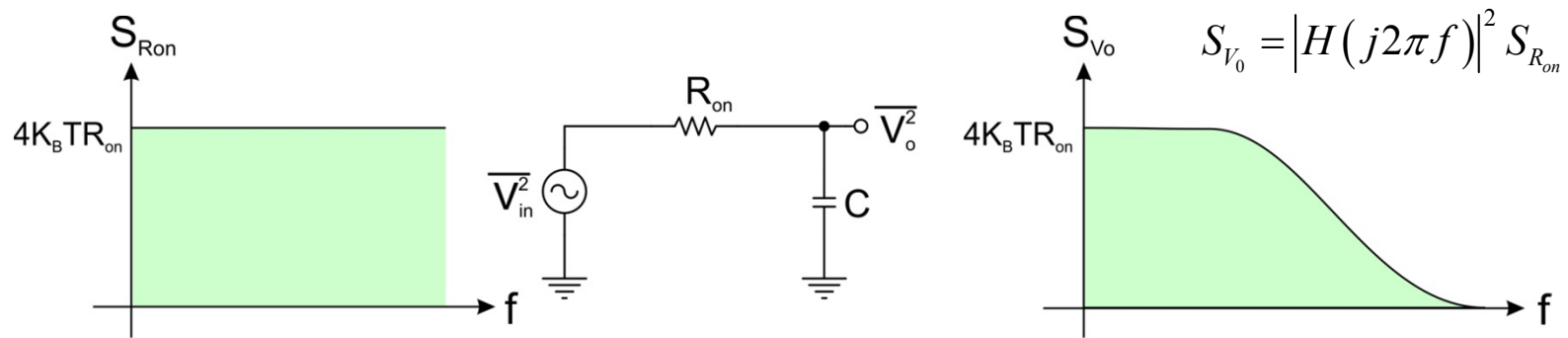
$$V_0 = V_{0+} - V_{0-} = \Delta V_{0+} - \Delta V_{0-} = 0$$

## Ruído Térmico das Chaves Analógicas

A chave analógica na condição ON atua como um resistor e, como todo resistor, desenvolve uma tensão térmica entre seus terminais, cuja densidade espectral de potência é plana na frequência, ou seja, um ruído branco. Quando conectada a um capacitor, forma-se um filtro passa-baixas, e surge uma tensão RMS de ruído no capacitor.

Densidade espectral de potência do resistor  $\longrightarrow S_{R_{on}} = 4K_B TR_{on}$

- $K_B$  é a constante de Boltzmann  $\rightarrow 1.38 \cdot 10^{-23} \text{ J/K}$
- $T$  é a temperatura em Kelvin



Tensão RMS no capacitor  $\longrightarrow \sqrt{\overline{V}_o^2} = \sqrt{\int_0^\infty \frac{4K_B TR_{on}}{4\pi^2 R_{on}^2 C^2 f^2 + 1} df} = \sqrt{\frac{K_B T}{C}} \longrightarrow \text{Independente do tamanho da chave}$



**Final deste  
Tópico**