



# UNIVERSIDADE FEDERAL DO RIO DE JANEIRO

## Departamento de Eletrônica

### Eletrônica IV - 2ª Prova - 2006/2

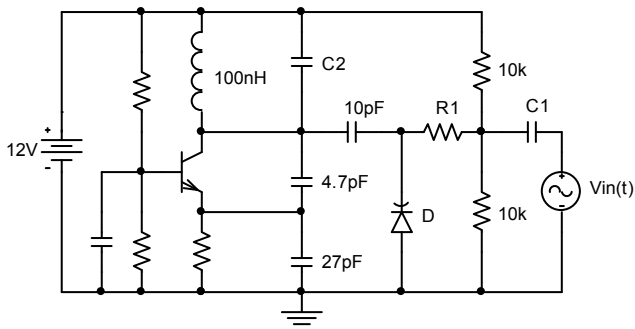
Professor - *Fernando A. P. Barúqui*.

1ª) Considere o modulador de frequência abaixo.  
Pede-se:

- Determinar o capacitor C2 para que a frequência de oscilação seja de 90MHz. Assuma a capacitância  $C_{be} = 20pF$ . (1.0)
- Calcule o menor C1 possível, sabendo que a mínima frequência do sinal modulador é 20Hz. (1.0)
- Calcule o maior R1 possível, sabendo que a máxima frequência do sinal modulador é 100kHz. (1.0)
- Aplicando-se um sinal  $v_{in}(t)$  senoidal, e com frequência igual a 20kHz, observou-se o primeiro apagamento de portadora para a amplitude de 0.5V. Determine o desvio de frequência do modulador. (1.0)

#### Dados:

$C_d = 15pF$  com polarização de 6V.



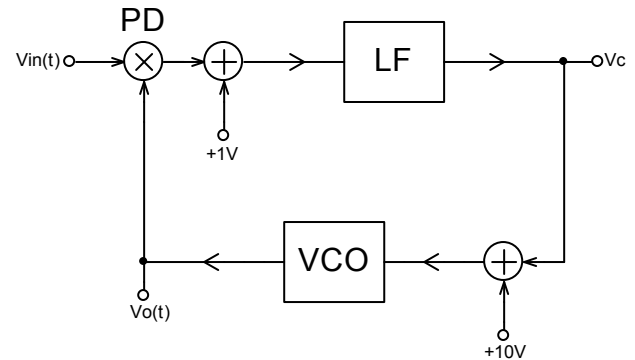
2ª) O diagrama de blocos abaixo representa um PLL, onde os sinais  $v_{in}(t)$  e  $v_o(t)$  são senoidais. Com base nas propriedades de seus componentes básicos responda:

- Em regime permanente, e com  $v_c = 0$ , qual é frequência do sinal de entrada? (1.0)
- Em regime permanente, e com  $v_c = 0$ , qual é a diferença de fase  $\angle v_{in}(t) - \angle v_o(t)$ ? (1.0)
- Calcular o Hold-in range e o Lock-in range do PLL. (1.0)

#### Dados:

- constante do VCO  $k_o = 2MHz/V$ ;
- constante do detector de fase  $k_d = 2V/rad$ ;
- domínio do detector de fase  $-\pi \leq \theta_e \leq \pi$ ;

- frequência de oscilação  $f_o$  do VCO dentro do intervalo  $10MHz \leq f_o \leq 30MHz$ ;
- função de transferência do loop filter dada por  $F(s) = (s \cdot 0.1 + 1)/s$ .



3ª) Um conversor AD de 10 bits, por aproximações sucessivas, é usado para digitalizar um sinal cuja frequência máxima é igual a 20kHz. Teoricamente, qual é a menor frequência de clock para este conversor? (1.0)

4ª) Para o conversor tipo *buck-boost* abaixo:

- Qual valor de  $I_s$  e  $\alpha$  o coloca exatamente na fronteira entre os modos de operação contínuo e descontínuo? (1.0)
- Com os valores de  $I_s$  e  $\alpha$  calculados no item anterior, determine a corrente de pico no coletor de  $Q_1$  e a máxima tensão entre emissor e coletor. (1.0)

#### Dados:

Tensão de saída na fronteira  $V_s = -50V$ .

Frequência de chaveamento  $f = 40kHz$ .

Tensão de condução do diodo D1,  $V_{D1} = 0.7V$ .

Tensão de condução do transistor  $Q_1$ ,  $V_T = 0V$ .

