

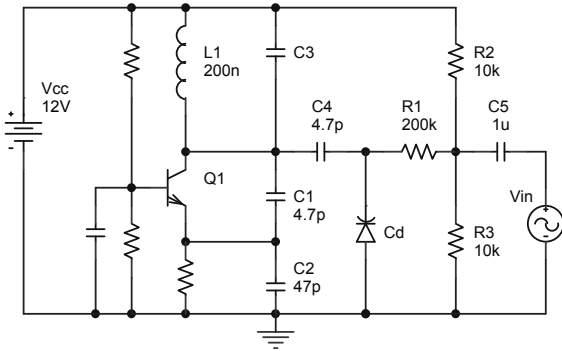


**UNIVERSIDADE FEDERAL DO RIO DE JANEIRO**  
**Departamento de Eletrônica**  
**Eletrônica IV - 2ª Prova - 2001/1**  
**Professor - Fernando A. P. Barúqui.**

1ª) Considere o modulador de frequência abaixo.  
 Pede-se:

a) Determinar o capacitor  $C_3$  para que a frequência de oscilação seja de 90MHz. Assuma a capacitância  $C_{be} = 10pF$ . (1.5)

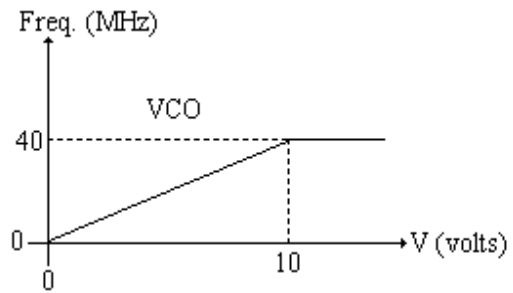
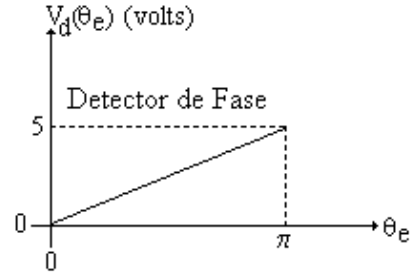
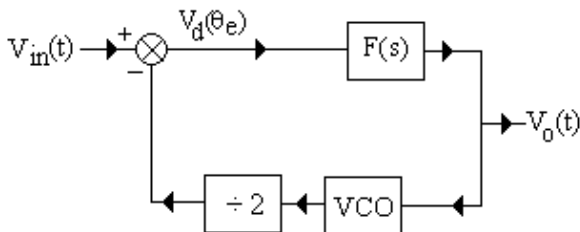
b) Para uma entrada  $V_{in}(t) = 2 \sin(2\pi \cdot 30 \cdot 10^3 t)$ , observou-se o primeiro apagamento de portadora. Calcule o  $K_o$ , em Hz/V, do oscilador. Assuma que  $C_d = 15pF$  com polarização de 6V. (1.5)



2ª) O diagrama de blocos abaixo representa um PLL. Para os casos a) e b), diga qual a máxima frequência que podemos aplicar na entrada, assumindo que o PLL mantenha-se na condição "LOCK".

a) O filtro  $F(s)$  é passivo, com ganho DC unitário. (1.5)

b) O filtro  $F(s)$  é ativo, com ganho DC infinito. (1.5)



3ª) O circuito abaixo é um PLL com VCO ideal (sem limites para tensão de controle) e sem offset. Sabendo-se que  $K_o = 1000rd/s$ ,  $F(s) = (s100\mu + 1)/(s100\mu)$  e  $K_d = 1/\pi$ , pede-se:

a) O erro de fase  $\theta_e(t)$  em regime permanente para uma excitação de frequência de entrada  $\omega_{in}(t) = 5 \cdot 10^6 t u(t)$ . (1.0)

b) O "Hold-in range". (1.0)

c) O "Lock-in range". (1.0)

d) Repita os itens b) e c) considerando que a tensão de controle do VCO está limitada ao intervalo  $0V \leq V_{VCOin} \leq 5V$ . (1.0)

