Sumário

Capítulo 1

Transistor MOSFET

O transistor MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*) foi fabricado pela primeira vez em 1960, um ano após o início da era do circuito integrado. O MOSFET encontra sua maior aplicação nos circuitos integrados de larga escala (VLSI), onde se emprega a tecnologia CMOS (*Complementar Metal Oxide Semiconductor*) que utiliza transistores de canal N e P. Os MOSFETs também estão se tornando muito populares em aplicações discretas nas áreas de eletrônica de potência, áudio, micro-ondas e radiofrequência em geral. Por ser um dispositivo extremamente utilizado, muito se tem feito para sua modelagem.

O objetivo deste capítulo é descrever o funcionamento do MOSFET e estudar suas características com base em dois modelos simplificados, o SPICE (níveis 1, 2 e 3) e o EKV, normalmente usados como ponto de partida para os projetos de circuitos integrados.

1.1 Princípio de Funcionamento do MOSFET

Neste item, analisaremos o funcionamento do MOSFET de canal N e suas equações. O MOSFET de canal P possui funcionamento análogo ao de canal N, e serão apresentadas somente suas equações, não sendo analisado em detalhes.

O MOSFET de canal N é construído sobre um substrato de silício tipo P, terminal (B), onde são feitas duas difusões tipo N de largura *W* e separadas pela distância *L*, que compreendem os terminais de fonte (S) e dreno (D), entre as quais é crescida uma camada muito fina e isolante de óxido de silício com espessura t_{ox}. Sobre a camada de óxido é depositado silício policristalino de alta condutividade, que forma o terminal de porta (G), conforme apresentado na Figura 1.1. O canal é formado sob a placa de porta, que é um retângulo de largura *W* e comprimento *L*.

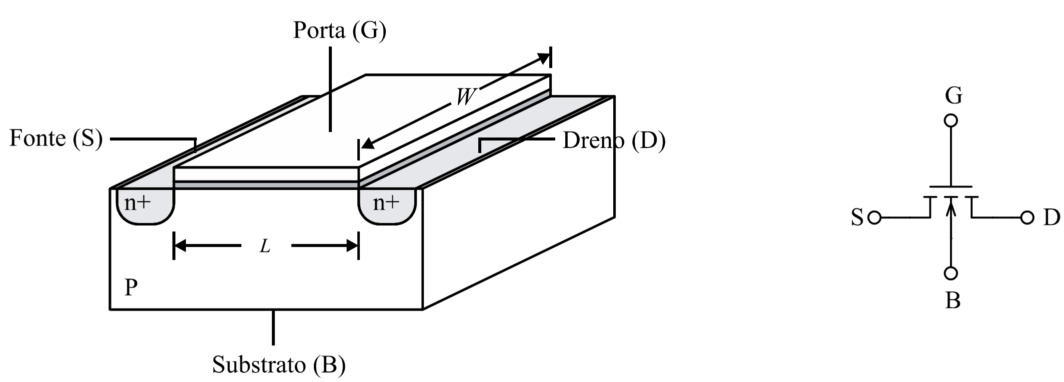


Figura 1.1: Transistor MOSFET de canal N.

Para avaliarmos o funcionamento do MOSFET, devemos primeiro polariza-lo como na Figura 1.2. Assumindo inicialmente que $V_{DS} > 0$ e $V_{GS} = 0$, notamos a presença de duas regiões de depleção formadas em torno das difusões de fonte e dreno. De fato, os diodos fonte-substrato e dreno-substrato estão reversamente polarizados. Nesta condição, não há corrente elétrica significativa entre dreno e fonte (I_{DS}), somente a corrente de saturação do diodo formado pela junção dreno-substrato. Considera-se neste caso que $I_{DS} = 0$, e diz-se que o MOSFET está em corte.

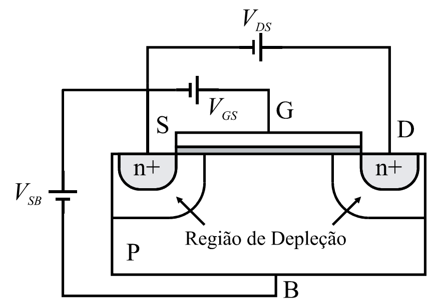


Figura 1.2: Transistor MOSFET na região de corte.

Ao passo em que a tensão V_{GS} vai se tornando positiva, elétrons são atraídos para a região próxima da porta, devido ao campo elétrico induzido no substrato pelas cargas positivas acumuladas na placa de porta. A grande maioria destes elétrons recombina-se com buracos, formando íons negativos, estendendo a região de depleção, conforme mostrado na Figura 1.3. Entretanto, alguns elétrons conseguem ocupar a banda de condução, estabelecendo uma corrente I_{DS} muito pequena. Este modo de operação é chamado de inversão fraca (*Weak Inversion*). Na grande maioria das aplicações, assume-se que $I_{DS} = 0$ nesta região.

A operação em inversão fraca encontra inúmeras aplicações na microeletrônica, mas principalmente em circuitos de muito baixo consumo de potência e baixa tensão de alimentação. Filtros analógicos totalmente integrados na tecnologia CMOS com aplicações em frequências baixas (na ordem de alguns kHz) utilizam transistores operando em inversão fraca, devido às baixas transcondutâncias (na ordem de n℧), o que permite a utilização de capacitores muito pequenos (poucos pF). Isto reduz muito a área total de integração ocupada pelos capacitores.

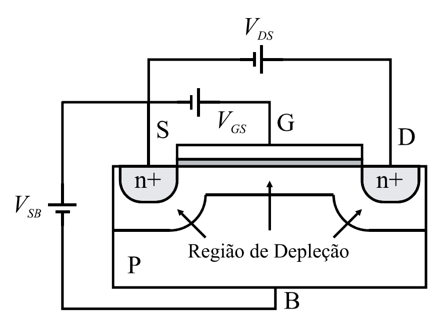


Figura 1.3: MOSFET polarizado com V_{GS} ligeiramente positivo.

Com o aumento progressivo de V_{GS}, elétrons gerados termicamente na região de depleção próxima à porta ganham energia suficiente para alcançar a banda de condução e são aprisionados pelo campo elétrico. Neste momento, esta região do substrato se torna condutora e com portadores de cargas negativas. Forma-se um canal N entre dreno e fonte, conforme mostrado na Figura 1.4. Esta inversão do canal ocorre para tensão $V_{GS} \geq V_T$, onde V_T

é a tensão de limiar (*threshold*). Este modo de operação é chamado de inversão forte (*Strong Invertion*), e a região de trabalho, de triodo ou ôhmica. A corrente I_{DS} é determinada pela diferença de potencial V_{DS} sobre o canal e a resistividade do mesmo.

O MOSFET operando nesta região pode ser usado como resistor controlado por tensão, pois a quantidade de cargas livres no canal depende da tensão V_{GS}, e consequentemente a resistência. Também existem aplicações em amplificadores diferenciais de baixa transcondutância e baixa tensão.

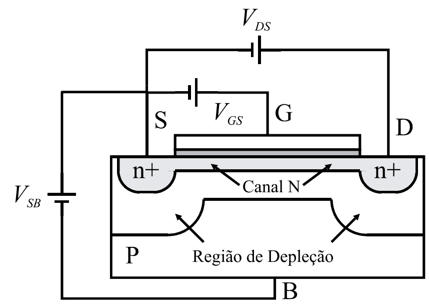


Figura 1.4: MOSFET polarizado na região de triodo.

O aumento da tensão V_{DS} eleva o campo elétrico existente entre dreno e porta, reduzindo o potencial na superfície do substrato, logo abaixo da porta. Com isto, o canal vai estreitando-se nas proximidades do dreno, até que é totalmente estrangulado (*pinch-off*), conforme a Figura 1.5. Neste momento, forma-se região de depleção, de baixa condutividade, em torno da difusão de dreno, e a diferença de potencial sobre o canal é constante e igual à tensão de saturação V_{DSsat}. O excedente de tensão, ou seja, $V_{DS} - V_{DSsat}$ fica sobre a região de depleção, e a corrente I_{DS} não depende mais de V_{DS}, pois é definida pela resistência do canal e V_{DSsat}. Neste regime de operação, diz-se que o MOSFET está em inversão forte e na região de saturação. Segundo o modelo SPICE nível 1, o estrangulamento do canal ocorre quando a tensão entre porta e dreno é menor que a de limiar, ou seja, $V_{GD} < V_T$. Como $V_{GD} = V_{GS} - V_{DS}$, pode-se determinar a tensão de saturação entre dreno e fonte (V_{DSsat}) por $V_{GS} - V_{DS} < V_T$, ou seja, $V_{DSsat} = V_{GS} - V_T$. Esta formulação é muito usada, pois simplifica muitos cálculos manuais, principalmente na determinação da excursão de sinal em amplificadores. Neste regime de operação, o MOSFET passa a atuar como uma fonte de corrente controlada pela tensão V_{GS}.

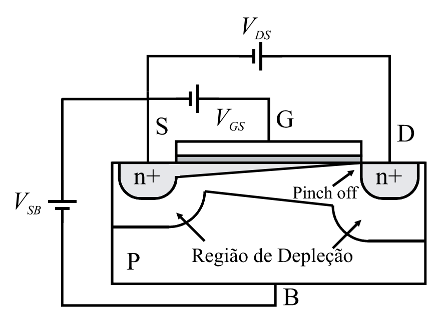


Figura 1.5: MOSFET na região de saturação.

1.1.1 A Tensão de *Threshold* e o Efeito de Corpo

A tensão de *threshold* é a diferença de potencial, entre porta e fonte, necessária para injetar uma quantidade suficiente de portadores de carga na banda de condução do substrato, de forma a criar um canal condutivo entre as difusões de dreno e fonte. Assumindo que a diferença de potencial entre fonte e substrato seja igual a zero

($V_{SB} = 0$), a tensão de *threshold* é modelada pela equação (1.1), onde ϕ_F é o potencial de Fermi (um parâmetro dependente do tipo de semicondutor e da concentração de dopantes), q é o módulo da carga do elétron, N_A é a concentração de dopantes aceitadores de cargas, ε_S é a constante dielétrica do silício, C'_{ox} é a capacitância por unidade de área da porta e V_{FB} é a tensão de banda plana (*Flat Band*). A tensão de banda plana incorpora as diferenças de potenciais geradas pelos potenciais de contato metal-semicondutor no substrato, no dreno e na porta, como também a diferença de potencial gerada na placa de porta devida às cargas não compensadas aprisionadas no óxido de silício entre a porta e o substrato. Estas constantes são conhecidas como parâmetros de processo, e são fornecidas pelos fabricantes de circuitos integrados. Estes valores não são absolutos, podendo sofrer variações randômicas em torno de seus valores nominais, o que caracteriza a precisão do processo de fabricação.

$$\begin{cases} V_{T0} = V_{FB} + 2\phi_F + \gamma\sqrt{2\phi_F} \\ \gamma = \dfrac{\sqrt{2qN_A\varepsilon_s}}{C'_{ox}} \end{cases} \tag{1.1}$$

Quando a tensão V_{SB} é maior que zero, o diodo fonte-substrato é polarizado reversamente, aumentando a profundidade da região de depleção, conforme mostrado na Figura 1.6. Desta forma, para alcançar a tensão de *threshold*, é necessária uma diferença de potencial maior entre porta e fonte, o que implica no aumento da tensão de *threshold*. Este fenômeno é conhecido como efeito de corpo, e é modelado pela equação (1.2).

$$V_T = V_{T0} + \gamma\left(\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F}\right) \tag{1.2}$$

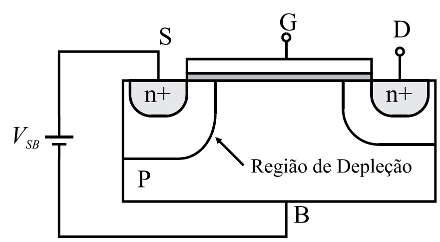


Figura 1.6: Efeito de corpo.

1.1.2 Comprimento Efetivo do Canal

Durante a fabricação do MOSFET, as difusões de fonte e dreno penetram por debaixo da área da porta, reduzindo o comprimento do canal em $2\Delta L_{OV}$, conforme a Figura 1.7. Desta forma, o comprimento real do canal não é mais equivalente ao comprimento L da porta, mas ao valor efetivo $L_{EF} = L - 2\Delta L_{OV}$. Nos transistores de canal muito curto, L_{EF} pode ser consideravelmente diferente de L. Como L_{OV} é um parâmetro muito sensível aos erros aleatórios do processo de fabricação, a precisão no casamento dos transistores não é boa nestes casos. Portanto, em aplicações como amplificadores diferenciais onde a tensão de *offset* de entrada deve ser pequena, não se devem usar transistores de canais curtos.

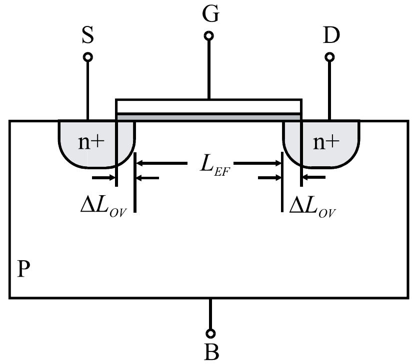


Figura 1.7: Comprimento efetivo do canal

1.1.3 Equação de I_{DS} na Região de Inversão Forte Segundo o Modelo SPICE Nível 2

O modelamento matemático da corrente I_{DS} do MOSFET operando em inversão forte assume que o canal é extremamente fino, funcionando como a placa inferior do capacitor porta-substrato. Esta aproximação é chamada *charge sheet*, e é amplamente empregada no modelamento do MOSFET. Abaixo do canal existe a região de depleção, formada por íons negativos presos à rede cristalina de silício. O mecanismo de condução de corrente é o de deriva (*drift*), ou seja, sob a ação de um campo elétrico as cargas são postas em movimento. Portanto, a corrente total depende da mobilidade μ_0, da concentração dos portadores, do campo elétrico e da área transversal do canal. Assumindo todas as tensões referenciadas ao substrato, conforme a Figura 1.8, a equação que descreve a corrente I_{DS} em regime DC e na região de triodo é dada por (1.3). Esta equação prevê a corrente I_{DS} na região de triodo e de forma completamente simétrica, ou seja, o sentido da corrente depende do sinal da subtração $V_{DB} - V_{SB}$. O modelo nível 2 do SPICE é basicamente a equação (1.3), mas com as tensões referenciadas ao substrato, conforme a equação (1.4).

$$I_{DS} = \mu_0 C'_{ox} \frac{W}{L_{EF}} \left[\left(V_{GB} - V_{FB} - 2\phi_F\right)\left(V_{DB} - V_{SB}\right) - \frac{1}{2}\left(V_{DB}^2 + V_{SB}^2\right) - \frac{2}{3}\gamma\left(\left(V_{DB} + 2\phi_F\right)^{\frac{2}{3}} - \left(V_{SB} + 2\phi_F\right)^{\frac{2}{3}} \right) \right] \tag{1.3}$$

$$I_{DS} = \mu_0 C'_{ox} \frac{W}{L_{EF}} \left[\left(V_{GS} - V_{FB} - 2\phi_F\right)V_{DS} - \frac{1}{2}V_{DS}^2 - \frac{2}{3}\gamma\left(\left(V_{DS} + V_{SB} + 2\phi_F\right)^{\frac{2}{3}} - \left(V_{SB} + 2\phi_F\right)^{\frac{2}{3}} \right) \right] \tag{1.4}$$

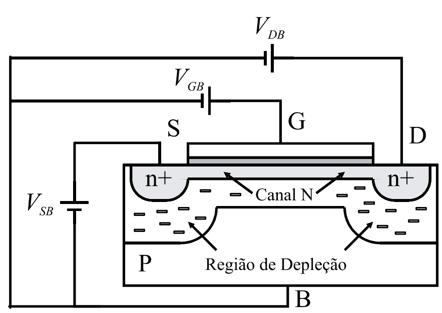


Figura 1.8: MOSFET com as tensões referenciadas ao substrato.

A equação (1.4) retira a simetria do modelo, estabelecendo de forma absoluta os terminais de fonte e dreno, como também o sentido da corrente. Mas o maior inconveniente do modelo nível 2 é a complexidade, pois a potência 2/3 na equação envolve um custo computacional muito elevado, o que torna o modelo inapropriado para implementação em simuladores.

A região de saturação é definida a partir do ponto onde a derivada da corrente é zero. Desta forma, podemos determinar a tensão de saturação entre dreno e fonte pela equação (1.5), e a corrente I_{DS} passa a ser definida pela equação (1.6).

$$\frac{dI_{DS}}{dV_{DS}}=0 \Rightarrow V_{DSsat}=V_{GS}-V_{FB}-2\phi_F-\frac{\gamma^2}{2}\left[\sqrt{1+\frac{4}{\gamma^2}\left(V_{GS}-V_{FB}+V_{SB}\right)}-1\right] \tag{1.5}$$

$$I_{DS}=\mu_0 C'_{ox}\frac{W}{L_{EF}}\left[\left(V_{GS}-V_{FB}-2\phi_F\right)V_{DSsat}-\frac{1}{2}V_{DSsat}^2-\frac{2}{3}\gamma\left(\left(V_{DSsat}+V_{SB}+2\phi_F\right)^{\frac{2}{3}}-\left(V_{SB}+2\phi_F\right)^{\frac{2}{3}}\right)\right] \tag{1.6}$$

1.1.4 Equação de I_{DS} na Região de Inversão Forte Segundo o Modelo SPICE Nível 3

O modelo nível 3 do SPICE tem como objetivo reduzir a complexidade imposta pelo modelo nível 2, mas preservando a acurácia. A equação da corrente I_{DS} na região de triodo é obtida pela aproximação de (1.4) em uma série de Taylor de segunda ordem, conforme em (1.7).

$$I_{DS}\approx I_{DS}(0)+I'_{DS}(0)V_{DS}+I''_{DS}(0)\frac{V_{DS}^2}{2} \tag{1.7}$$

Aplicando (1.6) em (1.7) obtemos a equação da corrente do modelo nível 3, expressa por (1.8). Observamos que a corrente é uma função parabólica da tensão V_{DS}, e cujo máximo ocorre no valor de V_{DS} onde $dI_{DS}/dV_{DS}=0$. A partir deste ponto, a corrente deve se manter constante, pois o canal está estrangulado. Este valor de V_{DS} define o início da região de saturação.

$$\begin{cases} I_{DS}=k_p\dfrac{W}{L_{EF}}\left[\left(V_{GS}-V_T\right)V_{DS}-\dfrac{\alpha}{2}V_{DS}^2\right] \\ k_p=\mu_0 C'_{ox} \\ V_T=V_{T0}+\gamma\left(\sqrt{2\phi_F+V_{SB}}-\sqrt{2\phi_F}\right) \\ \alpha=1+\dfrac{\gamma}{2\sqrt{2\phi_F+V_{SB}}} \end{cases} \tag{1.8}$$

Aplicando a condição $dI_{DS}/dV_{DS}=0$ à equação (1.8), temos que a tensão de saturação é dada por (1.9). Finalmente, substituindo (1.9) na equação (1.8), temos a corrente na região de saturação dada pela equação (1.10).

$$\frac{dI_{DS}}{dV_{DS}}=0 \Rightarrow V_{DSsat}=\frac{V_{GS}-V_T}{\alpha} \tag{1.9}$$

$$I_{DS}=\frac{k_p}{2\alpha}\frac{W}{L_{EF}}\left(V_{GS}-V_T\right)^2 \tag{1.10}$$

O gráfico da corrente I_{DS} versus V_{DS} encontra-se na Figura 1.9, onde podemos notar a separação entre a região de triodo e a saturação. No modelo em questão, o V_{DSsat} varia linearmente com a tensão V_{GS}, e verificamos que na região de saturação o MOSFET atua como uma fonte de corrente ideal. Entretanto, isto não se verifica na prática, pois existe uma dependência de I_{DS} com V_{DS} conhecida como modulação de canal, assunto que será abordado mais à frente.

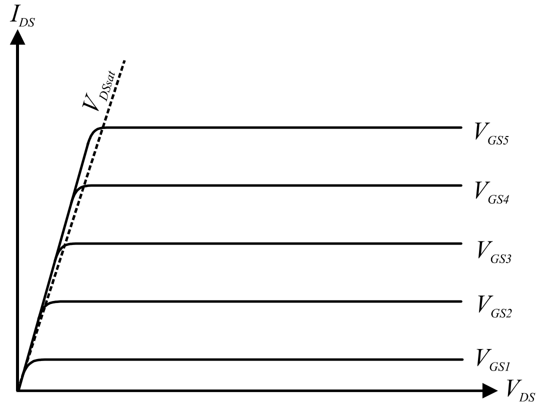


Figura 1.9: Corrente I_{DS} versus tensão V_{DS}.

1.1.5 Equação de I_{DS} na Região de Inversão Forte Segundo o Modelo SPICE Nível 1

O modelo nível 1 do SPICE é uma simplificação do modelo nível 3, bastando fazer $\alpha = 1$ nas equações (1.8) e (1.10). Desta forma, temos as equações (1.11) e (1.12) para as regiões de triodo e saturação, respectivamente. Observe que a equação da corrente, na região de saturação, no modelo nível 1 difere do nível 3 somente pelo fator α. Então, se o parâmetro k_p for fornecido para o modelo nível 3 (o que é mais comum), podemos usar a equação da corrente no modelo nível 1 bastando substituir k_p por k_p/α.

$$I_{DS} = k_p \frac{W}{L_{EF}}\left[\left(V_{GS} - V_T\right)V_{DS} - \frac{1}{2}V_{DS}^2\right] \tag{1.11}$$

$$\begin{cases} I_{DS} = \dfrac{k_p}{2}\dfrac{W}{L_{EF}}\left(V_{GS} - V_T\right)^2 \\ V_{DSsat} = V_{GS} - V_T \end{cases} \tag{1.12}$$

1.1.6 Operação em Inversão Fraca

Conforme vimos nas seções anteriores, a inversão forte caracteriza-se por tensões V_{GS} maiores que a de *threshold* V_T, e o mecanismo de condução de corrente elétrica é predominantemente o de deriva. Entretanto, quando $V_{GS} < V_T$, a quantidade de cargas na banda de condução é muito pequena, e a região de depleção na junção dreno-substrato é grande o suficiente para que quase toda tensão V_{DS} esteja sobre ela. Isto significa que a diferença de potencial no canal é praticamente igual a zero, e o mecanismo de condução de corrente por deriva não ocorre. Mas existe outro mecanismo possível para condução de corrente, a difusão de cargas. Sempre que existir um gradiente de concentração de cargas, haverá um movimento de cargas no sentido da maior para a menor concentração. Isto é análogo a uma gota de leite pingada em um copo de água, que ao longo do tempo se espalha por todo o volume até a uniformidade.

Para $V_{GS} < V_T$ o MOSFET opera em inversão fraca e, apesar de não haver diferença de potencial apreciável sobre o canal, a tensão V_{DS} cria diferença de concentração de cargas ao longo do canal. Este gradiente de concentração cria uma corrente elétrica muito menor que a observada na inversão forte, e cuja equação no modelo SPICE nível 3 é dada por (1.13), onde k_B é a constante de Boltzmann ($1.38\times10^{-23}\,J/K$) e T é a temperatura absoluta. A constante ϕ_T é conhecida como tensão térmica, e é aproximadamente igual a 26mV à temperatura ambiente.

$$\begin{cases} I_{DS} = I_{D0} e^{\frac{V_{GS}-V_T}{n\phi_T}} \left(1 - e^{-V_{DS}/\phi_T}\right) \\ I_{D0} = \phi_T^2 k_p \dfrac{W}{L_{EF}} (n-1) \\ n = 1 + \dfrac{\gamma}{2\sqrt{2\phi_F + V_{SB}}} \\ \phi_T = \dfrac{k_B T}{q} \end{cases} \tag{1.13}$$

Podemos observar na equação (1.13) que o MOSFET na inversão fraca também possui regiões de triodo e saturação. A região de triodo caracteriza-se por $V_{DS} \ll \phi_T$, onde o termo $1-\exp\left(-V_{DS}/\phi_T\right) \approx V_{DS}/\phi_T$ e a equação da corrente dada por (1.14). Mas neste caso, a região de triodo é de pouca utilidade, pois a tensão ϕ_T é muito pequena, o que limitaria a tensão V_{DS} a alguns mV.

$$I_{DS} = \frac{I_{D0}}{\phi_T} e^{\frac{V_{GS}-V_T}{n\phi_T}} V_{DS} \tag{1.14}$$

A região de saturação caracteriza-se por $V_{DS} \gg \phi_T$, onde o termo $1-\exp\left(-V_{DS}/\phi_T\right) \approx 1$ e a equação da corrente dada por (1.15). Neste caso, o transistor atua como uma fonte de corrente ideal controlada por V_{GS}. A equação (1.15) é muito semelhante à relação entre a corrente de coletor e a tensão de base em um transistor bipolar, e isto se deve ao mecanismo de condução de corrente que é o mesmo em ambos os casos.

$$I_{DS} = I_{D0} e^{\frac{V_{GS}-V_T}{n\phi_T}} \tag{1.15}$$

1.1.7 Discussão Sobre os Modos de Operação

A transição entre a inversão fraca e a forte não é abrupta, mas suave. Quando a tensão V_{GS} está muito próxima de V_T, os dois mecanismos de condução de corrente, deriva e difusão, estão presentes e com intensidades comparáveis. Desta forma, nenhum dos dois modelos é capaz de prever com precisão a conte I_{DS}. Na verdade, entre a inversão fraca e a forte, existe a inversão moderada que, infelizmente, não possui uma formulação analítica compacta.

É possível sobrepor a região de inversão moderada, apesar dos erros, estendendo a região de inversão fraca para pouco acima de V_T. Definindo a fronteira entre os dois modos de operação como $V_{GS} = V_{Ts} = V_T + \Delta V$, podemos substituir V_T por V_{Ts} na equação (1.15), e calcular a corrente I_{DS} em $V_{GS} = V_{Ts}$, nos dois modos de operação, através das equações (1.10) e (1.15). Para preservar a continuidade dos modelos, devemos ter as duas correntes iguais. Desta forma, temos a igualdade dada por (1.16).

$$I_{D0} = \frac{k_p}{2\alpha} \frac{W}{L_{EF}} \Delta V^2 \tag{1.16}$$

Considerando $\alpha = n$ e substituindo (1.13) em (1.16), obtemos ΔV e V_{Ts} dados por (1.17).

$$\begin{cases} \Delta V = \phi_T \sqrt{2n(n-1)} \\ V_{Ts} = V_T + \phi_T \sqrt{2n(n-1)} \end{cases} \tag{1.17}$$

A condição $\alpha = n$ pode parecer estranha dado que n e α, definidos pelas equações (1.8) e (1.13), são idênticos. Mas alguns autores definem valores diferentes para caracterizar a região de inversão moderada, sendo n empregado na inversão fraca e α na inversão forte. É comum definir α como $\alpha = 1 + \gamma / 2\sqrt{\phi_0 + V_{SB}}$, onde ϕ_0 é ligeiramente maior que $2\phi_F$. Desta forma, as regiões de operação ficam definidas como em (1.18).

$$\begin{cases} \text{Inversão Fraca} \rightarrow V_{GS} \leq V_{T_{WI}} \\ \text{Inversão Forte} \rightarrow V_{GS} \geq V_{T_{SI}} \\ \text{Inversão Moderada} \rightarrow V_{T_{WI}} < V_{GS} < V_{T_{SI}} \\ V_{T_{WI}} = V_{FB} + 2\phi_F + \gamma\sqrt{2\phi_F + V_{SB}} \\ V_{T_{SI}} = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}} \end{cases} \tag{1.18}$$

1.2 Efeitos de Segunda Ordem

Os efeitos de segunda ordem são desvios nos modelos que os distanciam da condição ideal. O termo segunda ordem não significa desprezível, mas é melhor definido como não idealidades. Usar ou não os efeitos de segunda ordem depende da aplicação e precisão, e de um profundo conhecimento dos erros que possam advir. A seguir, estudaremos os dois mais importantes efeitos de segunda ordem no modelo SPICE nível 3, que são: a modulação de canal e a redução da mobilidade.

1.2.1 Modulação de Canal

Quando o MOSFET entra na região de saturação ocorre o estrangulamento do canal, devido à região de depleção do dreno que invade o canal, conforme pode ser visto na Figura 1.10. Esta invasão reduz o comprimento efetivo do canal, mas a diferença de potencial continua sendo V_{DSsat}, pois o excedente de tensão fica sobre a região de depleção. A redução no comprimento do canal diminui o valor da resistência entre dreno e fonte (R_{DS}) e, consequentemente, aumenta a corrente I_{DS}, pois $I_{DS} = V_{DSsat} / R_{DS}$. A quantidade ΔL que a região de depleção avança para dentro do canal é função da diferença de potencial entre o dreno e o ponto de estrangulamento, das propriedades físicas da rede cristalina de silício e da geometria do dreno. Este efeito pode ser modelado pela equação (1.19), onde κ é um parâmetro de ajuste, necessário devido à complexidade da geometria tridimensional do dreno. Substituindo L_{EF} por $L_{EF} - \Delta L$ na equação (1.10), temos o modelo básico para modulação de canal na inversão forte dado por (1.20).

$$\Delta L = \sqrt{\frac{2\kappa\varepsilon_s}{qN_A}\left(V_{DS} - V_{DSsat}\right)} \tag{1.19}$$

$$I_{DS} = \frac{k_p}{2\alpha} \frac{W}{\left(L_{EF} - \Delta L\right)} \left(V_{GS} - V_T\right)^2 \tag{1.20}$$

Assumindo $\Delta L \ll L_{EF}$, podemos aproximar (1.20) por (1.21). Substituindo (1.19) em (1.21), temos a equação de I_{DS} com a modulação de canal, expressa por (1.22).

$$I_{DS} = \frac{k_p}{2\alpha}\frac{W}{L_{EF} - \Delta L}\left(V_{GS} - V_T\right)^2 = \frac{k_p}{2\alpha}\frac{W}{L_{EF}\left(1 - \dfrac{\Delta L}{L_{EF}}\right)}\left(V_{GS} - V_T\right)^2 \approx \frac{k_p}{2\alpha}\frac{W}{L_{EF}}\left(V_{GS} - V_T\right)^2\left(1 + \frac{\Delta L}{L_{EF}}\right) \qquad (1.21)$$

$$I_{DS} = \frac{k_p}{2\alpha}\frac{W}{L_{EF}}\left(V_{GS} - V_T\right)^2\left(1 + \sqrt{\frac{2\kappa\varepsilon_s}{qN_A L_{EF}^2}}\sqrt{V_{DS} - V_{DSsat}}\right) \qquad (1.22)$$

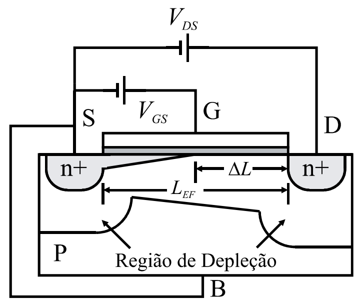


Figura 1.10: Modulação de canal.

Um efeito similar é observado no MOSFET em inversão fraca, que neste caso é o *Drain-induced barrier lowering* (DIBL).

Uma aproximação muito usada em cálculos manuais, mas muito rude, consiste em modelar o efeito de modulação de canal, e o DIBL proporcionalmente à tensão V_{DS}, eliminando a raiz quadrada. Desta forma, temos as equações (1.23) e (1.24) para a inversão forte e fraca, respectivamente. O coeficiente λ ajusta a inclinações das curvas $I_{DS} \times V_{DS}$, e todas as retas tangentes convergem no ponto $V_{DS} = -1/\lambda$, conforme a Figura 1.11.

$$I_{DS} = \frac{k_p}{2\alpha}\frac{W}{L_{EF}}\left(V_{GS} - V_T\right)^2\left(1 + \lambda V_{DS}\right) \qquad (1.23)$$

$$I_{DS} = I_{D0}e^{\frac{V_{GS} - V_T}{n\phi_T}}\left(1 + \lambda V_{DS}\right) \qquad (1.24)$$

A modulação de canal é mais perceptível nos transistores de canal curto ($L < 0.5\mu m$), quando a parcela ΔL não é tão pequena quando comparada a L_{EF}. Isto diminui consideravelmente a resistência R_{DS} entre dreno e fonte, tirando aquele caráter de fonte de corrente ideal do MOSFET quando operando na região de saturação. Em muitos casos, onde é preponderante uma resistência R_{DS} elevada, como no caso dos amplificadores operacionais de transcondutância (OTA), não se devem usar dimensões muito pequenas para L.

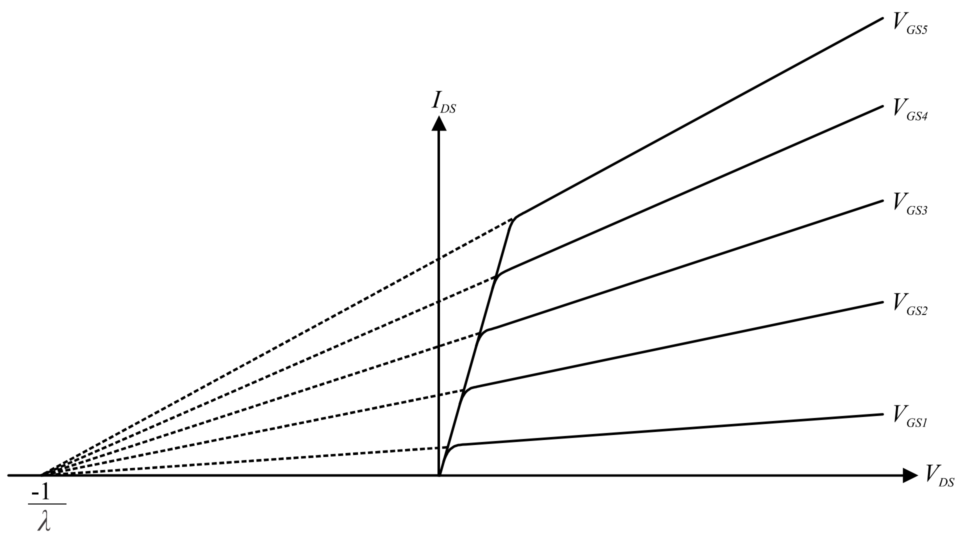


Figura 1.11: Curvas de $I_{DS} \times V_{DS}$ com o efeito de modulação de canal.

1.2.2 Redução da Mobilidade com a Tensão de Porta

A corrente elétrica no canal está diretamente relacionada com a velocidade das cargas, que é determinada pelo campo elétrico e a mobilidade μ. Entretanto, as cargas interagem com as imperfeições da rede cristalina (impurezas, dopantes etc.), provocando espalhamento e um movimento desordenado, conforme ilustrado na Figura 1.12 para o caso dos elétrons. Mas a velocidade média permanece na direção do campo elétrico, e com valor menor que a velocidade instantânea. Este efeito de espalhamento e redução da velocidade média aumenta com a concentração de cargas, e representa uma redução no valor da mobilidade efetiva. A concentração de cargas é proporcional à tensão de porta menos a tensão de *threshold*, e isto sinaliza que a mobilidade será cada vez menor com o aumento de V_{GS}. Este efeito pode ser incorporado na equação de I_{DS}, bastando substituir a mobilidade μ_0 por μ_s, dada por (1.25), onde θ é um parâmetro que depende do processo de fabricação do transistor.

$$\mu_s = \frac{\mu_0}{1 + \theta\left(V_{GS} - V_T\right)} \tag{1.25}$$

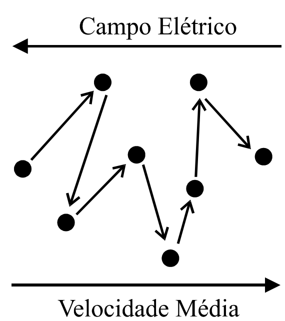


Figura 1.12: Efeito de espalhamento dos elétrons em movimento na rede cristalina de silício.

1.2.3 Saturação de Velocidade

A redução da mobilidade com a tensão V_{GS} está presente em todos os transistores MOS, independentemente do tamanho. O efeito é maior quanto menor for a espessura t_{ox} do óxido de porta, por causa do maior campo elétrico produzido. Outro efeito de redução da mobilidade é observado em transistores de canal muito curto, e é dependente da tensão V_{DS}. O campo elétrico no canal depende da tensão V_{DS} e do comprimento efetivo L_{EF} pela fórmula

$E = V_{DS}/L_{EF}$. Consequentemente, a velocidade das cargas também dependerá da tensão V_{DS}, pois $|v| = \mu_s E$. Entretanto, existe uma distância média entre as interações da carga dentro da rede, e isto limita a máxima velocidade que a carga pode alcançar. Desta forma, existe uma saturação de velocidade, tal como a velocidade limite de um corpo em queda livre, que implica na redução da mobilidade.

Este efeito também pode ser incorporado na equação de I_{DS}, bastando substituir a mobilidade μ_0 por μ_{eff}, conforme em (1.26), onde μ_s é a mobilidade reduzida pelo efeito de saturação de mobilidade, e v_{max} é a máxima velocidade do portador de carga no canal.

$$\mu_{eff} = \frac{\mu_s}{1 + \frac{\mu_s}{v_{max}} \frac{V_{GS}}{L_{eff}}} \tag{1.26}$$

1.3 MOSFET de Canal P

O MOSFET de canal P é construído da mesma forma que o de canal N, mas com substrato tipo N e difusões de dreno e fonte tipo P, conforme a Figura 1.13. Seu funcionamento é análogo ao do MOSFET de canal N, mas com as grandezas V_{GS}, V_{DS}, V_{SB}, V_T e I_{DS} negativas, e o canal formado pelo acúmulo de cargas positivas (buracos). As equações para a corrente I_{DS}, nas regiões de triodo e saturação, são as mesmas que as do MOSFET tipo N, mas com os sinais das tensões e correntes invertidos. De forma alternativa, podemos trabalhar com as grandezas positivas V_{SG}, V_{SD}, V_{BS} e I_{SD}, conforme a Figura 1.14, de forma que os sinais não precisam ser invertidos. Desta forma, as equações para I_{SD} nas regiões de saturação e triodo são dadas por (1.27) e (1.28), respectivamente. A operação em inversão fraca, e na região de saturação, é dada pela equação(1.29). Note a necessidade do sinal positivo em V_T, pois seu valor é negativo. A tensão de *threshold* V_{T0} e dada por (1.30), onde N_D é a concentração de dopantes doadores de cargas. Cabe lembrar que a tensão de *flat band* V_{FB} é diferente da medida no MOSFET de canal N.

$$\text{Inversão forte em Saturação} \rightarrow \begin{cases} I_{SD} = \dfrac{k_p}{2\alpha} \dfrac{W}{L_{EF}} \left(V_{SG} + V_T\right)^2 \left(1 + \lambda V_{SD}\right) \\ V_{SDsat} = \dfrac{V_{SD} + V_T}{\alpha} \end{cases} \tag{1.27}$$

$$\text{Inversão Forte em Triodo} \rightarrow \begin{cases} I_{SD} = k_p \dfrac{W}{L_{EF}} \left[\left(V_{SG} + V_T\right) V_{SD} - \dfrac{\alpha}{2} V_{SD}^2 \right] \\ V_T = V_{T0} - \gamma \left(\sqrt{2\phi_F + V_{BS}} - \sqrt{2\phi_F} \right) \\ \alpha = 1 + \dfrac{\gamma}{2\sqrt{2\phi_F + V_{BS}}} \end{cases} \tag{1.28}$$

$$\text{Inversão Fraca em Saturação} \rightarrow \begin{cases} I_{SD} = I_{D0} e^{\frac{V_{SG} + V_T}{n\phi_T}} \left(1 + \lambda V_{SD}\right) \\ I_{D0} = \phi_T^2 k_p \dfrac{W}{L_{EF}} \left(n - 1\right) \\ n = 1 + \dfrac{\gamma}{2\sqrt{2\phi_F + V_{BS}}} \end{cases} \tag{1.29}$$

$$\begin{cases} V_{T0} = V_{FB} - 2\phi_F - \gamma\sqrt{2\phi_F} \\ \gamma = \dfrac{\sqrt{2qN_D\varepsilon_s}}{C'_{ox}} \\ k_p = \mu_0 C'_{ox} \end{cases} \tag{1.30}$$

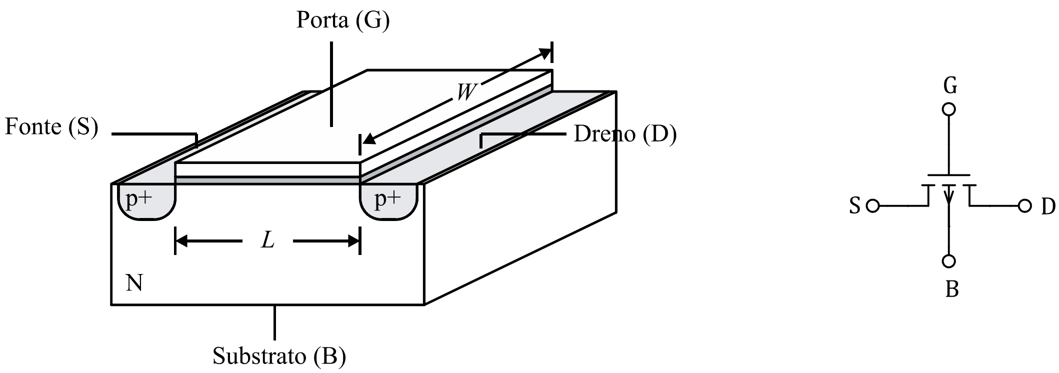


Figura 1.13: MOSFET de canal P.

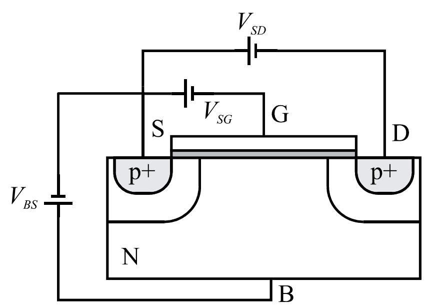


Figura 1.14: Polarização do MOSFET de canal P.

1.4 Tecnologia CMOS

A tecnologia CMOS (*Complementary Metal-Oxide-Semiconductor*) consiste basicamente na implementação dos transistores MOSFET tipo N (NMOS) e P (PMOS) em um mesmo substrato de silício. Tomando como exemplo um processo de fabricação tipo N, onde os transistores NMOS são implementados diretamente no substrato P, torna-se necessário a criação de um poço tipo N (substrato) para que seja possível implementar os transistores PMOS, conforme mostrado na Figura 1.15.

A implementação de transistor sobre poço possui vantagens e desvantagens. Como aspecto positivo, é possível implementar cada PMOS em poços separados, de forma que o terminal de fonte seja conectado ao poço (substrato), conforme a Figura 1.16(a), e desta forma evita-se o efeito de corpo. Se o mesmo procedimento for aplicado aos transistores NMOS, obrigatoriamente todos os terminais de fonte serão comuns, como mostrado na Figura 1.16(b). Como aspecto negativo, pode-se citar a elevada capacitância entre poço e substrato. Entretanto, esta tecnologia permite a construção de vários transistores em um único substrato de silício (P ou N) de forma muito compacta, tornando-a a mais usada tecnologia para implementação de circuitos integrados. Os circuitos integrados CMOS encontram uma ampla gama de aplicações, tanto em circuitos analógicos quanto digitais. Também é possível implementar capacitores, entre trilhas de silício policristalino ou entre trilhas de metal. Em alguns processos CMOS é possível construir transistores bipolares, mas com certas restrições. Em aplicações de rádio frequência, tipicamente na ordem de GHz, é viável a construção de indutores planares, na ordem de pH. Na área de processamento de imagem, os imageadores CMOS com compressão no plano focal são potenciais substitutos para os CCDs (*Charge-Coupled Device*).

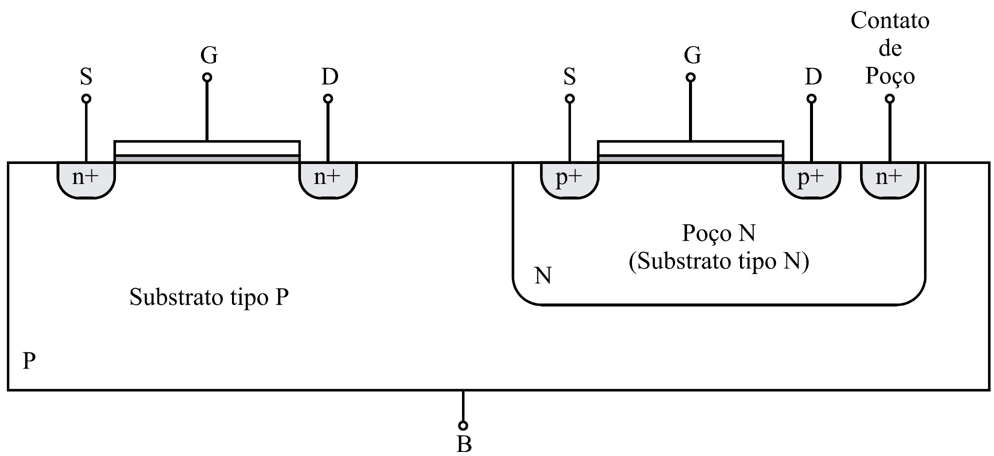


Figura 1.15: Processo CMOS de poço N.

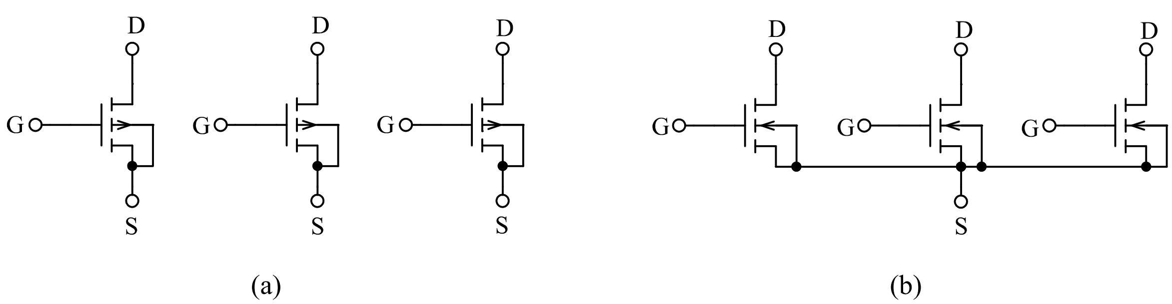


Figura 1.16: Transistores MOS com terminas de fonte e dreno conectados: a) PMOS; b) NMOS.

1.5 Capacitâncias dos Transistores MOSFET

Na Figura 1.17 estão representadas as capacitâncias dos transistores MOS para um processo tipo N. Os capacitores parasitas são basicamente os mesmos para o NMOS e o PMOS, sendo que para o último existe o capacitor de poço para substrato C_{BW}.

Os capacitores parasitas são muito dependentes da polarização e, consequentemente, da região de operação. Como exemplo, considere o transistor NMOS. Na região de corte $V_{GS} < 0$, as cargas negativas acumuladas na porta atraem buracos para a região do canal, aumentando a concentração de cargas positivas. Identifica-se uma capacitância entre porta e substrato C_{GB} que depende da área efetiva da porta e de sua sobreposição sobre o substrato X_{OV}, conforme mostrado na Figura 1.18(a). Verificam-se também as capacitâncias entre porta e fonte C_{GS} e porta e dreno C_{GD}, devidas às sobreposições ΔL das difusões n+, conforme a Figura 1.18(b). As junções fonte-substrato e dreno-substrato formam diodos polarizados reversamente e, portanto, identificam-se duas capacitâncias de depleção C_{BD} e C_{BS}.

Durante a inversão fraca ($0 < V_{GS} < V_T$), devido à região de depleção no canal, a capacitância C_{GB} reduz muito seu valor, sendo dependente basicamente da sobreposição da porta com o substrato e das cargas na região de depleção sob a porta. Os capacitores C_{GS}, C_{GD}, C_{BD} e C_{BS} não sofrem alterações apreciáveis. Mas a capacitância C_{GB}

pode ser calculada por $C_{GB} = -\partial Q_G / \partial V_{BG}$, onde Q_B é a carga na região de depleção e V_{GB} é a tensão entre substrato e porta.

Na inversão forte ($V_{GS} > V_T$) e em região de triodo, a concentração de cargas no canal torna-se fortemente negativa e forma-se um capacitor $C_{GC} = C'_{ox} W L_{EF}$ entre porta e canal, que se divide igualmente entre a fonte e o dreno, $C_{GS} = C_{GD} = C_{GC}/2$. Os demais capacitores não se alteram.

Ao entrar na saturação, a região de depleção formada ao redor do dreno, devido ao estrangulamento do canal, reduz drasticamente a capacitância C_{GD}, que passa a depender da sobreposição entre porta e dreno. O canal passa a ser uma extensão somente da fonte e, portanto, C_{GS} aumenta para $2/3 C_{GC}$. Os demais capacitores não têm seus valores alterados.

A Tabela 1.1 resume as equações que descrevem as capacitâncias parasitas, enquanto a Figura 1.19 mostra o gráfico da variação dos capacitores com a polarização. Os capacitores são calculados segundo as derivadas parciais a seguir: $C_{GD} = -\partial Q_G / \partial V_{DG}$, $C_{BD} = -\partial Q_B / \partial V_{DB}$, $C_{GB} = -\partial Q_G / \partial V_{BG}$, $C_{GS} = -\partial Q_G / \partial V_{SG}$, $C_{BS} = -\partial Q_B / \partial V_{SB}$ e $C_{BW} = -\partial Q_B / \partial V_{WB}$. Note que embora as capacitâncias de junção C_{BS} e C_{BD} tenham sido consideradas constantes, elas variam com as dimensões da fonte e do dreno, como também da tensão reversa aplicada às junções fonte-substrato e dreno-substrato.

Por analogia estende-se esta análise aos transistores PMOS, sendo que este último possui uma capacitância de junção poço-substrato C_{BW}.

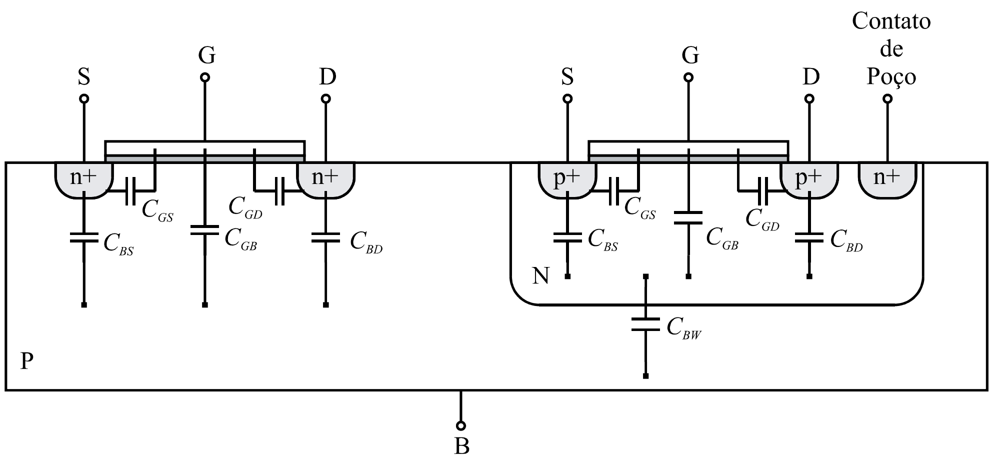


Figura 1.17: Capacitâncias dos transistores MOSFET.

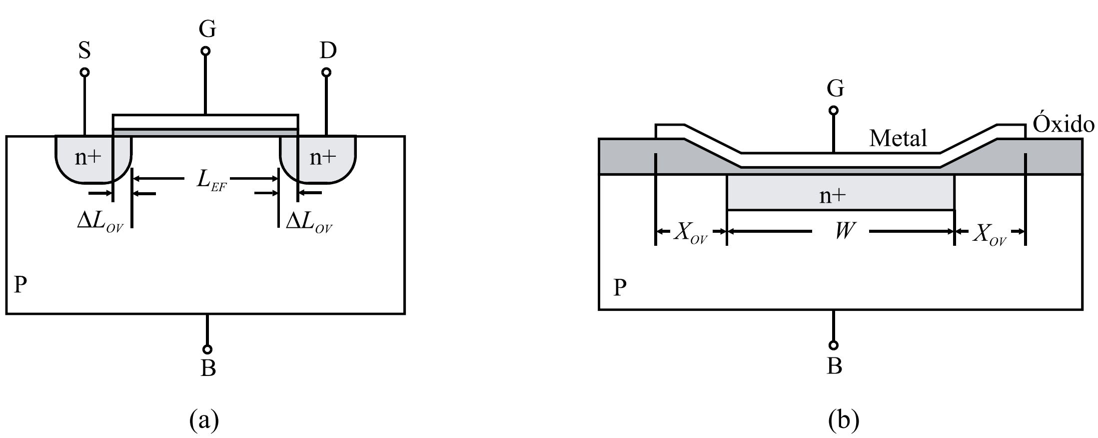


Figura 1.18: Capacitâncias de sobreposição da porta: a) sobre dreno e fonte; b) sobre o substrato.

Tabela 1.1: Equações dos capacitores parasitas.

	CORTE	INVERSÃO FRACA	TRIODO	SATURAÇÃO
C_{GD}	$C_{GDO}W$	$C_{GDO}W$	$\frac{1}{2}WL_{EF}C_{ox}+C_{GDO}W$	$C_{GDO}W$
C_{BD}	C_{DJ}	C_{DJ}	$C_{DJ}+\frac{(\alpha-1)WL_{EF}C_{ox}}{2}$	C_{DJ}
C_{GB}	$C'_{ox}WL_{EF}+C_{GBO}L$	$\frac{WL_{EF}C'_{ox}\gamma}{2\sqrt{\frac{\gamma^2}{4}+V_{GB}-V_{FB}}}+C_{GBO}L$	$C_{GBO}L$	$C_{GBO}L+\frac{(\alpha-1)WL_{EF}C'_{ox}}{3\alpha}$
C_{GS}	$C_{GSO}W$	$C_{GSO}W$	$\frac{1}{2}WL_{EF}C_{ox}+C_{GSO}W$	$\frac{2}{3}WL_{EF}C_{ox}+C_{GSO}W$
C_{BS}	C_{SJ}	C_{SJ}	$C_{SJ}+\frac{(\alpha-1)WL_{EF}C_{ox}}{2}$	$C_{SJ}+\frac{2}{3}(\alpha-1)WL_{EF}C_{ox}$
C_{BW}	C_{WJ}	C_{WJ}	C_{WJ}	C_{WJ}
Na inversão forte e em tríodo, $V_{DB}=V_{SB}$				
C_{GBO} é a capacitância de sobreposição porta-substrato por comprimento de canal.				
C_{GDO} é a capacitância de sobreposição gate-dreno por largura de canal.				
C_{GSO} é a capacitância de sobreposição gate-fonte por largura de canal.				
C_{SJ} e C_{DJ} são as capacitâncias das junções gate-substrato e dreno-substrato.				
C_{ox} é a capacitância de gate por unidade de área.				
Considerando em triodo $V_{DB}=V_{SB}$				
$\alpha=1+\frac{\gamma}{2\sqrt{2\phi_F+V_{SB}}}$				

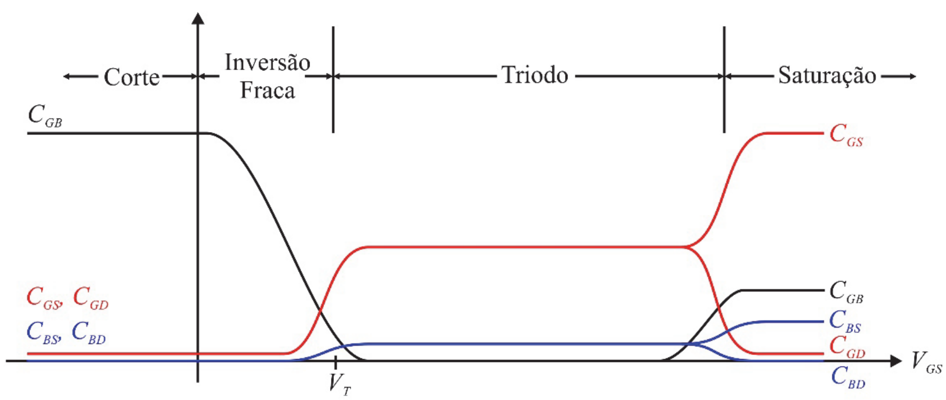


Figura 1.19: Gráfico de variação dos capacitores parasitas no NMOS em função da polarização.

1.6 Modelo de Pequenos Sinais

O modelo de pequenos sinais é sempre muito útil nas aplicações onde os sinais são pequenos quando comparados ás tensões de polarização, pois possibilita análises teóricas do comportamento do circuito. Muitas informações como: ganho de tensão e corrente, resposta em frequência e estabilidade entre outras; são facilmente obtidas devido à linearidade do modelo. No caso do MOSFET, temos três situações distintas onde o modelo de pequenos sinais deve ser extraído: região de triodo em inversão forte; região de saturação em inversão forte; região de saturação em inversão fraca. A região de triodo em inversão fraca tem pouca utilidade prática, devido à faixa muito pequena admissível para V_{DS}. A inversão moderada não possui um modelamento analítico simples, o que impossibilita a obtenção de equações práticas para o modelo de pequenos sinais. Como o modelo de pequenos sinais representa as variações de tensão e corrente, e suas relações, não há diferença na representação dos sentidos das tensões e correntes para o NMOS e o PMOS, somente as equações das fontes controladas e condutâncias adotarão sentidos contrários para as tensões e correntes de polarização.

A representação esquemática do modelo, circuito equivalente, é igual para todos os modos de trabalho e regiões de operação, mudando somente os parâmetros.

1.6.1 Modelo de Pequenos Sinais para Baixas Frequências

O modelo de pequenos sinais para baixas frequências não leva em consideração as capacitâncias parasitas do transistor, mas somente as variações das tensões e correntes em torno do ponto de operação. Podemos obter o modelo através das derivadas parciais da corrente i_{DS}, conforme a equação (1.31), que é equivalente à corrente i_{DS} medida no transistor quando excitado pelas fontes de pequenos sinais da Figura 1.20.

$$i_{DS} = \frac{\partial I_{DS}}{\partial V_{DS}} v_{DS} + \frac{\partial I_{DS}}{\partial V_{BS}} v_{BS} + \frac{\partial I_{DS}}{\partial V_{GS}} v_{GS} \tag{1.31}$$

Definindo os parâmetros G_{DS}, gm_B e gm_G, conforme as equações em (1.32), obtemos o circuito esquemático da Figura 1.21.

$$\begin{cases} G_{DS} = \dfrac{\partial I_{DS}}{\partial V_{DS}} \\ gm_G = \dfrac{\partial I_{DS}}{\partial V_{GS}} \\ gm_B = \dfrac{\partial I_{DS}}{\partial V_{BS}} \end{cases} \tag{1.32}$$

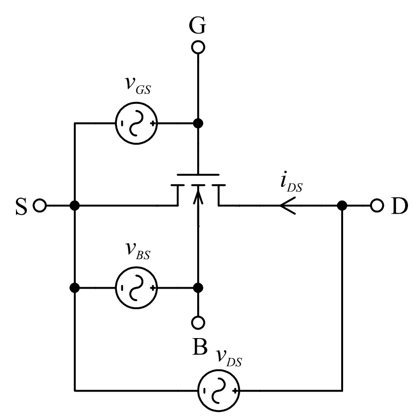


Figura 1.20: Corrente i_{DS} no transistor excitado por fontes de pequenos sinais.

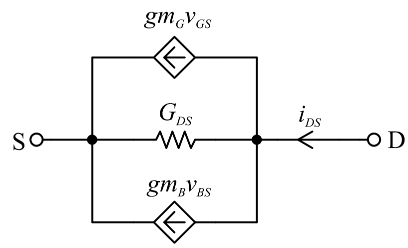


Figura 1.21: Representação esquemática do modelo de pequenos sinais em baixas frequências.

1.6.2 Modelo de Pequenos Sinais para Altas Frequências

O modelo de pequenos sinais para altas frequências consiste em adicionar as capacitâncias parasitas, definidas na Tabela 1.1, ao circuito da Figura 1.21. Desta forma, obtemos o circuito da Figura 1.21.

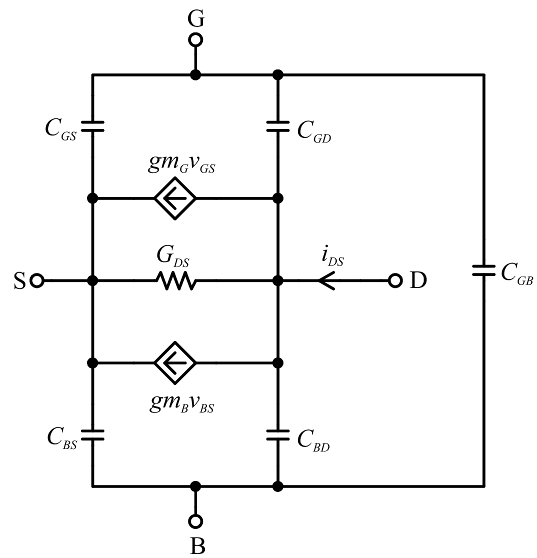


Figura 1.22: Representação esquemática do modelo de pequenos sinais para altas frequências.

1.6.3 Parâmetros de Pequenos Sinais na Região de Triodo e em Inversão Forte

Para obter os parâmetros de pequenos sinais do MOSFET na região de triodo em inversão forte, precisamos da equação (1.8), que descreve a corrente através dos terminais de dreno e fonte. Os parâmetros são calculados das derivadas parciais de I_{DS}, conforme as equações em (1.33). Note que não consideramos a dependência de α com V_{SB}, pois é muito pequena e somente aumentaria a complexidade das expressões analíticas. Os parâmetros completos, incluindo as capacitâncias parasitas, para o NMOS e PMOS se encontram resumidos na Tabela 1.2.

$$\begin{cases} G_{DS} = \dfrac{\partial I_{DS}}{\partial V_{DS}} = k_p \dfrac{W}{L_{EF}} \left(V_{GS} - V_T - \alpha V_{DS} \right) \\ gm_G = \dfrac{\partial I_{DS}}{\partial V_{GS}} = k_p \dfrac{W}{L_{EF}} V_{DS} \\ gm_B = \dfrac{\partial I_{DS}}{\partial V_{BS}} = -k_p \dfrac{W}{L_{EF}} V_{DS} \dfrac{\partial V_T}{\partial V_{SB}} \dfrac{\partial V_{SB}}{\partial V_{BS}} = k_p \dfrac{W}{L_{EF}} (\alpha - 1) V_{DS} \end{cases} \tag{1.33}$$

Tabela 1.2: Parâmetros de pequenos sinais na região de triodo.

Parâmetro	**NMOS**	**PMOS**
G_{DS}	$k_p \frac{W}{L_{EF}}(V_{GS} - V_T - \alpha V_{DS})$	$k_p \frac{W}{L_{EF}}(V_{SG} + V_T - \alpha V_{SD})$
gm_B	$k_p \frac{W}{L_{EF}}(\alpha - 1)V_{DS}$	$k_p \frac{W}{L_{EF}}(\alpha - 1)V_{SD}$
gm_G	$gm_G = k_p \frac{W}{L_{EF}} V_{DS}$	$gm_G = k_p \frac{W}{L_{EF}} V_{SD}$
C_{GD}	$\frac{1}{2} W L_{EF} C'_{ox} + C_{GDO} W$	$\frac{1}{2} W L_{EF} C'_{ox} + C_{GDO} W$
C_{BD}	C_{DJ}	C_{DJ}
C_{GB}	$C_{GBO} L$	$C_{GBO} L$
C_{GS}	$\frac{1}{2} W L_{EF} C'_{ox} + C_{GSO} W$	$\frac{1}{2} W L_{EF} C'_{ox} + C_{GSO} W$
C_{BS}	C_{SJ}	C_{SJ}

Uma observação importante deve ser feita sobre as capacitâncias C_{GS} e C_{GD}, pois o fator ½ só se aplica quando $V_{DS} = 0$. Ao passo em que V_{DS} aumenta, o canal perde espaço próximo à difusão de dreno, cedendo lugar à região de depleção que se forma no substrato. Durante este processo, até que o estrangulamento do canal seja alcançado, a capacitância C_{GD} vai diminuindo de valor até se igualar a $C_{GDO} W$. Por outro lado, a capacitância C_{GS} aumenta de valor até alcançar $2/3 W L_{EF} C'_{ox} + C_{GSO} W$. Mas devido à complexidade do modelo analítico para C_{GS} e C_{GD} quando $V_{DS} > 0$, é uma prática comum, em cálculos manuais, utilizar o fator ½, apesar do erro implícito. Entretanto, este efeito está previsto nos modelos de simulação mais complexos, como o BSIM3.

1.6.4 Parâmetros de Pequenos Sinais na Região de Saturação e em Inversão Forte

Na região de saturação, podemos calcular os parâmetros de pequenos sinais pelas derivadas parciais da equação (1.27), conforme (1.34). Os parâmetros completos, juntamente com as capacitâncias parasitas, para os transistores NMOS e PMOS se encontram na Tabela 1.3. Neste caso a capacitância C_{GD} é fixa em $C_{GDO} W$ e C_{GS} em $2/3 W L_{EF} C'_{ox} + C_{GSO} W$, pois na região de saturação o canal já se encontra estrangulado.

$$\begin{cases} G_{DS} = \dfrac{\partial I_{DS}}{\partial V_{DS}} = \dfrac{k_p}{2\alpha} \dfrac{W}{L_{EF}} (V_{GS} - V_T)^2 \lambda = \lambda I_{DS} \\ gm_G = \dfrac{\partial I_{DS}}{\partial V_{GS}} = \dfrac{k_p}{\alpha} \dfrac{W}{L_{EF}} (V_{GS} - V_T)(1 + \lambda V_{DS}) = \sqrt{2 \dfrac{k_p}{\alpha} \dfrac{W}{L_{EF}} (1 + \lambda V_{DS}) I_{DS}} \\ gm_B = \dfrac{\partial I_{DS}}{\partial V_{BS}} = -\dfrac{k_p}{\alpha} \dfrac{W}{L_{EF}} (V_{GS} - V_T)(1 + \lambda V_{DS}) \dfrac{\partial V_T}{\partial V_{SB}} \dfrac{\partial V_{SB}}{\partial V_{BS}} = gm_G (\alpha - 1) \end{cases} \tag{1.34}$$

Tabela 1.3: Parâmetros de pequenos sinais na região de saturação.

Parâmetro	**NMOS**	**PMOS**

G_{DS}	$\frac{k_p}{2\alpha}\frac{W}{L_{EF}}\left(V_{GS}-V_T\right)^2\lambda$	$\frac{k_p}{2\alpha}\frac{W}{L_{EF}}\left(V_{SG}+V_T\right)^2\lambda$
	λI_{DS}	λI_{SD}
gm_G	$\frac{k_p}{\alpha}\frac{W}{L_{EF}}\left(V_{GS}-V_T\right)\left(1+\lambda V_{DS}\right)$	$\frac{k_p}{\alpha}\frac{W}{L_{EF}}\left(V_{SG}+V_T\right)\left(1+\lambda V_{SD}\right)$
	$\sqrt{2\frac{k_p}{\alpha}\frac{W}{L_{EF}}\left(1+\lambda V_{DS}\right)I_{DS}}$	$\sqrt{2\frac{k_p}{\alpha}\frac{W}{L_{EF}}\left(1+\lambda V_{SD}\right)I_{SD}}$
gm_B	$\left(\alpha-1\right)gm_G$	$\left(\alpha-1\right)gm_G$
C_{GD}	$C_{GDO}W$	$C_{GDO}W$
C_{DB}	C_{DJ}	$C_{DJ}+\frac{2}{3}\left(\alpha-1\right)WL_{EF}C'_{ox}$
C_{GB}	$C_{GBO}L$	$C_{GBO}L+\frac{\left(\alpha-1\right)WL_{EF}C'_{ox}}{3\alpha}$
C_{GS}	$\frac{2}{3}WL_{EF}C'_{ox}+C_{GSO}W$	$\frac{2}{3}WL_{EF}C'_{ox}+C_{GSO}W$
C_{SB}	C_{SJ}	$C_{SJ}+\frac{2}{3}\left(\alpha-1\right)WL_{EF}C'_{ox}$

1.6.5 Parâmetros de Pequenos Sinais na Região de Saturação e em Inversão Fraca

Na inversão fraca, consideraremos somente a região de saturação, pois a região de triodo ocorre para V_{DS} na ordem de mV, e tem pouca aplicação prática. Para extrair os parâmetros de pequenos sinais, necessitamos da equação (1.24) e de suas derivadas parciais, conforme em (1.35). O resumo dos parâmetros, inclusive as capacitâncias parasitas encontram-se na Tabela 1.4.

$$\begin{cases} G_{DS}=\dfrac{\partial I_{DS}}{\partial V_{DS}}=\lambda I_{D0}e^{\frac{V_{GS}-V_T}{n\phi_T}}=\dfrac{\lambda}{1+\lambda V_{DS}}I_{DS} \\ gm_G=\dfrac{\partial I_{DS}}{\partial V_{GS}}=\dfrac{I_{D0}}{n\phi_T}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+\lambda V_{DS}\right)=\dfrac{I_{DS}}{n\phi_T} \\ gm_B=\dfrac{\partial I_{DS}}{\partial V_{BS}}=-\dfrac{I_{D0}}{n\phi_T}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+\lambda V_{DS}\right)\dfrac{\partial V_T}{\partial V_{SB}}\dfrac{\partial V_{SB}}{\partial V_{BS}}=\dfrac{\left(n-1\right)}{n\phi_T}I_{D0}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+\lambda V_{DS}\right)=\dfrac{\left(n-1\right)}{n\phi_T}I_{DS} \end{cases} \quad (1.35)$$

Tabela 1.4: Parâmetros de pequenos sinais na inversão fraca.

Parâmetro	NMOS	PMOS
G_{DS}	$\lambda I_{D0}e^{\frac{V_{GS}-V_T}{n\phi_T}}$	$\lambda I_{D0}e^{\frac{V_{SG}+V_T}{n\phi_T}}$
	$\frac{\lambda}{1+\lambda V_{DS}}I_{DS}$	$\frac{\lambda}{1+\lambda V_{SD}}I_{SD}$
gm_B	$\frac{\left(n-1\right)}{n\phi_T}I_{D0}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+\lambda V_{DS}\right)$	$\frac{\left(n-1\right)}{n\phi_T}I_{D0}e^{\frac{V_{SG}+V_T}{n\phi_T}}\left(1+\lambda V_{SD}\right)$

	$\frac{(n-1)}{n\phi_T}I_{DS}$	$\frac{(n-1)}{n\phi_T}I_{SD}$
gm_G	$\frac{I_{D0}}{n\phi_T}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+\lambda V_{DS}\right)$	$\frac{I_{D0}}{n\phi_T}e^{\frac{V_{SG}+V_T}{n\phi_T}}\left(1+\lambda V_{SD}\right)$
	$\frac{I_{DS}}{n\phi_T}$	$\frac{I_{SD}}{n\phi_T}$
C_{GD}	$C_{GDO}W$	$C_{GDO}W$
C_{BD}	C_{DJ}	C_{DJ}
C_{GB}	$\frac{WL_{EF}C'_{ox}\gamma}{2\sqrt{\frac{\gamma^2}{4}+V_{GB}-V_{FB}}}+C_{GBO}L$	$\frac{WL_{EF}C'_{ox}\gamma}{2\sqrt{\frac{\gamma^2}{4}+V_{BG}-V_{FB}}}+C_{GBO}L$
C_{GS}	$C_{GSO}W$	$C_{GSO}W$
C_{BS}	C_{SJ}	C_{SJ}

1.7 Modelo EKV

O modelo EKV foi desenvolvido pelos pesquisadores C. C. Enz, F. Krummenacher e E. A. Vittoz, daí as iniciais, e utiliza a mesma aproximação *charge sheet* empregada no modelo SPICE. Entretanto, devido às considerações feitas ao longo de seu desenvolvimento, o EKV é um modelo compacto, totalmente simétrico e abrange todos os modos de operação e regiões de trabalho. A Corrente I_{DS} é composta por duas outras correntes, a direta I_F e a reversa I_R, de forma que $I_{DS} = I_F - I_R$, conforme mostrado na Figura 1.23.

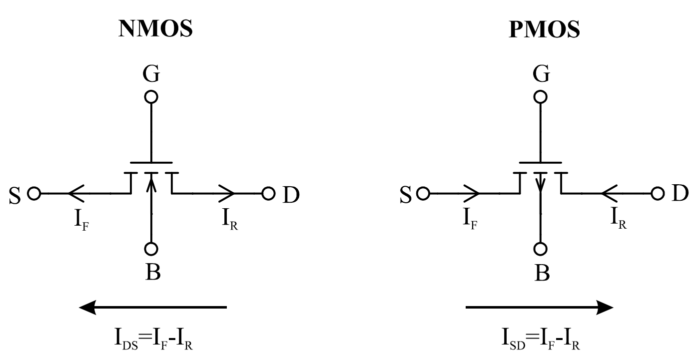


Figura 1.23: Representação das correntes no MOSFET segundo o modelo EKV.

As correntes são sempre maiores que zero, e seus valores definem a região de trabalho. Quando $I_F > 0$ e $I_R > 0$, o MOSFET encontra-se na região de triodo. Mas quando $I_F > 0$ e $I_R \ll I_F$ ou $I_F > 0$ e $I_R \gg I_F$, o MOSFET encontra-se na região de saturação direta e reversa, respectivamente. Os termos saturação direta e reversa surgem da simetria do modelo, pois na saturação direta temos $V_D > V_S$, e na saturação reversa temos $V_D < V_S$. A equação básica para a corrente direta e reversa no MOSFET de canal N é dada em (1.36), onde a notação $[\cdot]_{F,R}$ refere-se ao sentido direto ($[\cdot]_F$) e ao reverso ($[\cdot]_R$). A razão $I_{F,R}/I_{ESP}$ é conhecida como coeficiente de inversão IC (*inversion coefficiente*), e determina o modo de operação do MOSFET. Todas as tensões são referenciadas ao substrato, que é considerado como terminal comum.

Apesar dos parâmetros n_F e n_R serem calculados de forma diferente para cada modo de operação, seus valores variam pouco, e é muito prático usar $n_F = n_R = 1 + \gamma / 2\sqrt{2\phi_F}$ tanto para a inversão fraca, quanto para a moderada e a forte. Isto introduz uma pequena imprecisão no modelo, mas é extremamente vantajoso para cálculos manuais. De qualquer forma, os modelos apresentados são muito simplificados, servindo somente para uma primeira aproximação. Resultados precisos necessitam de modelos mais complexos, que contemplem imperfeições de segunda ordem, e só podem ser utilizados em programas de simulação numérica. Por este motivo, deste ponto em diante, nossas análises serão realizadas considerando $n = n_F = n_R = 1 + \gamma / 2\sqrt{2\phi_F}$.

$$\begin{cases} \dfrac{V_G - V_{T0} - n_{F,R} V_{S,D}}{n_{F,R}\phi_T} = \sqrt{1 + 4\dfrac{I_{F,R}}{I_{ESP}}} + \ln\left(\sqrt{1 + 4\dfrac{I_{F,R}}{I_{ESP}}} - 1\right) - \left(1 + \ln(2)\right) \\ I_{ESP} = 2 n_{F,R} \phi_T^2 k_p \dfrac{W}{L_{EF}} \\ V_{T0} = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0} \\ \phi_0 \approx 2\phi_F + \phi_T \ln\left(1 + \dfrac{2\sqrt{2\phi_F}}{\gamma}\right) \\ n_{F,R} = \begin{cases} 1 + \dfrac{\gamma}{2\sqrt{2\phi_F + V_{S,D}}} \rightarrow \text{predominantemente em inversão fraca} \\ 1 + \dfrac{\gamma}{2\sqrt{2\phi_F}} \rightarrow \text{predominantemente em inversão forte ou moderada} \end{cases} \end{cases} \tag{1.36}$$

O coeficiente de inversão é mais bem definido como $\text{IC} = \max\left(I_F / I_{ESP}, I_R / I_{ESP}\right)$, sendo que: $\text{IC} \ll 1$ caracteriza a inversão fraca; $\text{IC} \approx 1$, a inversão moderada; $\text{IC} \gg 1$, a inversão forte. Desta forma, temos as regiões de trabalho definidas em (1.37). As correntes I_F e I_R só podem der calculadas numericamente, pois estão implícitas na equação (1.36). Entretanto, quando a operação em inversão forte ou fraca é caracterizada, podemos fazer algumas simplificações em (1.36), de forma a explicitar I_F e I_R.

$$\begin{cases} \text{IC} \ll 1 \rightarrow \text{inversão fraca} \\ \text{IC} \approx 1 \rightarrow \text{inversão moderada} \\ \text{IC} \gg 1 \rightarrow \text{inversão forte} \end{cases} \Rightarrow \begin{cases} I_F \gg I_R \rightarrow \text{saturação direta} \\ I_R \gg I_F \rightarrow \text{saturação reversa} \\ I_F > I_R \rightarrow \text{triodo direta} \\ I_R < I_F \rightarrow \text{triodo reversa} \end{cases} \tag{1.37}$$

Apesar da simetria característica do modelo EKV, deste ponto em diante consideraremos somente o sentido direto da corrente entre dreno e fonte I_{DS}. Mas este procedimento não compromete a simetria do modelo, pois o sentido reverso é facilmente representado intercambiando os terminais de dreno e fonte, ou seja, o terminal de fonte passa a ser o dreno e vise versa.

1.7.1 Equação de I_{DS} em Inversão Fraca

A inversão fraca é caracterizada por $\text{IC} \ll 1$, e esta condição nos permite fazer a simplificação $\sqrt{1+x} \approx 1 + x/2$, para $|x| \ll 1$, que aplicada à equação (1.36) implica em (1.38). Podemos desprezar o termo $2 I_F / I_{ESP}$ em relação ao restante, obtendo a equação simplificada (1.39), e finalmente a equação das correntes na inversão fraca, dadas por (1.40) e (1.41).

$$\frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T} = 1 + 2\frac{I_{F,R}}{I_{ESP}} + \ln\left(2\frac{I_{F,R}}{I_{ESP}}\right) - \left(1 + \ln(2)\right) \Rightarrow \frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T} = 2\frac{I_{F,R}}{I_{ESP}} + \ln\left(2\frac{I_{F,R}}{I_{ESP}}\right) - \ln(2) \quad (1.38)$$

$$\ln\left(2\frac{I_{F,R}}{I_{ESP}}\right) = \frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T} + \ln(2) \quad (1.39)$$

$$I_{F,R} = I_{ESP} e^{\frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T}} \quad (1.40)$$

$$I_{DS} = I_{ESP} e^{\frac{V_G - V_{T0} - nV_S}{n\phi_T}} - I_{ESP} e^{\frac{V_G - V_{T0} - nV_D}{n\phi_T}} = I_{ESP} e^{\frac{V_G - V_{T0} - nV_S}{n\phi_T}} \left(1 - e^{\frac{-V_{DS}}{\phi_T}}\right) \quad (1.41)$$

No caso em que $V_{DS} \gg \phi_T$, temos saturação direta em inversão fraca, dada por (1.42).

$$I_{DS} = I_{ESP} e^{\frac{V_G - V_{T0} - nV_S}{n\phi_T}} \quad (1.42)$$

1.7.2 Equação de I_{DS} em Inversão Forte

A inversão forte é caracterizada por $\mathrm{IC} \gg 1$, e esta condição nos permite fazer a simplificação $x + \ln(x-1) \approx x$, quando $x \gg 1$, que aplicada à equação (1.36) implica em (1.43), e finalmente a equação das correntes na inversão forte, dadas por (1.44). Sendo a corrente total dada por $I_{DS} = I_F - I_R$, a equação da corrente na região de triodo é dada em (1.45).

$$\frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T} = \sqrt{4\frac{I_{F,R}}{I_{ESP}}} \quad (1.43)$$

$$I_{F,R} = \frac{I_{ESP}}{4n^2\phi_T^2}\left(V_G - V_{T0} - nV_{S,D}\right)^2 = \frac{\mu_0 C'_{ox}}{2n}\frac{W}{L_{EF}}\left(V_G - V_{T0} - nV_{S,D}\right)^2 = \frac{k_p}{2n}\frac{W}{L_{EF}}\left(V_G - V_{T0} - nV_{S,D}\right)^2 \quad (1.44)$$

$$I_{DS} = \frac{k_p}{2n}\frac{W}{L_{EF}}\left(\left(V_G - V_{T0} - nV_S\right)^2 - \left(V_G - V_{T0} - nV_D\right)^2\right) = k_p\frac{W}{L_{EF}}\left(\left(V_G - V_{T0}\right)V_{DS} - \frac{n}{2}\left(V_D^2 - V_S^2\right)\right) \quad (1.45)$$

Substituindo o termo V_D^2 por $\left(V_{DS} + V_S\right)^2$ em (1.45), é fácil notar que a corrente I_{DS} possui um máximo em função de V_{DS}, e que corresponde à corrente de saturação, conforme mostrado na Figura 1.24. Portanto, a equação da corrente na saturação pode ser obtida calculando-se V_{DSsat}, e substituindo na equação de I_{DS}, conforme em (1.46).

$$I_{DS} = \frac{k_p}{2n}\frac{W}{L_{EF}}\left(V_G - V_{T0} - nV_S\right)^2, \quad V_{DSsat} = \frac{V_G - V_{T0}}{n} - V_S \quad (1.46)$$

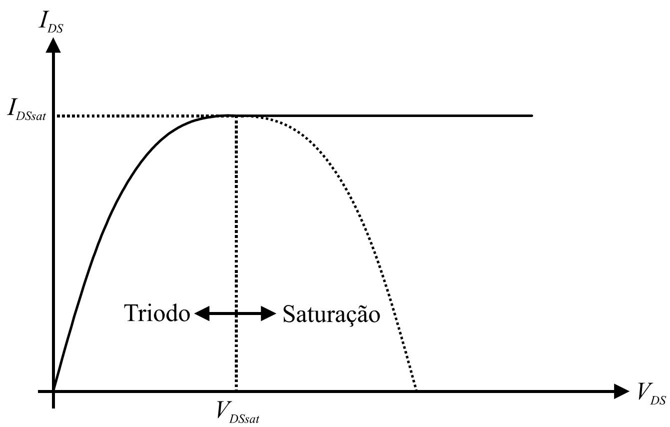


Figura 1.24: Transição entre as regiões de triodo e saturação.

1.7.3 Modelo Contínuo por Interpolação

Conforme pudemos verificar, a equação (1.36) não pode ser invertida para obtermos uma expressão analítica para I_F e I_R. Entretanto, é possível determinar uma expressão que interpole continuamente as correntes I_F e I_R entre a inversão fraca e forte. A equação (1.47) tem esta propriedade, pois tende assintoticamente para a inversão fraca e forte. A inversão moderada é satisfatoriamente modelada pela equação, pois a transição entre a inversão fraca e forte é suave.

$$I_{F,R} = 2n\phi_T^2 k_p \frac{W}{L_{EF}} \ln\left[1+\exp\left(\frac{V_G - V_{T0} - nV_{S,D}}{2n\phi_T}\right)\right]^2 \tag{1.47}$$

Para avaliar a equação (1.47), precisamos definir a fronteira entre a inversão fraca e forte pelas tensões de polarização, pois o coeficiente de inversão não aparece na equação. Vamos definir esta fronteira como sendo a tensão V_G onde a corrente na aproximação de inversão forte é zero. Pela equação (1.44) determinamos que $I_{F,R} = 0$ para $V_G = V_{T0} + nV_{S,D}$. Então, na inversão fraca temos $V_G < V_{T0} + nV_{S,D}$, e na inversão forte $V_G \geq V_{T0} + nV_{S,D}$. Quando V_G é suficientemente menor que $V_{T0} + nV_{S,D}$, o termo exponencial torna-se muito pequeno, e podemos aplicar a aproximação $\ln(1+x) \approx x$, quando $|x| \ll 1$, à equação da corrente, obtendo (1.48), que é exatamente a equação da corrente na inversão fraca. Por outro lado, quando V_G é suficientemente maior que $V_{T0} + nV_{S,D}$, de forma que o termo exponencial seja muito maior que 1, a equação (1.47) torna-se (1.49), que é exatamente a equação da corrente na inversão forte. Temos então a corrente I_{DS} dada por (1.50).

$$I_{F,R} = 2n\phi_T^2 k_p \frac{W}{L_{EF}} \exp\left(\frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T}\right) \tag{1.48}$$

$$I_{F,R} = \frac{k_p}{2n}\frac{W}{L_{EF}}\left(V_G - V_{T0} - nV_{S,D}\right)^2 \tag{1.49}$$

$$I_{DS} = 2n\phi_T^2 k_p \frac{W}{L_{EF}}\left[\ln\left[1+\exp\left(\frac{V_G - V_{T0} - nV_S}{2n\phi_T}\right)\right]^2 - \ln\left[1+\exp\left(\frac{V_G - V_{T0} - nV_D}{2n\phi_T}\right)\right]^2\right] \tag{1.50}$$

1.7.4 Corrente I_{DS} em Termos da Função *LambertW*

A equação interpolada para a corrente I_{DS} expressa em (1.50) produz erros quando avaliada longe dos extremos da inversão fraca e forte. Entretanto, existe uma solução exata para a equação da corrente I_{DS} no modelo EKV em termos da função $LambertW(x)$. A equação $x = y\exp(y)$ aparece em muitos problemas da física, e sua solução foi estabelecida com a função $LambertW(x)$, ou seja, $y = LambertW(x)$. Esta função é encontrada nas bibliotecas dos principais *softwares* de análise matemática. Tomemos a equação (1.36) do modelo EKV, e apliquemos a função exponencial a ambos os lados da equação. Como resultado, obtemos facilmente a equação (1.51). Observe que a equação está no formato $x = y\exp(y)$, e, desta forma, chegamos a (1.52), e obtemos facilmente a solução de $I_{F,R}$ dada em (1.53). Sabendo que a corrente que circula pelos terminais de dreno e fonte é dada por $I_{DS} = I_F - I_R$, obtemos finalmente a solução exata para I_{DS} dada em (1.54).

$$2e^{\frac{V_G - V_{T0} - n_{F,R}V_{S,D}}{n_{F,R}\phi_T}} = \left(\sqrt{1+4\frac{I_{F,R}}{I_{ESP}}} - 1\right)e^{\sqrt{1+4\frac{I_{F,R}}{I_{ESP}}}-1} \tag{1.51}$$

$$\sqrt{1+4\frac{I_{F,R}}{I_{ESP}}} - 1 = LambertW\left(2e^{\frac{V_G - V_{T0} - n_{F,R}V_{S,D}}{n_{F,R}\phi_T}}\right) \tag{1.52}$$

$$I_{F,R} = \frac{I_{ESP}}{4}\left(LambertW\left(2e^{\frac{V_G - V_{T0} - n_{F,R}V_{S,D}}{n_{F,R}\phi_T}}\right)+1\right)^2 - \frac{I_{ESP}}{4} \tag{1.53}$$

$$I_{DS} = \frac{I_{ESP}}{4}\left(\left(LambertW\left(2e^{\frac{V_G - V_{T0} - n_F V_S}{n_F\phi_T}}\right)+1\right)^2 - \left(LambertW\left(2e^{\frac{V_G - V_{T0} - n_R V_D}{n_R\phi_T}}\right)+1\right)^2\right) \tag{1.54}$$

1.7.5 MOSFET de Canal P

As equações do modelo EKV para o PMOS são as mesmas que do NMOS, mas devemos observar a tensão de referência V_B, que é a tensão de *bulk*. No caso do NMOS, todas as tensões são referenciadas ao bulk, que está conectado ao terra. No PMOS, devemos usar V_{BG}, V_{BS}, V_{BD} e $|V_{T0}|$. Desta forma, as equações são as mesmas do NMOS, bastando inverter o sentido da corrente I_{SD}, conforme a Figura 1.23. A corrente no sentido direto é medida da fonte para dreno I_{SD}, e as equações dadas por (1.55), (1.56), (1.57) e (1.58). A representação pela função *LambertW* encontra-se em (1.59).

$$I_{SD} = I_{ESP}e^{\frac{V_{BG} + |V_{T0}| - nV_{BS}}{n\phi_T}} \rightarrow \text{Inversão Fraca, Saturação Direta} \tag{1.55}$$

$$I_{SD} = k_p\frac{W}{L_{EF}}\left(\left(V_{BG} - |V_{T0}|\right)V_{SD} - \frac{n}{2}\left(V_{BD}^2 - V_{BS}^2\right)\right) \rightarrow \text{Inversão Forte, Triodo Direta} \tag{1.56}$$

$$I_{SD} = \frac{k_p}{2n}\frac{W}{L_{EF}}\left(V_{BG} - |V_{T0}| - nV_{BS}\right)^2,\ V_{SDsat} = \frac{V_{BG} - |V_{T0}|}{n} - V_{BS} \rightarrow \text{Inversão Forte, Saturação Direta} \tag{1.57}$$

$$I_{SD}=2n\phi_T^2 k_p\frac{W}{L_{EF}}\left[\ln\left[1+\exp\left(\frac{V_G-|V_{T0}|-nV_{BS}}{2n\phi_T}\right)\right]^2-\ln\left[1+\exp\left(\frac{V_G-|V_{T0}|-nV_{BD}}{2n\phi_T}\right)\right]^2\right]\rightarrow \text{Interpolação} \quad (1.58)$$

$$I_{SD}=\frac{I_{ESP}}{4}\left(\left(LambertW\left(2e^{\frac{V_{BG}-|V_{T0}|-n_F V_{BS}}{n_F\phi_T}}\right)+1\right)^2-\left(LambertW\left(2e^{\frac{V_{BG}-|V_{T0}|-n_R V_{BD}}{n_R\phi_T}}\right)+1\right)^2\right)\rightarrow LambertW \quad (1.59)$$

1.7.6 Efeitos de Segunda Ordem

No caso do modelo EKV, consideraremos somente a modulação de canal, cuja modelagem é idêntica à feita para o modelo SPICE nível 3. A redução de mobilidade não tem uma modelagem tão compacta quanto o modelo SPICE e não a abordaremos, pois nosso objetivo é desenvolver equações de projeto analíticas e simples, que nos permitam fazer análises e cálculos manuais para uma primeira aproximação.

A modulação de canal é um efeito de segunda ordem que ocorre nos transistores de canal curto, e foi abordada em mais detalhes no item 1.2.1. Adotaremos aqui a mesma modelagem, utilizando o parâmetro λ, que se aplica às regiões de saturação em inversão forte e fraca. As equações (1.60) e (1.61) modelam o efeito de modulação de canal na inversão fraca e forte, e na região de saturação direta, respectivamente. O mesmo se aplica ao PMOS, bastando seguir os procedimentos do item 1.7.5. Esta modelagem não se aplica ao modelo de interpolação, pois este não evidencia a região de saturação, tornando difícil determinar o momento onde aplicar o fator multiplicativo $(1+\lambda V_{DS})$. Entretanto, se aceitarmos um pequeno desvio do modelo na inversão moderada, podemos aplicar o modelo $(1+\lambda V_{DS})$ ao modelo de interpolação e à representação pela função *LambertW*, conforme em (1.62) e (1.63).

$$I_{DS}=I_{ESP}e^{\frac{V_G-V_{T0}-nV_S}{n\phi_T}}\left(1+\lambda V_{DS}\right) \quad (1.60)$$

$$I_{DS}=\frac{k_p}{2n}\frac{W}{L_{EF}}\left(V_G-V_{T0}-nV_S\right)^2\left(1+\lambda V_{DS}\right) \quad (1.61)$$

$$I_{DS}=2n\phi_T^2 k_p\frac{W}{L_{EF}}\left[\ln\left[1+\exp\left(\frac{V_G-V_{T0}-nV_S}{2n\phi_T}\right)\right]^2-\ln\left[1+\exp\left(\frac{V_G-V_{T0}-nV_D}{2n\phi_T}\right)\right]^2\right]\left(1+\lambda\left(V_S-V_D\right)\right) \quad (1.62)$$

$$I_{DS}=\frac{I_{ESP}}{4}\left(\left(LambertW\left(2e^{\frac{V_G-V_{T0}-n_F V_S}{n_F\phi_T}}\right)+1\right)^2-\left(LambertW\left(2e^{\frac{V_G-V_{T0}-n_R V_D}{n_R\phi_T}}\right)+1\right)^2\right)\left(1+\lambda\left(V_D-V_S\right)\right) \quad (1.63)$$

1.7.7 Modelo de Pequenos Sinais em Baixas Frequências

Podemos extrair o modelo de pequenos sinas calculando as derivadas parciais das correntes I_F e I_R em relação às tensões de controle. As correntes, direta e reversa, de pequenos sinais são dadas por (1.64) e a corrente total por (1.65). Os parâmetros de pequenos sinais, gm_G, gm_S e gm_D, podem ser calculados diretamente da equação (1.36), e os valores encontram-se em (1.66). É importante observar que os termos I_F/I_{ESP} e I_R/I_{ESP} são os coeficientes de inversão da região de fonte e dreno. Isto significa que os parâmetros de pequenos sinais têm as mesmas formulações para as regiões triodo e saturação, em inversão fraca, moderada e forte, e os parâmetros dependem somente dos coeficientes de inversão. Isto é uma vantagem clara em relação ao modelo SPICE.

$$i_{F,R} = \frac{\partial I_{F,R}}{\partial V_G} v_G + \frac{\partial I_{F,R}}{\partial V_S} v_S + \frac{\partial I_{F,R}}{\partial V_D} v_D \tag{1.64}$$

$$i_{DS} = i_F - i_R = gm_G v_G + gm_S v_S + gm_D v_D \tag{1.65}$$

$$\begin{cases} gm_G = \dfrac{\partial I_F}{\partial V_G} - \dfrac{\partial I_R}{\partial V_G} = \dfrac{I_{ESP}}{2n\phi_T}\left(\sqrt{1+4\dfrac{I_F}{I_{ESP}}} - \sqrt{1+4\dfrac{I_R}{I_{ESP}}}\right) \\ gm_S = \dfrac{\partial I_F}{\partial V_S} - \dfrac{\partial I_R}{\partial V_S} = -\dfrac{I_{ESP}}{2\phi_T}\left(\sqrt{1+4\dfrac{I_F}{I_{ESP}}} - 1\right) \\ gm_D = \dfrac{\partial I_F}{\partial V_D} - \dfrac{\partial I_R}{\partial V_D} = \dfrac{I_{ESP}}{2\phi_T}\left(\sqrt{1+4\dfrac{I_R}{I_{ESP}}} - 1\right) \end{cases} \tag{1.66}$$

A representação esquemática do modelo encontra-se na Figura 1.25, e cabe destacar a presença da condutância G_{DS} que não aparece na equação (1.65). O propósito da condutância G_{DS} é incorporar o efeito de modulação de canal no modelo de pequenos sinais, e seu valor é dado por (1.67). Entretanto, G_{DS} só deve ser incorporada ao modelo na região de saturação direta ou reversa, não existindo na região de triodo. O modelo de pequenos sinais para o PMOS é idêntico ao do NMOS.

$$G_{DS} = \lambda |I_{DS}| = \lambda |I_F - I_R| \tag{1.67}$$

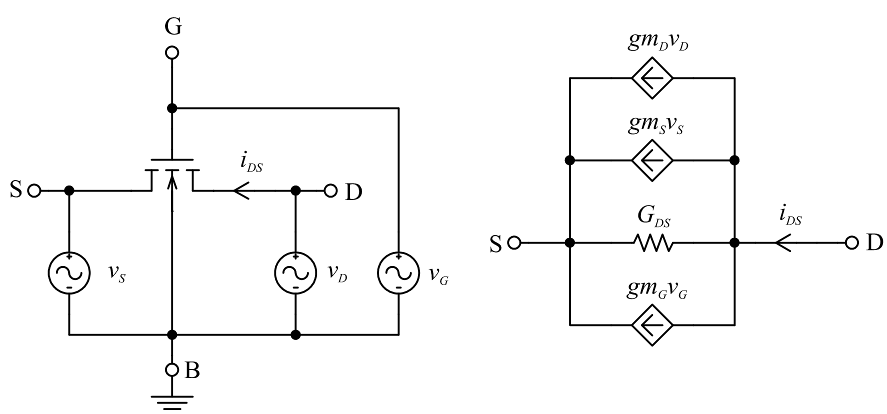


Figura 1.25: Modelo de pequenos sinais em baixas frequências.

1.7.8 Modelo de Pequenos Sinais em Altas Frequências

O modelo de altas frequências consiste em adicionar as capacitâncias parasitas ao modelo de baixas frequências. Estas capacitâncias são as mesmas do modelo SPICE, e variam segundo a região de operação. A representação esquemática do modelo encontra-se na Figura 1.26, e os parâmetros nas Tabelas 1.5 e 1.6.

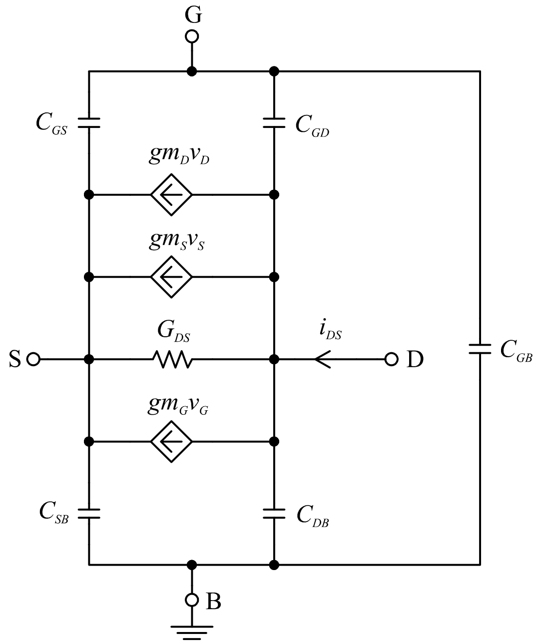


Figura 1.26: Modelo de pequenos sinais em altas frequências.

Tabela 1.5: Parâmetros de pequenos sinais em altas frequências.

Parâmetro	**NMOS**	**PMOS**
G_{DS}	$\lambda\lvert I_{DS}\rvert = \lambda\lvert I_F - I_R\rvert$	$\lambda\lvert I_{DS}\rvert = \lambda\lvert I_F - I_R\rvert$
gm_S	$-\frac{I_{ESP}}{2\phi_T}\left(\sqrt{1+4\frac{I_F}{I_{ESP}}}-1\right)$	$-\frac{I_{ESP}}{2\phi_T}\left(\sqrt{1+4\frac{I_F}{I_{ESP}}}-1\right)$
gm_D	$\frac{I_{ESP}}{2\phi_T}\left(\sqrt{1+4\frac{I_R}{I_{ESP}}}-1\right)$	$\frac{I_{ESP}}{2\phi_T}\left(\sqrt{1+4\frac{I_R}{I_{ESP}}}-1\right)$
gm_G	$\frac{I_{ESP}}{2n\phi_T}\left(\sqrt{1+4\frac{I_F}{I_{ESP}}}-\sqrt{1+4\frac{I_R}{I_{ESP}}}\right)$	$\frac{I_{ESP}}{2n\phi_T}\left(\sqrt{1+4\frac{I_F}{I_{ESP}}}-\sqrt{1+4\frac{I_R}{I_{ESP}}}\right)$

Tabela 1.6: Capacitâncias parasitas.

	CORTE	INVERSÃO FRACA	TRIODO	SATURAÇÃO
C_{GD}	$C_{GDO}W$	$C_{GDO}W$	$\frac{1}{2}WL_{EF}C'_{ox}+C_{GDO}W$	$C_{GDO}W$
C_{DB}	C_{DJ}	C_{DJ}	C_{DJ}	C_{DJ}
C_{GB}	$C'_{ox}WL_{EF}+C_{GBO}L$	$\dfrac{WL_{EF}C'_{ox}\gamma}{2\sqrt{\frac{\gamma^2}{4}+\lvert V_{GB}\rvert-V_{FB}}}+C_{GBO}L$	$C_{GBO}L$	$C_{GBO}L$
C_{GS}	$C_{GSO}W$	$C_{GSO}W$	$\frac{1}{2}WL_{EF}C'_{ox}+C_{GSO}W$	$\frac{2}{3}WL_{EF}C'_{ox}+C_{GSO}W$
C_{SB}	C_{SJ}	C_{SJ}	C_{SJ}	C_{SJ}

C_{GBO} é a capacitância de sobreposição porta-substrato por comprimento de canal.

C_{GDO} é a capacitância de sobreposição porta-dreno por largura de canal.

C_{GSO} é a capacitância de sobreposição porta-fonte por largura de canal.

C_{SJ} e C_{DJ} são as capacitâncias das junções porta-substrato e dreno-substrato.

C'_{ox} é a capacitância de porta por unidade de área.

1.8 Ruído no MOSFET

O ruído em circuitos elétricos é uma perturbação nos valores das correntes e tensões em torno de sues valores nominais. Os sinais podem se tornar indistinguíveis caso a potência do ruído seja maior que a do sinal. Podemos identificar duas de origem para o ruído: a externa, devida aos acoplamentos capacitivos e magnéticos com a rede elétrica, máquinas elétricas, outros circuitos etc, como também a interferência eletromagnética gerada por transmissores de rádio; a interna, provocada pelas flutuações randômicas dos processos físicos que governam o transporte de cargas. O ruído oriundo de causas externas pode ser eliminado através de blindagem do circuito, mas os de causas internas não podem ser evitados. Portanto, é de fundamental importância a compreensão dos mecanismos de geração de ruídos internos, de suas propriedades e potência, para que sejam modelados e tratados adequadamente no projeto do circuito, de forma a manter a potência total do ruído em um nível aceitável. Vamos nos deter somente no modelamento dos ruídos internos. Os dois tipos de ruídos mais importantes no MOSFET são o ruído térmico e o *flicker*.

A modelagem do ruído térmico é única e depende somente da resistência do canal. Entretanto, para o ruído *flicker*, temos dois modelos distintos que são a variação do número de portadores e a variação da mobilidade.

1.8.1 A Matemática do Ruído

Antes de entrarmos em detalhes sobre os modelos de ruídos no MOSFET, precisamos entender como manipular as fontes de ruído (tensão e corrente) e quantificar suas potências dentro de uma banda de frequência. Não entraremos em detalhes sobre as propriedades estatísticas do ruído, porque este assunto é abundante em textos sobre processos estocásticos, mas faremos algumas considerações que simplificarão a manipulação das fontes de ruído e suas interações. Em primeiro lugar, consideraremos o ruído como sendo um processo estacionário, o que significa que os momentos estatísticos (média, variância etc.) não variam quando medidos em instantes de tempo diferentes. Em segundo lugar, assumiremos ergodicidade, ou seja, as propriedades estatísticas do ruído são observadas no tempo. Isto significa que a média e a variância podem ser calculadas pelas amostras do sinal no tempo, segundo as equações em (1.68). A variância tem um significado particularmente importante, pois é equivalente à potência média do ruído. Na prática, estas medidas são realizadas dentro de uma janela de amostragem, suficientemente grande, aplicada em um determinado instante de tempo, conforme a Figura 1.27. Em terceiro lugar, consideraremos que as fontes de ruído não são correlacionadas. Isto significa que uma ou mais amostras do sinal $v_n(t)$ não podem ser previstas por amostras de outras fontes de ruído. Isto nos leva às propriedades matemáticas em (1.69).

$$\begin{cases} \overline{v}_n = \lim\limits_{T\to\infty} \dfrac{1}{T} \displaystyle\int_{-T/2}^{T/2} v_n(t)\,dt \\ \overline{P}_n = \overline{v}_n^2 = \lim\limits_{T\to\infty} \dfrac{1}{T} \displaystyle\int_{-T/2}^{T/2} v_n(t)^2\,dt \end{cases} \tag{1.68}$$

$$\begin{cases} \overline{\sum\limits_{n=1}^{N} f(v_n)} = \sum\limits_{n=1}^{N} \overline{f(v_n)} \\ \overline{\prod\limits_{n=1}^{N} f(v_n)} = \prod\limits_{n=1}^{N} \overline{f(v_n)} \\ f[\cdot] \;\rightarrow\; \text{é uma função qualquer} \end{cases} \tag{1.69}$$

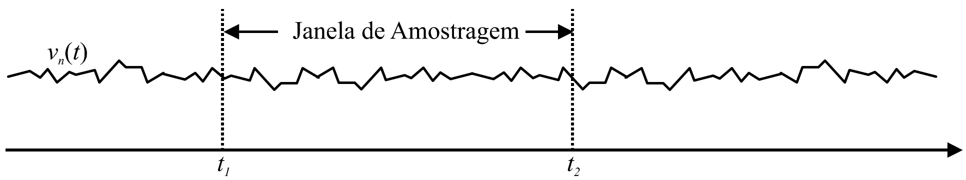


Figura 1.27: Janela de amostragem do sinal.

O ruído térmico e o *flicker* possuem média igual a zero, ou seja, $\overline{v}_n = 0$. Esta característica, aliada às propriedades em (1.69), fornece uma relação muito útil para o cálculo da potência total do ruído em um determinado ponto do circuito, quando várias fontes de ruído são consideradas, conforme exemplificado na Figura 1.28. Se o circuito é puramente resistivo, a tensão de saída $v_0(t)$ é uma combinação linear das correntes e tensões das fontes de ruído. Então, o valor médio e a potência média de $v_0(t)$ são calculadas conforme em (1.70). Entretanto, a maioria dos circuitos possui componentes reativos, capacitores e indutores, que tornam os ganhos de tensão e corrente variáveis com a frequência. Isto é facilmente manipulável pelas funções de transferência e a transformada de Fourier. Mas o ruído não preenche os requisitos necessários para a existência da transformada de Fourier e, portanto, precisamos de outra forma de representação na frequência que nos permita avaliar a potência média dentro de uma faixa de frequências.

$$\begin{cases} v_0(t) = \sum\limits_{k=1}^{N} A_k v_{nk} + \sum\limits_{j=1}^{M} R_j i_{nj} \\ \overline{v_0(t)} = \overline{\sum\limits_{k=1}^{N} A_k v_{nk}} + \overline{\sum\limits_{j=1}^{M} R_j i_{nj}} = \sum\limits_{k=1}^{N} A_k \overline{v}_{nk} + \sum\limits_{j=1}^{M} R_j \overline{i}_{nj} = 0 \\ \overline{v_0(t)^2} = \overline{\left(\sum\limits_{k=1}^{N} A_k v_{nk} + \sum\limits_{j=1}^{M} R_j i_{nj} \right)^2} = \sum\limits_{k=1}^{N} A_k^2 \overline{v_{nk}^2} + \sum\limits_{j=1}^{M} R_j^2 \overline{i_{nj}^2} \end{cases} \tag{1.70}$$

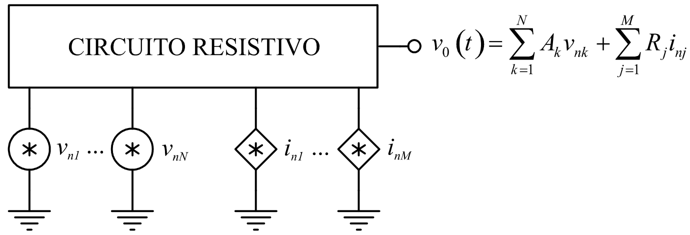


Figura 1.28: Circuito linear excitado por fontes de tensão e corrente de ruído.

A forma de representar o ruído na frequência e avaliar suas transformações através das redes reativas é pela densidade espectral de potência. A definição de densidade espectral de potência possui um embasamento matemático que foge ao escopo deste texto, mas pode ser encontrado na literatura sobre processos estocásticos. Mostraremos o conceito da densidade espectral de potência de forma bastante intuitiva, sem nos deter nos rigores matemáticos.

Considere o circuito da Figura 1.29, onde o filtro passa-faixa de ganho 1 e largura de banda igual a $\Delta\omega$ é excitado por uma fonte de ruído v_n. O sinal medido em v_0 deverá obrigatoriamente conter componentes de frequências dentro do intervalo semiaberto $[\omega, \omega + \Delta\omega[$. Consequentemente, a potência média $\overline{P}_0$ de v_0 está associada ao intervalo $[\omega, \omega + \Delta\omega[$.

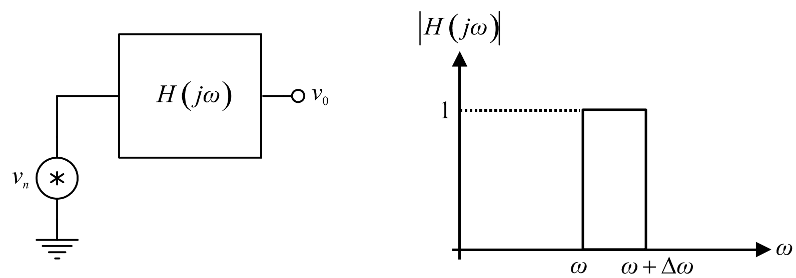


Figura 1.29: Filtro passa-faixa excitado por uma fonte de ruído.

Podemos distribuir esta potência $\overline{P}_0$ pela faixa $\Delta\omega$, de forma a obtermos a quantidade $S_{[\omega,\omega+\Delta\omega[} = \overline{P}_0 / \Delta\omega$, que chamaremos de densidade aproximada de potência. Se quisermos mapear a densidade aproximada de potência ao longo de todo o espectro positivo de frequências, basta variar a frequência do filtro passa-faixa de 0 até o infinito, com passo de $\Delta\omega$, e plotar as medidas das densidades de potências médias em um gráfico, conforme a Figura 1.30(a). A densidade espectral de potência é obtida simplesmente fazendo $\Delta\omega$ tender para zero, de forma que a densidade aproximada de potência se torna uma linha contínua, conforme a Figura 1.30(b). Desta forma, a potência média do ruído dentro da faixa de frequência de ω_1 a ω_2 é facilmente obtida pela integral em (1.71).

$$\overline{P}_0 = \int_{\omega_1}^{\omega_2} S_V(\omega)\, d\omega \tag{1.71}$$

A unidade dimensional usada para a densidade espectral de potência pode variar segundo a forma como foi definida. Na equação (1.71), $S_V(\omega)$ é definida em $W/rad/s$, mas também é comum usar as definições W/Hz e $V_{RMS}/\sqrt{Hz}$. Esta última utiliza a tensão RMS, que é a raiz quadrada da potência média, e a conversão de $S_V(f)$ para $S_{V_{RMS}}(f)$ é feita simplesmente por $S_{V_{RMS}}(f) = \sqrt{S_V(f)}$.

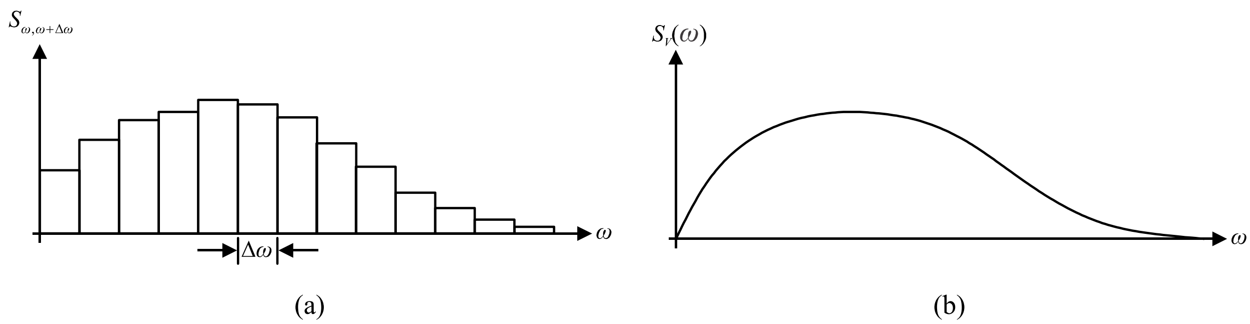


Figura 1.30: Gráfico da densidade de potência: a) densidade aproximada; b) densidade espectral.

Resta-nos descobrir uma forma de calcular a potência média dentro de uma faixa de frequências do sinal de saída de uma rede reativa excitada por uma ou mais fontes de ruído. Para isto, considere o esquema da Figura 1.31, onde $H(j\omega)$ é a função de transferência da rede reativa excitada pela fonte de tensão de ruído v_n. Vamos definir a função $H_{Dk}(j\omega)$ conforme a Figura 1.32 e a equação (1.72). Podemos aproximar a função de transferência $H(j\omega)$ por $H_D(j\omega)$, que é uma soma infinita de funções $H_{Dk}(j\omega)$, espaçadas de $\Delta\omega$, conforme a Figura 1.33, de forma que $H_D(j\omega)$ seja dada por (1.73). Esta aproximação pode ser tão boa quanto se queira, bastando escolher apropriadamente $\Delta\omega$. No caso extremo, quando $\Delta\omega$ tende para zero, $H_D(j\omega)$ se aproxima de $H(j\omega)$, como também o módulo e o módulo ao quadrado, conforme equacionado em (1.74).

$$H_{Dk}(j\omega)=\begin{cases} H(jk\Delta\omega), \text{para } k\Delta\omega \le \omega < (k+1)\Delta\omega \\ 0, \text{para outros valores de } \omega \end{cases} \tag{1.72}$$

$$H_D(j\omega)=\sum_{k=0}^{\infty} H_{Dk}(j\omega) \tag{1.73}$$

$$\begin{cases} H(j\omega)=\lim\limits_{\Delta\omega\to 0} H_D(j\omega) \\ |H(j\omega)|=\lim\limits_{\Delta\omega\to 0} |H_D(j\omega)| \\ |H(j\omega)|^2=\lim\limits_{\Delta\omega\to 0} |H_D(j\omega)|^2 \end{cases} \tag{1.74}$$

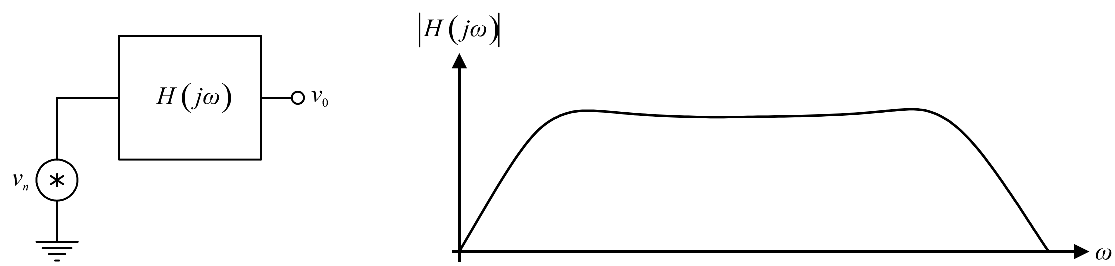


Figura 1.31: Rede reativa excitada por uma fonte de ruído.

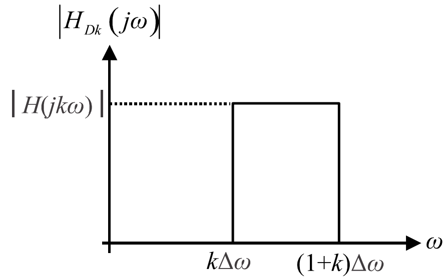


Figura 1.32: Forma da função $H_{Dk}(j\omega)$.

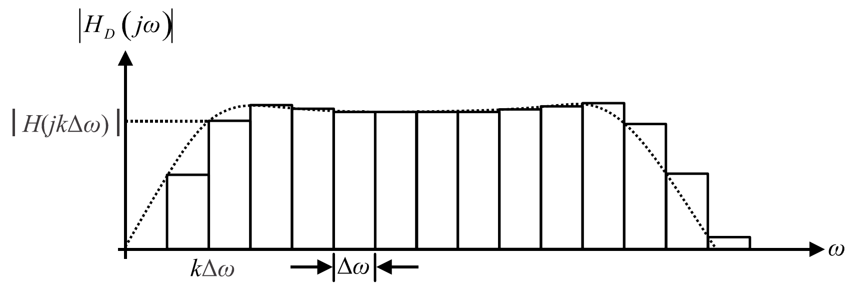


Figura 1.33: aproximação de $H(j\omega)$ por $H_D(j\omega)$.

Fazendo a substituição de $H(j\omega)$ por $H_D(j\omega)$ no esquema da Figura 1.31, podemos redesenhá-lo conforme a Figura 1.34. A potência média de v_0, no intervalo de frequência $\left[k\Delta\omega,(k+1)\Delta\omega\right[$, pode ser calculada da mesma forma que fizemos anteriormente para o esquema da Figura 1.29, mas desta vez considerando o ganho da função de transferência, que pode ser diferente de 1. Para tal, basta integrar a densidade espectral de ruído de v_n dentro do intervalo em questão, e multiplicar pelo módulo ao quadrado da função de transferência, conforme em (1.75). Note que a integral pode ser realizada de 0 até infinito, pois $|H_{Dk}(j\omega)|^2$ só tem valor diferente de zero dentro do intervalo $\left[k\Delta\omega,(k+1)\Delta\omega\right[$.

$$\overline{P}_{0k} = |H(jk\Delta\omega)|^2 \int_{k\Delta\omega}^{(k+1)\Delta\omega} S_V(\omega)\,d\omega = |H_{Dk}(j\omega)|^2 \int_{k\Delta\omega}^{(k+1)\Delta\omega} S_V(\omega)\,d\omega = \int_0^\infty S_V(\omega)|H_{Dk}(j\omega)|^2\,d\omega \tag{1.75}$$

A densidade de potência dentro do intervalo $\left[k\Delta\omega,(k+1)\Delta\omega\right[$ é obtida simplesmente dividindo $\overline{P}_{0k}$ por $\Delta\omega$, conforme em (1.76). Podemos então criar a função densidade aproximada de potência de v_0 pela soma infinita das funções S_{V_0k}, conforme em (1.77).

$$S_{V_0k} = \frac{1}{\Delta\omega}\int_0^\infty S_V(\omega)|H_{Dk}(j\omega)|^2\,d\omega \tag{1.76}$$

$$S_{V_0\_\text{aproximada}}(\omega) = \sum_{k=0}^{\infty}\frac{1}{\Delta\omega}\int_0^\infty S_V(\omega)|H_{Dk}(j\omega)|^2\,d\omega \tag{1.77}$$

A densidade espectral de potência é obtida fazendo $\Delta\omega$ tender para zero na equação (1.77). Ao aplicarmos esta condição à S_{V_0k}, temos que a integral se aproxima da área de um retângulo de largura infinitesimal, conforme em (1.78). Portanto, temos que $S_{V_0}(\omega)$ é dada pelo limite em (1.79). Resta-nos verificar o limite do somatório, que é facilmente determinado pelas equações (1.73) e (1.74), resultando em (1.80). Finalmente temos a equação para a densidade espectral de potência $S_{V_0}(\omega)$ de v_0 dada por (1.81), onde verificamos uma grande semelhança com o conceito de resposta em frequência. Mas neste caso, a função de transferência é substituída pelo seu módulo ao quadrado.

$$\frac{1}{\Delta\omega}\int_0^\infty S_V(\omega)\left|H_{Dk}(j\omega)\right|^2 d\omega \approx \frac{1}{\Delta\omega} S_V(\omega)\left|H_{Dk}(j\omega)\right|^2 \Delta\omega = S_V(\omega)\left|H_{Dk}(j\omega)\right|^2 \;\rightarrow\; \text{para } \Delta\omega \text{ tendendo a zero} \tag{1.78}$$

$$S_{V_0}(\omega) = \lim_{\Delta\omega\to 0} S_{V_0\_\text{aproximada}}(\omega) = \lim_{\Delta\omega\to 0}\sum_{k=0}^{\infty}\frac{1}{\Delta\omega}\int_0^\infty S_V(\omega)\left|H_{Dk}(j\omega)\right|^2 d\omega = S_V(\omega)\lim_{\Delta\omega\to 0}\sum_{k=0}^{\infty}\left|H_{Dk}(j\omega)\right|^2 \tag{1.79}$$

$$\lim_{\Delta\omega\to 0}\sum_{k=0}^{\infty}\left|H_{Dk}(j\omega)\right|^2 = \left|H(j\omega)\right|^2 \tag{1.80}$$

$$S_{V_0}(\omega) = S_V(\omega)\left|H(j\omega)\right|^2 \tag{1.81}$$

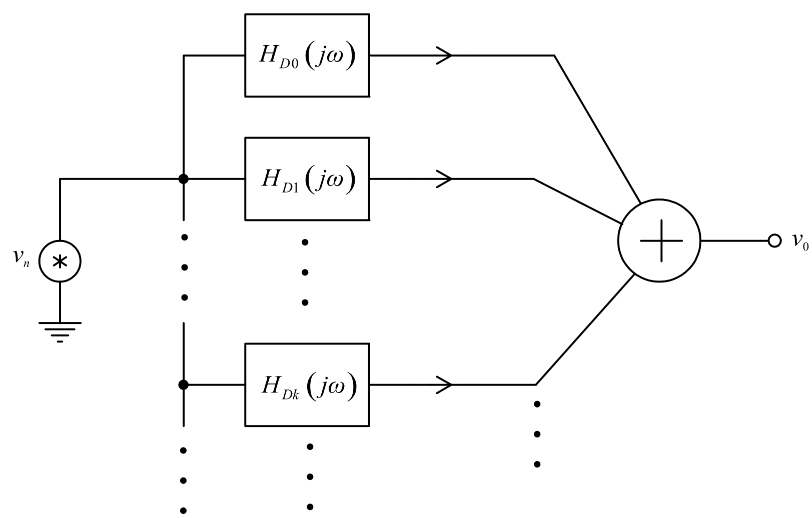


Figura 1.34: Função de transferência $H_D(j\omega)$ decomposta em funções $H_{Dk}(j\omega)$.

O tratamento matemático para um circuito excitado por várias fontes de ruído é simples, na medida em que as fontes de ruído não são correlacionadas. Como a natureza da densidade espectral de potência é a potência média distribuída na frequência, as operações matemáticas relacionadas em (1.70) aplicam-se também para o cálculo de $S_{V_0}(\omega)$. Considere o esquema da Figura 1.35, onde temos uma rede reativa excitada por múltiplas fontes de ruído não correlacionadas. Cada fonte de ruído possui uma representação para a densidade espectral de potência, e a rede possui uma função de transferência da saída para cada entrada. Temos então que a densidade espectral de potência do sinal de saída $v_0(t)$ é dada por (1.82).

$$S_{V_0}(\omega) = \sum_{k=1}^{N}\left|H_k(j\omega)\right|^2 S_{V_k}(\omega) + \sum_{j=1}^{M}\left|Z_j(j\omega)\right|^2 S_{I_j}(\omega) \tag{1.82}$$

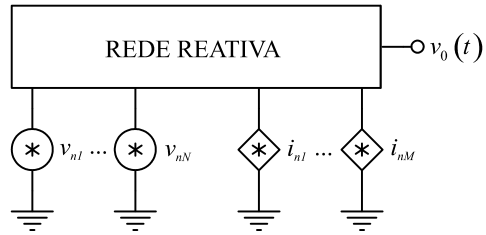


Figura 1.35: Rede reativa excitada por múltiplas fontes de ruído não correlacionadas.

Como exemplo, considere o circuito da Figura 1.36, onde as fontes de ruído v_n e i_n possuem densidades espectrais de potência $S_V(\omega)$ e $S_I(\omega)$, respectivamente. Calculadas as respectivas funções de transferência, e aplicando a equação (1.82), a densidade espectral de potência do sinal de saída $v_0(t)$ é dada por (1.83).

$$S_{V_0}(\omega) = \frac{\omega^4}{\left(\omega^2 - \frac{1}{LC}\right)^2 + \frac{\omega^2}{R^2C^2}} S_V(\omega) + \frac{\frac{\omega^2}{C^2}}{\left(\omega^2 - \frac{1}{LC}\right)^2 + \frac{\omega^2}{R^2C^2}} S_I(\omega) \tag{1.83}$$

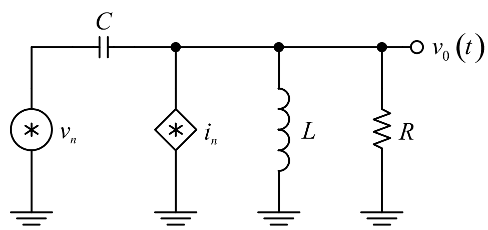


Figura 1.36: Circuito passivo excitado por duas fontes de ruído.

1.8.2 Ruído Térmico no MOSFET

Os transistores MOSFET possuem várias fontes de ruído, dentre as quais podemos citar: o ruído no canal, que é a fonte principal; as junções semicondutoras fonte-substrato e dreno-substrato; os contatos ôhmicos dos terminais de porta, fonte, dreno e substrato. Estudaremos somente a fonte de ruído principal, pois nosso objetivo é obter um conjunto de equações que nos permita realizar análises e cálculos manuais, para uma primeira aproximação do projeto. O refinamento do projeto deve ser feito com o auxílio de programas de simulação, contendo modelos completos para o ruído. Dois tipos de ruído são dominantes no MOSFET, o ruído térmico e o *flicker*. O ruído térmico tem somente um modelo, pois origina da resistência do canal. Mas o *flicker* tem duas fontes distintas: a variação randômica do número de portadores e a variação da mobilidade.

O ruído térmico, também chamado de ruído Johnson ou ruído Nyquist, tem a característica de possuir a função densidade espectral de potência plana na frequência, conforme o gráfico da Figura 1.37. Por este motivo, também é conhecido como ruído branco. O termo “térmico” refere-se ao mecanismo de geração do ruído, que é a agitação térmica dos portadores de carga. Este tipo de ruído é encontrado em todos os componentes resistivos, e no MOSFET está associado à resistência do canal. Mas a resistência de canal é dependente da concentração de cargas livres que participam do processo de condução, e é esta concentração de cargas que serve como base para o cálculo da potência do ruído. Podemos concluir com base nesta propriedade, que qualquer esquema de polarização que leve ao aumento da concentração de cargas no canal, também implica no aumento da potência do ruído branco. Isto fica evidente nas equações para a densidade espectral de ruído que serão apresentadas a seguir.

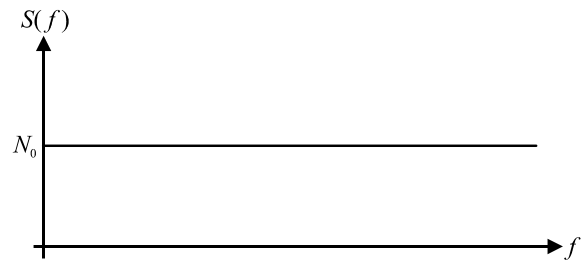


Figura 1.37: Densidade espectral do ruído térmico (branco).

Assumindo o modelo SPICE, na região de inversão forte, a densidade espectral do ruído da fonte de corrente associada ao canal é apresentada na Tabela 1.7, onde k_B é a constante de Boltzmann ($1.38\times10^{-23}\,J/K$) e T é a temperatura absoluta (°K). Na região de inversão fraca, temos a densidade espectral de potência apresentada na Tabela 1.8, onde q é o módulo da carga do elétron ($1.6\times10^{-19}\,C$). Em ambos os casos, as equações são válidas tanto para a região de triodo quanto a de saturação. As funções $[\cdot](\omega)$ e $[\cdot](f)$ referem-se à unidade onde a densidade de potência foi definida, $[W/rad/s]$ ou $[W/Hz]$.

Tabela 1.7: Densidade Espectral de Potência do Ruído Térmico na Inversão Forte.

Ruído Térmico na Inversão Forte	
NMOS	**PMOS**
$S_{I_W}(f)=4k_BT\left[\frac{W}{L_{EF}}k_p\left(V_{GS}-V_T\right)\frac{2}{3}\frac{1+\eta+\eta^2}{1+\eta}\right]$	$S_{I_W}(f)=4k_BT\left[\frac{W}{L_{EF}}k_p\left(V_{SG}+V_T\right)\frac{2}{3}\frac{1+\eta+\eta^2}{1+\eta}\right]$
$S_{I_W}(\omega)=\frac{2k_BT}{\pi}\left[\frac{W}{L_{EF}}k_p\left(V_{GS}-V_T\right)\frac{2}{3}\frac{1+\eta+\eta^2}{1+\eta}\right]$	$S_{I_W}(\omega)=\frac{2k_BT}{\pi}\left[\frac{W}{L_{EF}}k_p\left(V_{SG}+V_T\right)\frac{2}{3}\frac{1+\eta+\eta^2}{1+\eta}\right]$
$\eta=\begin{cases}1-\frac{V_{DS}}{V_{DSsat}} & , V_{DS}\le V_{DSsat}\\ 0 & , V_{DS}>V_{DSsat}\end{cases}$	$\eta=\begin{cases}1-\frac{V_{SD}}{V_{SDsat}} & , V_{SD}\le V_{SDsat}\\ 0 & , V_{SD}>V_{SDsat}\end{cases}$
$V_{DSsat}=\frac{V_{GS}-V_T}{\alpha}$	$V_{SDsat}=\frac{V_{SG}+V_T}{\alpha}$
$V_T=V_{T0}+\gamma\left(\sqrt{2\phi_F+V_{SB}}-\sqrt{2\phi_F}\right)$	$V_T=V_{T0}-\gamma\left(\sqrt{2\phi_F+V_{BS}}-\sqrt{2\phi_F}\right)$
$\alpha=1+\frac{\gamma}{2\sqrt{2\phi_F+V_{SB}}}$	$\alpha=1+\frac{\gamma}{2\sqrt{2\phi_F+V_{BS}}}$

Tabela 1.8: Densidade Espectral de Potência do Ruído Térmico na Inversão Fraca.

Ruído Térmico na Inversão Fraca	
NMOS	**PMOS**
$S_{I_W}(f)=2qI_{D0}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+e^{-V_{DS}/\phi_T}\right)$	$S_{I_W}(f)=2qI_{D0}e^{\frac{V_{SG}+V_T}{n\phi_T}}\left(1+e^{-V_{SD}/\phi_T}\right)$
$S_{I_W}(\omega)=\frac{qI_{D0}}{\pi}e^{\frac{V_{GS}-V_T}{n\phi_T}}\left(1+e^{-V_{DS}/\phi_T}\right)$	$S_{I_W}(\omega)=\frac{qI_{D0}}{\pi}e^{\frac{V_{SG}+V_T}{n\phi_T}}\left(1+e^{-V_{SD}/\phi_T}\right)$

$I_{D0} = \phi_T^2 k_p \dfrac{W}{L_{EF}}(n-1)$	$I_{D0} = \phi_T^2 k_p \dfrac{W}{L_{EF}}(n-1)$
$n = 1 + \dfrac{\gamma}{2\sqrt{2\phi_F + V_{SB}}}$	$n = 1 + \dfrac{\gamma}{2\sqrt{2\phi_F + V_{BS}}}$
$\phi_T = \dfrac{k_B T}{q}$	$\phi_T = \dfrac{k_B T}{q}$

1.8.3 Ruído *Flikcer* no MOSFET

O ruído *flicker*, também chamado de ruído 1/*f*, está presente no MOSFET e é responsável pela maior parte do ruído medido em baixas frequências. Sua densidade espectral de potência $S_F(f)$ é inversamente proporcional à frequência, conforme mostrado na Figura 1.38. De forma geral, a equação da densidade espectral de potência é dada por $S_F(f) = N_F / f^{\gamma}$, onde N_F é uma constante e γ é próximo de 1. Em nosso caso, usaremos $\gamma = 1$.

No MOSFET, temos dois mecanismos dominantes de geração do ruído *flicker*: a variação aleatória do número de portadores e a variação da mobilidade.

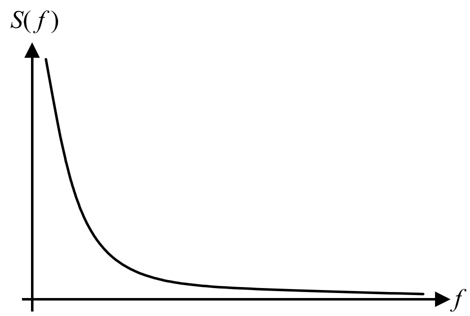


Figura 1.38: Curva da densidade espectral de potência do ruído *flicker*.

Variação Randômica do Numero de Portadores – Modelo de McWorther

Durante o crescimento do óxido de porta, algumas ligações químicas ficam incompletas na rede cristalina do óxido de silício. Estas ligações agem como “armadilhas” que capturam cargas livres no canal, e alteram o valor da tensão de banda plana V_{FB}, que por sua vez altera o valor de V_T. As cargas são levadas até as armadilhas pelo efeito de tunelamento quântico, que é dominado por uma lei probabilística. Da mesma forma que as cargas são capturadas, elas também são liberadas, provocando uma variação aleatória em V_{FB} e V_T. O tempo que as cargas levam para serem capturadas e liberadas depende da profundidade da armadilha dentro do óxido. Quanto mais profunda, mais distante da interface, estiver a armadilha, maior será o tempo para captura e liberação da carga. Juntando-se um número muito grande de armadilhas e um número igualmente grande de cargas sendo capturadas e liberadas em tempos diferentes, este processo aleatório tem como resultado líquido a densidade espectral de potência $S_F(f) = N_F / f$. A constante N_F é calculada através de uma formulação desenvolvida por A. L. McWorther, também conhecida como modelo de McWorther.

Na inversão forte e nas regiões de triodo e saturação, a equação para a densidade espectral de potência é dada por (1.84), onde λ é o comprimento de atenuação de tunelamento (≈ 1Å para o silício) e N_t é a densidade de armadilhas. Podemos condensar a quantidade $q^2 k_B \lambda N_t$ em um único parâmetro K_{FSI} de forma a obter as equações da Tabela 1.9. Note que o parâmetro K_{FSI} possui para o NMOS um valor diferente daquela para o PMOS.

$$S_{I_F}(f)=\frac{q^2k_BT\lambda N_t}{fWL_{EF}C'^2_{ox}}\frac{I^2_{DS}}{\left(V_{GS}-V_T\right)^2} \quad (1.84)$$

Tabela 1.9: Ruído *flicker* na inversão forte - Modelo de McWorther.

Ruído *Flicker* na Inversão Forte - Modelo de McWorther	
NMOS	**PMOS**
$S_{I_F}(f)=\frac{K_{FSI}T}{C'^2_{ox}WL_{EF}}\frac{I^2_{DS}}{\left(V_{GS}-V_T\right)^2}\frac{1}{f}$	$S_{I_F}(f)=\frac{K_{FSI}T}{C'^2_{ox}WL_{EF}}\frac{I^2_{SD}}{\left(V_{SG}+V_T\right)^2}\frac{1}{f}$
$S_{I_F}(\omega)=\frac{K_{FSI}T}{2\pi C'^2_{ox}WL_{EF}}\frac{I^2_{DS}}{\left(V_{GS}-V_T\right)^2}\frac{1}{f}$	$S_{I_F}(\omega)=\frac{K_{FSI}T}{2\pi C'^2_{ox}WL_{EF}}\frac{I^2_{SD}}{\left(V_{SG}+V_T\right)^2}\frac{1}{f}$
$V_T=V_{T0}+\gamma\left(\sqrt{2\phi_F+V_{SB}}-\sqrt{2\phi_F}\right)$	$V_T=V_{T0}-\gamma\left(\sqrt{2\phi_F+V_{BS}}-\sqrt{2\phi_F}\right)$

Na inversão fraca a equação da densidade espectral de potência depende somente de I_{DS}, e assume a forma em (1.85), onde C'_d e C'_{it} são as capacitâncias por unidade de área, de depleção e das armadilhas na interface respectivamente. Compactando a quantidade $q^4\lambda N_t \big/ k_B\left(1+\left(C'_d+C'_{it}\right)/C'_{ox}\right)^2$ em K_{FWI}, temos as equações da Tabela 1.10. O modelo é válido tanto para a região de triodo quanto para a de saturação. Como antes, o parâmetro K_{FWI} não é o mesmo para o NMOS e o PMOS.

$$S_{I_F}(f)=\frac{q^4\lambda N_t}{fk_BTWL_{EF}C'^2_{ox}\left(1+\dfrac{C'_d+C'_{it}}{C'_{ox}}\right)^2}I^2_{DS} \quad (1.85)$$

Tabela 1.10: Ruído *flicker* na inversão fraca - Modelo de McWorther.

Ruído *Flicker* na Inversão Fraca - Modelo de McWorther	
NMOS	**PMOS**
$S_{I_F}(f)=\frac{K_{FWI}}{TC'^2_{ox}WL_{EF}}\frac{I^2_{DS}}{f}$	$S_{I_F}(f)=\frac{K_{FWI}}{TC'^2_{ox}WL_{EF}}\frac{I^2_{SD}}{f}$
$S_{I_F}(\omega)=\frac{K_{FWI}}{2\pi TC'^2_{ox}WL_{EF}}\frac{I^2_{DS}}{f}$	$S_{I_F}(\omega)=\frac{K_{FWI}}{2\pi TC'^2_{ox}WL_{EF}}\frac{I^2_{SD}}{f}$

Variação da Mobilidade – Modelo de Hooge

A outra fonte de geração de ruído *flicker* é a variação da mobilidade. O modelo de Hooge é o mais usado para quantificar o ruído *flicker* neste caso. Este modelo é baseado na fórmula empírica (1.86) para a densidade espectral de potência da corrente de ruído em um resistor, onde α_H é uma constante empírica, R é a resistência elétrica e N é densidade de portadores.

$$S_R(f)=\frac{\alpha_H R^2}{Nf} \quad (1.86)$$

A equação (1.86) pode ser aplicada ao MOSFET, bastando fragmentar o canal em segmentos muito pequenos de resistência ΔR, de forma que uma análise diferencial possa ser aplicada. Como resultado, obtemos as equações da

Tabela 1.11 para a densidade espectral de potência, válida para a inversão forte nas regiões de triodo e saturação. Na inversão fraca temos a equação da Tabela 1.12, que também é válida em todas as regiões de operação.

Tabela 1.11: Ruído *flicker* na inversão forte - Modelo de Hooge.

Ruído *Flicker* na Inversão Forte - Modelo de Hooge	
NMOS	**PMOS**
$S_{I_F}(f) = \frac{q\alpha_H \mu_0 I_{DS} V_{DS}}{L_{EF}^2} \frac{1}{f}$	$S_{I_F}(f) = \frac{q\alpha_H \mu_0 I_{SD} V_{SD}}{L_{EF}^2} \frac{1}{f}$
$S_{I_F}(\omega) = \frac{q\alpha_H \mu_0 I_{DS} V_{DS}}{2\pi L_{EF}^2} \frac{1}{f}$	$S_{I_F}(\omega) = \frac{q\alpha_H \mu_0 I_{SD} V_{SD}}{2\pi L_{EF}^2} \frac{1}{f}$
$V_{DSsat} = \frac{V_{GS} - V_T}{\alpha}$	$V_{SDsat} = \frac{V_{SG} + V_T}{\alpha}$
$V_T = V_{T0} + \gamma\left(\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F}\right)$	$V_T = V_{T0} - \gamma\left(\sqrt{2\phi_F + V_{BS}} - \sqrt{2\phi_F}\right)$
$\alpha = 1 + \frac{\gamma}{2\sqrt{2\phi_F + V_{SB}}}$	$\alpha = 1 + \frac{\gamma}{2\sqrt{2\phi_F + V_{BS}}}$

Tabela 1.12: Ruído *flicker* na inversão fraca - Modelo de Hooge.

Ruído *Flicker* na Inversão Fraca - Modelo de Hooge	
NMOS	**PMOS**
$S_{I_F}(f) = \frac{2q\alpha_H \mu_0 \phi_T I_{DS}}{L_{EF}^2} \frac{1 - e^{-\frac{V_{DS}}{\phi_T}}}{1 + e^{-\frac{V_{DS}}{\phi_T}}} \frac{1}{f}$	$S_{I_F}(f) = \frac{2q\alpha_H \mu_0 \phi_T I_{SD}}{L_{EF}^2} \frac{1 - e^{-\frac{V_{SD}}{\phi_T}}}{1 + e^{-\frac{V_{SD}}{\phi_T}}} \frac{1}{f}$
$S_{I_F}(\omega) = \frac{q\alpha_H \mu_0 \phi_T I_{DS}}{\pi L_{EF}^2} \frac{1 - e^{-\frac{V_{DS}}{\phi_T}}}{1 + e^{-\frac{V_{DS}}{\phi_T}}} \frac{1}{f}$	$S_{I_F}(\omega) = \frac{q\alpha_H \mu_0 \phi_T I_{SD}}{\pi L_{EF}^2} \frac{1 - e^{-\frac{V_{SD}}{\phi_T}}}{1 + e^{-\frac{V_{SD}}{\phi_T}}} \frac{1}{f}$
$\phi_T = \frac{k_B T}{q}$	$\phi_T = \frac{k_B T}{q}$

As fontes de ruído podem ser incorporadas ao modelo de pequenos sinais bastando adicionar uma fonte de corrente i_n entre dreno e fonte, e cuja densidade espectral de potência é $S_{I_n}(f) = S_{I_W}(f) + S_{I_F}(f)$, conforme a Figura 1.39. Com relação ao ruído *flicker*, a função $S_{I_F}(f)$ é a soma das funções definidas pelos modelos de McWorther e de Hooge. Na prática, o modelo de McWorther é mais perceptível que o de Hooge quando lidamos com o transistor NMOS. O caso oposto ocorre para o transistor PMOS, onde a influência do modelo de Hooges é mais perceptível. A decisão de ignorar o efeito de um modelo ou outro é baseada em considerações de simplicidade de cálculos e análises, como também da precisão dos resultados. De qualquer forma, os modelos implementados nos simuladores são mais precisos e abrangem mais fontes de ruído do que as que consideramos. Os modelos apresentados servem como primeira aproximação de um projeto.

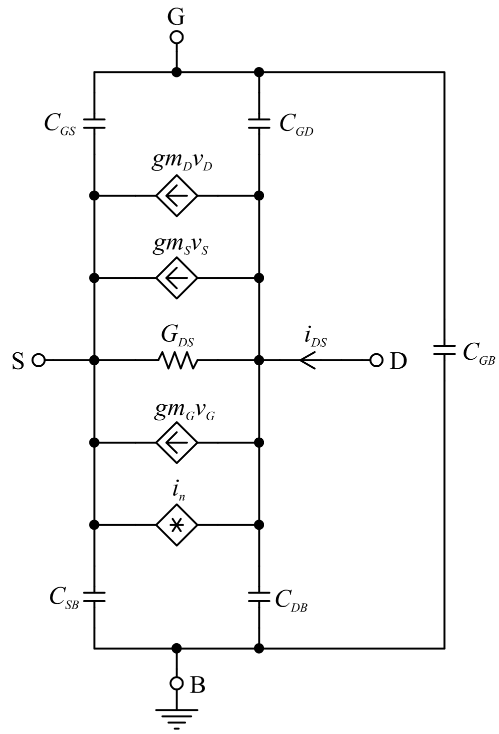


Figura 1.39: Modelo de pequenos sinais com fonte de ruído.

Neste ponto, devemos traçar alguns comentários sobre o ruído branco e o *flicker*. Ambos são entidades matemáticas utópicas, não podem existir de forma completa no mundo real. Os dois tipos de ruído possuem potências infinitas quando avaliadas em todo o espectro de frequência, o que é praticamente impossível. No caso do ruído branco (térmico), não é possível existir uma componente de frequência infinita, pois o fóton associado à radiação eletromagnética do ruído teria energia infinita. Já o ruído *flicker*, cuja potência tende a infinito quando a frequência tende para zero, não pode ser observado em frequências ultra baixas, pois precisaríamos de um tempo de observação muito grande para perceber a onda no tempo. Mas os dois tipos de ruído são observados quando delimitamos a frequência de trabalho. Para valores práticos desde algumas frações de Hz até muitos GHz, é possível observar os padrões do ruído branco e *flicker* com bastante clareza.

1.9 Modelo de Pelgrom para Descasamento

Durante o processo de fabricação do circuito integrado, os parâmetros que regem o comportamento das estruturas básicas, como transistores, capacitores, resistores, diodos, etc., estão sujeitos às flutuações aleatórias de seus valores nominais. Por exemplo, considere o óxido de *gate*, que forma o capacitor C_{ox}, e influencia no valor de V_{T0} e de k_p. Pequenos desajustes no processo de fabricação podem provocar alterações na espessura do óxido de silício, que por sua vez afetam os parâmetros citados acima. Uma vez projetados e fabricados, os circuitos integrados possuem muito poucos recursos para a calibração, e são dispendiosos. Por este motivo, é muito importante tentar mitigar os erros dos parâmetros de processo, ou pelo menos mantê-los dentro de certos limites pré-determinados. Neste contexto, é fundamental conhecer as fontes de erros e estabelecer um modelo matemático que permita quantificá-los.

Podemos identificar três tipos principais de fontes de erros no processo de fabricação: o erro de gradiente, a variação global dos parâmetros de processo e a variação local dos parâmetros de processo.

No caso do gradiente de processo, a variação do parâmetro é dependente da distância, e segue uma determinada direção. Como exemplo, considere a Figura 1.40 onde temos três áreas idênticas, A, B e C, desenhadas no substrato, e a certa distância uma das outras. Tomemos como base o parâmetro P, com valor p_0, medido na área A, e o gradiente de processo no sentido *S*, conforme indicado. Assumindo um modelo de primeira ordem para o gradiente de processo, a variação de P na direção *S* é proporcional a uma constante S_P vezes a distância *s*, $\Delta p = S_P s$. Entretanto, as variações Δp_B e Δp_C, medidas em B e C, respectivamente, deverão levar em consideração as projeções do coeficiente S_P nos eixos *x* e *y*, conforme as equações (1.87) e (1.88).

$$\Delta p_B = S_P \cos(\theta) D_x \tag{1.87}$$

$$\Delta p_C = S_P \cos(\theta) D_x + S_P \sin(\theta) D_y \tag{1.88}$$

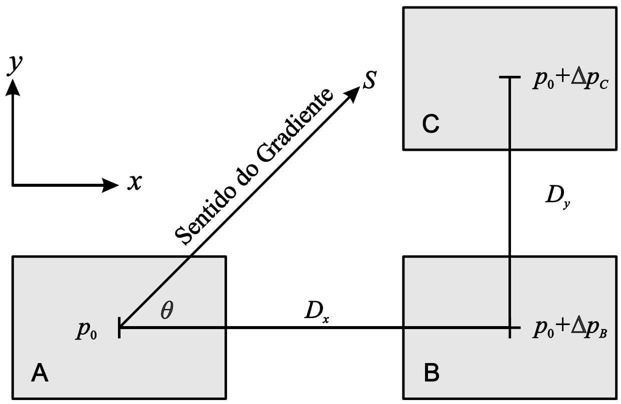


Figura 1.40: Erro de gradiente de processo.

O erro de gradiente de processo contribui para o descasamento entre os dispositivos, tais como transistores, capacitores, resistores, etc., mas é facilmente mitigado pelo emprego de técnicas de layout apropriadas, como a interdigitação dos dispositivos e o posicionamento em centroide comum. Este erro, apesar de ser determinístico, é tratado como aleatório, pois em uma fabricação envolvendo muitos *wafers*, o sentido do gradiente (ângulo θ) e o coeficiente de variação (S_P) são desconhecidos, de um *wafer* para o outro.

O erro devido à variação global dos parâmetros de processo é aleatório, mas afeta o parâmetro P de forma idêntica em todos os dispositivos com mesma área. O emprego de estruturas totalmente diferenciais torna os circuitos insensíveis à variação de P, no que diz respeito aos erros de tensão e corrente de *offset* e distorção harmônica. Entretanto, as tensões e correntes de polarização são afetadas. Este tipo de erro não contribui para o descasamento entre os dispositivos.

O erro devido à variação local dos parâmetros de processo é o mais difícil de controlar, pois é totalmente aleatório e afeta cada dispositivo de forma independente. Este erro é a principal fonte de descasamento entre os dispositivos, e contribui fortemente para o aparecimento das tensões e correntes de *offset* nos circuitos analógicos, mesmo em configurações totalmente diferenciais. Portanto, é de fundamental importância um modelo matemático para quantificar este erro, para que os efeitos do descasamento sejam mantidos entre determinados limites. O modelo de Pelgrom é o mais adotado nos simuladores de circuitos elétricos, para quantificar os erros devidos às variações locais dos parâmetros de processo. Ele também nos permite realizar previsões sobre os efeitos do descasamento na fase de projeto do circuito integrado. A seguir, faremos o desenvolvimento do modelo de Pelgrom.

A dedução do modelo de Pelgrom parte do problema de determinar a variância da diferença entre duas medidas do parâmetro P, realizadas em duas superfícies retangulares, com mesma área *A*, e separadas pela distância *D*, conforme esquematizado na Figura 1.41. Como parâmetro P, podemos assumir o V_{T0}, k_P, C_{ox}, etc., mas na maioria dos casos, o modelo de Pelgrom é caracterizado para V_{T0} e k_P. Em nossa análise, desprezaremos o erro de gradiente de processo, pois este pode ser tratado à parte.

Tomando como base a Figura 1.41, temos dois dispositivos M_1 e M_2, definidos pela área $A = WL$, e os erros Δp_1 e Δp_2 somados ao valor nominal p_0 do parâmetro P. No modelo em questão, assumem-se que os erros são variáveis aleatórias completamente independentes, com médias iguais a zero e variâncias idênticas, denotadas por σ_P^2. Portanto, temos que os valores esperados dos parâmetros medidos em M_1 e M_2 são iguais a p_0, e o valor esperado da diferença entre eles é igual a zero. Definindo ΔP_1 e ΔP_2 como as variáveis aleatória que definem os erros, e $E[\cdot]$ como o operador que calcula o valor esperado, podemos calcular a variância da diferença do parâmetro P, $\sigma_{\Delta P}^2$, medido em M_1 e M_2, pela equação (1.89), que é o dobro da variância calculada individualmente em cada dispositivo. Portanto, é suficiente calcular a variância do erro em um dos dispositivos para obtermos $\sigma_{\Delta P}^2$.

$$\begin{aligned} \sigma_{\Delta P}^2 &= E\left[\left(\left(\left(p_0+\Delta P_2\right)-\left(p_0+\Delta P_1\right)\right)-\overline{\left(\left(p_0+\Delta P_2\right)-\left(p_0+\Delta P_1\right)\right)}\right)^2\right] \\ \sigma_{\Delta P}^2 &= E\left[\Delta P_1^2\right]+E\left[\Delta P_2^2\right]=2\sigma_P^2 \end{aligned} \quad (1.89)$$

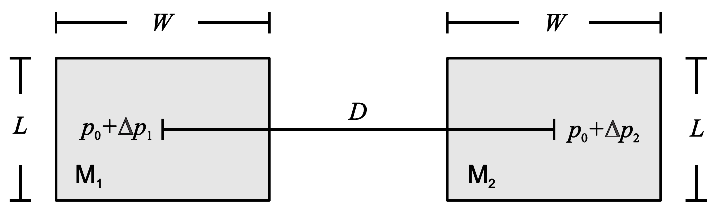


Figura 1.41: Parâmetro P, medido em dois dispositivos com área *A* separados pela distância *D*.

Para determinarmos a variância do erro, vamos considerar somente um dispositivo de área *A* isolado, conforme a Figura 1.42. Vamos considerar também que cada elemento infinitesimal de área na posição (x,y), dentro do retângulo que define o dispositivo, implementa o valor médio do parâmetro P somado com o erro $n(x,y)$. Desta forma, o erro de P é a média calculada na equação (1.90). Outra consideração importante que faremos é sobre a natureza aleatória do erro. Assumiremos que o erro $n(x,y)$ é um ruído branco distribuído ao longo de todo o substrato de silício, e que se manifesta no dispositivo porque é amostrado por uma janela retangular de área *A*. Se definirmos a função janela $g(x,y)$ com valor igual a 1 dentro do intervalo [[+W/2,-W/2],[+L/2,-L/2]], e zero fora do mesmo, podemos representar a equação (1.90) pela convolução em (1.91) no ponto (x=0,y=0).

$$\Delta p=\frac{1}{WL}\int_{-L/2}^{+L/2}\int_{-W/2}^{+W/2} n\left(x,y\right)dxdy \quad (1.90)$$

$$\Delta p\left(x,y\right)=\frac{1}{WL}n\left(x,y\right)*g\left(x,y\right) \quad (1.91)$$

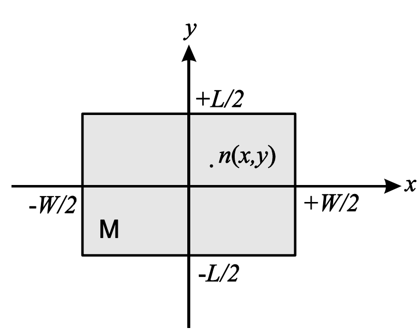


Figura 1.42: Dispositivo de área *A* isolado.

A equação (1.91) pode ser interpretada como uma amostra do processo aleatório $\Delta P(x,y)$, definido em (1.92), onde $N(x,y)$ é o processo que defini o ruído branco. A variância do erro σ_P^2 é determinada no ponto (x=0,y=0) por

$E\left[\Delta P(0,0)^2\right]$, mas, que devido à característica estacionária do ruído branco, é a mesma quando calculada em qualquer ponto (*x*,*y*), ou seja, $\sigma_P^2 = \mathrm{E}\left[\Delta P(x,\mathrm{y})^2\right]$.

$$\begin{aligned}\Delta P(x,y) &= \frac{1}{WL}\int_{-\infty}^{+\infty}\int_{-\infty}^{+\infty} N(\tau_x,\tau_y)\,g(x-\tau_x,y-\tau_y)\,d\tau_x d\tau_y \\ \Delta P(x,y) &= \frac{1}{WL}N(x,y)*g(x,y)\end{aligned} \tag{1.92}$$

As equações que envolvem convoluções são mais facilmente manipuladas no domínio da frequência, mas os processos aleatórios não possuem transformada de Fourier. Entretanto, a função de autocorrelação possui transformada de Fourier, que é a Densidade Espectral de Pontência, PSD, do processo. No problema em questão, estamos interessados somente nas variâncias das variáveis aleatórias, e neste caso podemos usar a função de autocorrelação para determina-las. A função de autocorrelação de um processo estacionário esta definida em (1.93), juntamente com algumas de suas propriedades importantes. Note que o ruído branco possui densidade de potência constante, A_P, ao longo de todo o plano de frequências. Isto revela uma impossibilidade física, pois como a potência média do ruído é a integral da PSD em todo o plano, ela seria infinita, ou seja, variância infinita. Entretanto, quando a PSD do ruído branco é modulada por uma função de transferência, a integral ao longo do plano de frequências pode ser finita, e fisicamente consistente. Apesar de o ruído branco ser uma entidade puramente teórica, ele é muito útil pra o modelamento matemático de muitos sistemas que envolvem sinais aleatórios, como é o caso do problema em análise.

$$\begin{aligned}&R_Z(\tau_x,\tau_y) = E\left[Z(x,y)Z(x-\tau_x,\mathrm{y}-\tau_y)\right] \\ &F\left[R_Z(\tau_x,\tau_y)\right] = S_Z(f_x,f_y) \rightarrow \text{Transformada de Fourier (PSD)} \\ &\sigma_Z^2 = R_Z(0,0) = \int_{-\infty}^{+\infty}\int_{-\infty}^{+\infty} S_Z(f_x,f_y)\,df_x df_y \\ &Q(x,y) = g(x,y)*Z(x,y) \rightarrow S_Q(f_x,f_y) = \left|G(f_x,f_y)\right|^2 S_Z(f_x,f_y) \rightarrow \text{Transformada de Fourier (PSD)} \\ &R_N(\tau_x,\tau_y) = A_P\delta(\tau_x,\tau_y) \rightarrow \text{Autocorrelação do ruído branco} \\ &F\left[R_N(\tau_x,\tau_y)\right] = A_P \rightarrow \text{Transformada de Fourier (PSD)}\end{aligned} \tag{1.93}$$

Podemos interpretar a convolução em (1.92) como sendo um sistema formado por um filtro bidimensional, com resposta impulsiva igual a *g*(*x*,*y*), e excitado por uma fonte de ruído *n*(*x*,*y*), onde *n*(*x*,*y*) é uma amostra do processo *N*(*x*,*y*). Desta forma, com base na equação (1.92) e nas propriedades (1.93), temos que a variância de erro é dada por (1.94).

$$\begin{aligned}\sigma_P^2 &= R_{\Delta P}(0,0) \\ \sigma_P^2 &= \frac{1}{W^2L^2}\int_{-\infty}^{+\infty}\int_{-\infty}^{+\infty}\left|G(f_x,f_y)\right|^2 S_N(f_x,f_y)\,df_x df_y \\ \sigma_P^2 &= \frac{A_P}{W^2L^2}\int_{-\infty}^{+\infty}\int_{-\infty}^{+\infty}\left|G(f_x,f_y)\right|^2 df_x df_y\end{aligned} \tag{1.94}$$

Resta-nos determinar a transformada de Fourier bidimensional da função janela *g*(*x*,*y*), que é apresentada na equação (1.95).

$$
\begin{aligned}
G\left(f_x,f_y\right) &= \int_{-\infty}^{+\infty}\int_{-\infty}^{+\infty} g\left(x,y\right)e^{-j2\pi f_x x}e^{-j2\pi f_y y}dxdy \\
G\left(f_x,f_y\right) &= \int_{-L/2}^{+L/2}\int_{-W/2}^{+W/2} e^{-j2\pi f_x x}e^{-j2\pi f_y y}dxdy \\
G\left(f_x,f_y\right) &= \frac{1}{\pi^2}\frac{\sin\left(\pi W f_x\right)}{f_x}\frac{\sin\left(\pi L f_y\right)}{f_y}
\end{aligned}
\tag{1.95}
$$

Aplicando o resultado de (1.95) em (1.94) obtemos finalmente a variância do erro dada em (1.96). O termo A_P é a constante de descasamento, que é equivalente à densidade de potência do ruído branco associado ao erro no parâmetro P, e assume valores distintos para cada tipo de parâmetro. Em muitos casos é conveniente apresentar a variância relativa, que é o valor calculado em (1.96) dividido pelo valor nominal do parâmetro ao quadrado, conforme em (1.97). Desta forma, o coeficiente de descasamento aparece normalizado pelo valor nominal do parâmetro ao quadrado. O modelo de Pelgrom revela que o erro de descasamento é inversamente proporcional à área do dispositivo, o que impõe um limite mínimo para as dimensões dos transistores e capacitores em um circuito integrado, quando especificações de precisão devem ser atendidas.

$$
\begin{gathered}
\sigma_P^2 = \frac{A_P}{W^2L^2}\int_{-\infty}^{+\infty}\int_{-\infty}^{+\infty}\frac{1}{\pi^4}\frac{\sin\left(\pi W f_x\right)^2}{f_x^2}\frac{\sin\left(\pi L f_y\right)^2}{f_y^2}df_x df_y \\
\rightarrow \int_{-\infty}^{+\infty}\frac{\sin\left(ax\right)^2}{x^2}dx = \pi a \leftarrow \\
\sigma_P^2 = \frac{A_P}{WL}
\end{gathered}
\tag{1.96}
$$

$$
\hat{\sigma}_P^2 = \frac{\sigma_P^2}{p_0^2} = \frac{A_P/p_0}{WL} = \frac{\hat{A}_P}{WL}
\tag{1.97}
$$

1.9.1 Descasamento do Espelho de Corrente em Inversão Forte

Como exemplo de aplicação do Modelo de Pelgrom, vamos analisar o efeito do descasamento dos transistores em um espelho de corrente simples, operando em inversão forte. Nesta análise, vamos desconsiderar a impedância de saída do transistor, que é finita, e focar somente nas variações dos parâmetros k_p e V_T. Também assumiremos que todos os transistores possuem mesmos W e L, mesmas áreas, e formam associações em paralelo para implementarem transistores equivalentes de áreas maiores.

Tomando como base o circuito da Figura 1.43, e assumindo que os parâmetros k_p e V_T variam de forma independente para cada transistor, mas que possuem os mesmos valores nominais, temos o sistema de equações (1.98), que descreve a relação entre as correntes de entrada e saída. Os números inteiros N_1 e N_2 representam o número de transistores em paralelo na entrada e na saída, respectivamente. No ponto nominal, onde $k_{p1}=k_{p2}=k_p$ e $V_{T1}=V_{T2}=V_T$, a relação entre a corrente de saída e a de entrada é igual a N_2/N_1.

$$
\begin{aligned}
I_1 &= \frac{N_1 k_{p1}}{2\alpha}\frac{W}{L}\left(v_g - V_{T1}\right)^2 \\
I_2 &= \frac{N_2 k_{p2}}{2\alpha}\frac{W}{L}\left(v_g - V_{T2}\right)^2
\end{aligned}
\tag{1.98}
$$

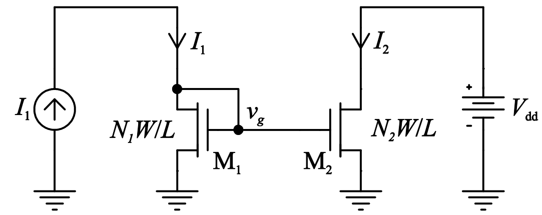


Figura 1.43: Espelho de Corrente Simples.

Para avaliarmos o efeito das variações dos parâmetros dos transistores na corrente de saída, devemos calcular as derivadas parciais das equações em torno dos valores nominais, e em seguia as variações, conforme em (1.99).

$$\begin{aligned} 0 &= \frac{N_1}{2\alpha}\frac{W}{L}\left(v_g - V_T\right)^2 \Delta k_{p1} + \frac{N_1 k_p}{\alpha}\frac{W}{L}\left(v_g - V_T\right)\Delta v_g - \frac{N_1 k_p}{\alpha}\frac{W}{L}\left(v_g - V_T\right)\Delta V_{T1} \\ \Delta I_2 &= \frac{N_2}{2\alpha}\frac{W}{L}\left(v_g - V_T\right)^2 \Delta k_{p2} + \frac{N_2 k_p}{\alpha}\frac{W}{L}\left(v_g - V_T\right)\Delta v_g - \frac{N_2 k_p}{\alpha}\frac{W}{L}\left(v_g - V_T\right)\Delta V_{T2} \end{aligned} \tag{1.99}$$

Lembrando que a tensão de saturação entre dreno e fonte é dada por $V_{DSsat} = \left(v_g - V_T\right)/\alpha$, e substituindo este resultado em (1.99), obtemos o sistema de equações (1.100).

$$\begin{aligned} 0 &= \frac{\alpha N_1}{2}\frac{W}{L}\left(V_{DSsat}\right)^2 \Delta k_{p1} + N_1 k_p \frac{W}{L} V_{DSsat}\Delta v_g - N_1 k_p \frac{W}{L} V_{DSsat}\Delta V_{T1} \\ \Delta I_2 &= \frac{\alpha N_2}{2}\frac{W}{L}\left(V_{DSsat}\right)^2 \Delta k_{p2} + N_2 k_p \frac{W}{L} V_{DSsat}\Delta v_g - N_2 k_p \frac{W}{L} V_{DSsat}\Delta V_{T2} \end{aligned} \tag{1.100}$$

A variação da corrente de saída é obtida da resolução do sistema (1.100), e dada por (1.101).

$$\Delta I_2 = -\frac{N_2 V_{DSsat}^2 \alpha W}{2L}\Delta k_{p1} + \frac{N_2 V_{DSsat}^2 \alpha W}{2L}\Delta k_{p2} + \frac{N_2 V_{DSsat} k_p W}{L}\Delta V_{T1} - \frac{N_2 V_{DSsat} k_p W}{L}\Delta V_{T2} \tag{1.101}$$

Assumindo que os erros são variáveis aleatórias independentes, a variância de ΔI_2 é igual à soma das variâncias dos erros. Ao aplicarmos o Modelo de Pelgrom na determinação das variâncias dos erros, devemos adotar o valor correto da área do transistor. Apesar de M_1 e M_2 serem uma associação em paralelo de transistores com áreas iguais a WL, as áreas adotadas para M_1 e M_2 são, respectivamente, N_1WL e N_2WL. Desta forma, temos que as variâncias dos erros são dadas por (1.102), onde $\hat{A}_{k_p}$ e $\hat{A}_{V_T}$ são os coeficientes de descasamento normalizados para k_p e V_T, respectivamente. Aplicando os resultados de (1.102) em (1.101), e realizando a soma dos erros ao quadrado, obtemos a variância de ΔI_2 dada em (1.103). A forma mais conveniente de representar o efeito do descasamento em I_2 é pelo erro relativo, o que nos leva à variância relativa expressa em (1.104), que é simplesmente a variância de ΔI_2 dividida por I_2^2, ou de forma equivalente por $\left(N_2/N_1\right)^2 I_1^2$.

$$\begin{aligned}
\sigma^2_{\Delta k_{p1}} &= \frac{\hat{A}_{k_p}}{N_1 WL} k_p^2 \\
\sigma^2_{\Delta k_{p2}} &= \frac{\hat{A}_{k_p}}{N_2 WL} k_p^2 \\
\sigma^2_{\Delta V_{T1}} &= \frac{\hat{A}_{V_T}}{N_1 WL} V_T^2 \\
\sigma^2_{\Delta V_{T2}} &= \frac{\hat{A}_{V_T}}{N_2 WL} V_T^2
\end{aligned} \tag{1.102}$$

$$\sigma^2_{\Delta I_2} = \frac{\left(N_1 + N_2\right) N_2 V_{DSsat}^4 \alpha^2 k_p^2 W \hat{A}_{k_p}}{4 N_1 L^3} + \frac{\left(N_1 + N_2\right) N_2 V_{DSsat}^2 k_p^2 V_T^2 W \hat{A}_{V_T}}{N_1 L^3} \tag{1.103}$$

$$\hat{\sigma}^2_{\Delta I_2} = \frac{\left(N_1 + N_2\right) V_{DSsat}^4 \alpha^2 k_p^2 W \hat{A}_{k_p}}{4 N_1 N_2 L^3 I_1^2} + \frac{\left(N_1 + N_2\right) V_{DSsat}^2 k_p^2 V_T^2 W \hat{A}_{V_T}}{N_1 N_2 L^3 I_1^2} \tag{1.104}$$

A largura de canal W do transistor pode ser representada em função dos outros parâmetros, conforme em (1.105) e substituída em (1.104), levando à equação (1.106) para a variância relativa de ΔI_2. Uma forma usual de representar o erro de descasamento no espelho é pelo desvio padrão relativo expresso em (1.107). Podemos usar o critério de definição do erro em $\pm 3\sigma$, o que confere 99.7% de certeza numa distribuição normal.

$$W = \frac{2 I_1 L}{N_1 \alpha k_p V_{DSsat}^2} \tag{1.105}$$

$$\hat{\sigma}^2_{\Delta I_2} = \frac{\left(N_1 + N_2\right)}{N_1^2 N_2 L^2} \left(\frac{V_{DSsat}^2 \alpha k_p \hat{A}_{k_p}}{2 I_1} + \frac{2 k_p V_T^2 \hat{A}_{V_T}}{\alpha I_1} \right) \tag{1.106}$$

$$\hat{\sigma}_{\Delta I_2} = \frac{1}{L} \sqrt{\frac{\left(N_1 + N_2\right)}{N_1^2 N_2} \left(\frac{V_{DSsat}^2 \alpha k_p \hat{A}_{k_p}}{2 I_1} + \frac{2 k_p V_T^2 \hat{A}_{V_T}}{\alpha I_1} \right)} \tag{1.107}$$

A área de porta de cada transistor é um dado importante, pois impacta no custo de fabricação do circuito integrado. Podemos calcular a área pelo produto WL, através das equações (1.105) e (1.107), onde obtemos a área A_G dada por (1.108).

$$A_G = \frac{\left(N_1 + N_2\right)\left(\alpha^2 \hat{A}_{k_p} V_{DSsat}^2 + 4 \hat{A}_{V_T} V_T^2\right)}{N_1^3 N_2 \hat{\sigma}^2_{\Delta I_2} \alpha^2 V_{DSsat}^2} \tag{1.108}$$

Outro fator importante que deve ser considerado é o coeficiente de inversão IC, definido no modelo EKV na seção 1.7. Para que os transistores estejam operando predominantemente em inversão forte, é necessário que $\mathrm{IC} \gg 1$. Adotando V_{DSsat} como parâmetro de projeto, o coeficiente de inversão é facilmente determinado e dado por (1.109).

$$\mathrm{IC} = \frac{V_{DSsat}^2}{4\phi_T^2} \tag{1.109}$$

1.9.2 Descasamento do Espelho de Corrente em Função do Coeficiente de Inversão

Nos espelhos de corrente com corrente de entrada variável, a região de operação dos transistores muitas vezes não permanece a mesma. Por exemplo, com correntes elevadas os transistores estão em inversão forte, mas quando a corrente diminui acentuadamente, a região de operação pode mudar para moderada e até mesmo fraca. Em processos de fabricação onde o k_p é muito elevado, é difícil projetar o espelho para operar predominantemente em inversão forte, ficando próximo á inversão moderada. Por isto, é desejável um método capaz de determinar o descasamento do espelho de corrente em todas as regiões de operação. Um caminho natural a seguir é a utilização do coeficiente de inversão IC, definido no modelo EKV, pois ele indica a região de operação do transistor. A seguir, será apresentado um método para calcular o desvio padrão relativo do erro de descasamento do espelho de corrente em função do coeficiente de inversão.

A equação básica do modelo EKV para a corrente de dreno direta, e com os terminais de porta e substrato no mesmo potencial, encontra-se em (1.110)

$$\begin{aligned} &\frac{V_G - V_{T0}}{n\phi_T} - \sqrt{1 + 4\frac{I_D}{I_{ESP}}} - \ln\left(\sqrt{1 + 4\frac{I_D}{I_{ESP}}} - 1\right) + \left(1 + \ln(2)\right) = 0 \\ &I_{ESP} = 2n\phi_T^2 k_p \frac{W}{L} \\ &\mathrm{IC} = \frac{I_D}{I_{ESP}} \end{aligned} \tag{1.110}$$

Considere um espelho com N_1 transistores de entrada e N_2 de saída, e todos com mesmas dimensões W e L. Considere também a corrente de entrada I_1 e a de saída I_2. A razão entre as duas correntes é dada por $I_2/I_1 = N_2/N_1$. A corrente de dreno no transistor pode ser obtida da equação (1.110) e expressa por $I_D = I_{ESP} g\left(V_G - V_{T0}\right)$, onde $g[\cdot]$ é uma função não linear. Desta forma, podemos escrever o sistema de equações associado ao espelho de corrente conforme em (1.111). Desejamos calcular a variação da corrente I_2 em função do descasamento dos parâmetros V_{T0} e k_p de cada transistor no circuito, e, para tal, tomaremos as derivadas de I_1 e I_2 em função de V_G, I_{ESP1}, I_{ESP2}, V_{T01} e V_{T02}. Como I_1 é a corrente de entrada, suas derivadas parciais são iguais a zero. Com base nas considerações acima, temos o sistema de equações (1.112).

$$\begin{aligned} I_1 &= I_{ESP1} g\left(V_G - V_{T01}\right) \\ I_2 &= I_{ESP2} g\left(V_G - V_{T02}\right) \end{aligned} \tag{1.111}$$

$$\begin{aligned} 0 &= g\left(V_G - V_{T01}\right)\Delta I_{ESP1} + I_{ESP1}\frac{\partial g\left(V_G - V_{T01}\right)}{\partial V_G}\Delta V_G + I_{ESP1}\frac{\partial g\left(V_G - V_{T01}\right)}{\partial V_{T01}}\Delta V_{T01} \\ \Delta I_2 &= g\left(V_G - V_{T02}\right)\Delta I_{ESP2} + I_{ESP2}\frac{\partial g\left(V_G - V_{T02}\right)}{\partial V_G}\Delta V_G + I_{ESP2}\frac{\partial g\left(V_G - V_{T02}\right)}{\partial V_{T02}}\Delta V_{T02} \end{aligned} \tag{1.112}$$

Neste ponto, devemos fazer algumas considerações. Todos os transistores unitários do espelho possuem a mesma densidade de corrente, de forma que a corrente de dreno de cada transistor unitário é $I_D = I_{ESP} g\left(V_G - V_{T0}\right)$. Desta forma, temos que $g\left(V_G - V_{T0}\right) = I_D/I_{ESP}$, que é igual ao coeficiente de inversão IC. Com relação às derivadas parciais de $g\left(V_G - V_{T0}\right)$, temos que $\partial g\left(V_G - V_{T0}\right)/\partial V_G = -\partial g\left(V_G - V_{T0}\right)/\partial V_{T0} = \hat{g}m$, onde $\hat{g}m$ pode ser interpretado com sendo a transcondutância normalizada. Finalmente, nas condições nominais de operação temos que $I_{ESP1} = N_1 I_{ESP}$, $I_{ESP2} = N_2 I_{ESP}$, $V_{T01} = V_{T0}$ e $V_{T02} = V_{T0}$. Aplicando as substituições acima ao sistema (1.112), chegamos às equações (1.113), e cuja solução para ΔI_2 é dada em (1.114).

$$\begin{aligned} 0 &= \mathrm{IC}\Delta I_{ESP1} + I_{ESP1}\hat{g}m\Delta V_G - I_{ESP1}\hat{g}m\Delta V_{T01} \\ \Delta I_2 &= \mathrm{IC}\Delta I_{ESP2} + I_{ESP2}\hat{g}m\Delta V_G - I_{ESP2}\hat{g}m\Delta V_{T02} \end{aligned} \tag{1.113}$$

$$\frac{\Delta I_2}{I_2} = \left(\frac{\Delta I_{ESP2}}{I_{ESP2}} - \frac{\Delta I_{ESP1}}{I_{ESP1}}\right) + \left(\frac{\Delta V_{T01}}{V_{T0}} - \frac{\Delta V_{T02}}{V_{T0}}\right)\frac{V_{T0}\hat{g}m}{\mathrm{IC}} \tag{1.114}$$

Estamos interessados na variância relativa do erro de I_2, e que pode ser facilmente obtida de (1.114), conforme em (1.115).

$$\hat{\sigma}^2_{\Delta I_2} = \left(\hat{\sigma}^2_{\Delta I_{ESP1}} + \hat{\sigma}^2_{\Delta I_{ESP2}}\right) + \left(\hat{\sigma}^2_{\Delta V_{T01}} + \hat{\sigma}^2_{\Delta V_{T02}}\right)\frac{V_{T0}^2\hat{g}m^2}{\mathrm{IC}^2} \tag{1.115}$$

Do modelo de Pelgrom para o descasamento, temos que $\hat{\sigma}^2_{\Delta I_{ESP}} = \hat{A}_{k_p} \big/ WL$, $\hat{\sigma}^2_{\Delta I_{ESP1}} = \hat{A}_{k_p} \big/ N_1 WL$, $\hat{\sigma}^2_{\Delta I_{ESP2}} = \hat{A}_{k_p} \big/ N_2 WL$, $\hat{\sigma}^2_{\Delta V_{T01}} = \hat{A}_{V_{T0}} \big/ N_1 WL$ e $\hat{\sigma}^2_{\Delta V_{T02}} = \hat{A}_{V_{T0}} \big/ N_2 WL$. Aplicando estas substituições em (1.115), chegamos à equação (1.116). Note que, nas condições nominais, temos que $\Delta I_{ESP1} \big/ I_{ESP1} = \Delta k_{p1} \big/ k_{p1}$ e $\Delta I_{ESP2} \big/ I_{ESP2} = \Delta k_{p2} \big/ k_{p2}$, mas as áreas de M_1 e M_2 são respectivamente $N_1 WL$ e $N_2 WL$.

$$\hat{\sigma}^2_{\Delta I_2} = \frac{N_1 + N_2}{N_1 N_2}\left(\frac{\hat{A}_{k_p}}{WL} + \frac{V_{T0}^2\hat{g}m^2}{\mathrm{IC}^2}\frac{\hat{A}_{V_{T0}}}{WL}\right) \tag{1.116}$$

A transcondutância normalizada $\hat{g}m$ é obtida derivando-se a equação (1.110) em relação a V_G, e lembrando que $\partial I_D \big/ \partial V_G = I_{ESP}\hat{g}m$, o que nos leva à equação (1.117).

$$\hat{g}m^2 = \frac{1 + 2\mathrm{IC} - \sqrt{1 + 4\mathrm{IC}}}{2n^2\phi_T^2} \tag{1.117}$$

Substituindo (1.117) em (1.116) obtemos o desvio padrão do erro relativo da corrente espelhada I_2, dado em (1.118).

$$\hat{\sigma}_{\Delta I_2} = \sqrt{\frac{\left(N_1 + N_2\right)}{N_1 N_2}\left(\frac{\hat{A}_{k_p}}{WL} + \frac{\left(1 + 2IC - \sqrt{4IC + 1}\right)V_{T0}^2}{2n^2\phi_T^2 IC^2}\frac{\hat{A}_{V_{T0}}}{WL}\right)} \tag{1.118}$$

Podemos verificar na equação acima, que o maior desvio padrão relativo ocorre quando IC=0 e o menor quando IC tende para o infinito. Isto indica que o erro de descasamento é maior quanto mais próximo da região de inversão fraca estiverem os transistores. Os limites mínimo e máximo estão apresentados em (1.119).

$$\min\left(\hat{\sigma}_{\Delta I_2}\right)=\sqrt{\frac{\left(N_1+N_2\right)}{N_1 N_2}\frac{\hat{A}_{k_p}}{WL}}$$
$$\max\left(\hat{\sigma}_{\Delta I_2}\right)=\sqrt{\frac{\left(N_1+N_2\right)}{N_1 N_2}\left(\frac{\hat{A}_{k_p}}{WL}+\frac{V_{T0}^2}{2n^2\phi_T^2}\frac{\hat{A}_{V_{T0}}}{WL}\right)} \tag{1.119}$$

1.9.3 Descasamento do Amplificador Diferencial

O descasamento dos transistores é a principal contribuição para a tensão de *offset* de entrada dos amplificadores diferenciais. No amplificador diferencial ideal, quando a tensão de entrada é nula, as correntes de dreno dos transistores são iguais à metade da corrente de polarização. Entretanto, quando ocorre uma variação nos parâmetros k_p e V_T, surge uma corrente de *offset*, conforme mostrado na Figura 1.44(a). Este desbalanceamento de corrente pode ser modelado por uma fonte de tensão de *offset*, V_{off}, na entrada do amplificador ideal, que após ser multiplicada pelo ganho de transcondutância, gm_d, produz a corrente I_{off}. O valor da tensão de *offset* de entrada é determinado pelos erros dos parâmetros dos transistores, que são aleatórios. Desta forma, podemos estimar a variância de V_{off}, mas não o valor absoluto. Uma forma de calcular V_{off} consiste em aplicar uma tensão diferencial, v_d, á entrada do amplificador, de forma que I_{off} seja igual a zero para qualquer variação dos parâmetros, conforme exemplificado na Figura 1.44(b). Com isto, temos que v_d e igual a $-V_{off}$, e é uma função de Δk_{p1}, Δk_{p2}, ΔV_{T1} e ΔV_{T2}. Então, aplicamos o Modelo de Pelgrom e calculamos a variância, $\sigma_{V_{off}}^2$, de V_{off}.

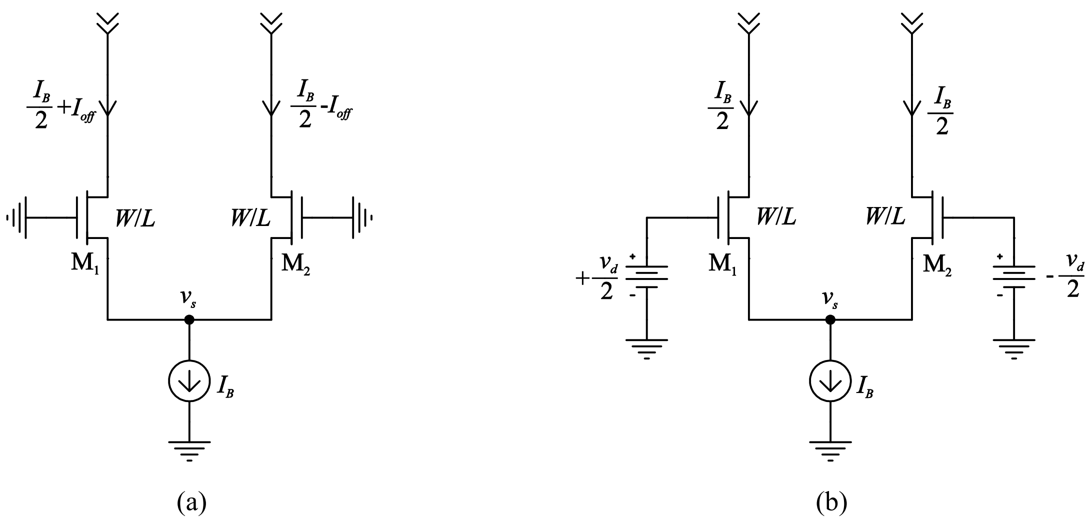


Figura 1.44: Amplificador diferencial: a) com corrente de *offset* na saída; b) com cancelamento da corrente de *offset*, através da tensão de entrada diferencial.

Como exemplo, faremos a análise do amplificador diferencial mostrado na Figura 1.44, com os transistores operando em saturação. Para tornar a análise genérica, não restringiremos os transistores a uma região de operação específica, como inversão forte, inversão fraca ou moderada. Para tal, adotaremos o modelo EKV, cuja equação para a corrente direta é reescrita em (1.120). A corrente de dreno no transistor pode ser obtida da equação (1.120) e expressa por $I_D = I_{ESP}\,g\left(V_G - V_{T0} - nV_S\right)$, onde $g\left[\cdot\right]$ é uma função não linear.

$$
\begin{aligned}
&\frac{V_G - V_{T0} - nV_S}{n\phi_T} - \sqrt{1 + 4\frac{I_D}{I_{ESP}}} - \ln\left(\sqrt{1 + 4\frac{I_D}{I_{ESP}}} - 1\right) + \left(1 + \ln(2)\right) = 0 \\
&I_{ESP} = 2n\phi_T^2 k_p \frac{W}{L} \\
&\mathrm{IC} = \frac{I_D}{I_{ESP}}
\end{aligned}
\tag{1.120}
$$

As equações que regem o funcionamento do circuito da Figura 1.44(b) são apresentadas em (1.121), onde podemos observar que a corrente de *offset* foi forçada a ser igual a zero.

$$
\begin{aligned}
\frac{I_B}{2} &= I_{ESP1}\, g\left(\frac{v_d}{2} - V_{T01} - nv_S\right) \\
\frac{I_B}{2} &= I_{ESP2}\, g\left(-\frac{v_d}{2} - V_{T02} - nv_S\right)
\end{aligned}
\tag{1.121}
$$

Aplicando as derivadas parciais e calculando as variações das equações em torno dos valores nominais dos parâmetros (I_{ESP1}=I_{ESP}, I_{ESP2}=I_{ESP}, V_{T01}=V_{T0}, V_{T02}=V_{T0} e v_d=0), obtemos o sistema de equações (1.122). Por simplicidade de notação, adotaremos $\dot{g} = \partial g(x)/\partial x$.

$$
\begin{aligned}
0 &= g\left(-V_{T0} - nv_S\right)\Delta I_{ESP1} + \frac{I_{ESP}\dot{g}}{2}\Delta v_d - I_{ESP}\dot{g}\Delta V_{T01} - nI_{ESP}\dot{g}\Delta v_S \\
0 &= g\left(-V_{T0} - nv_S\right)\Delta I_{ESP2} - \frac{I_{ESP}\dot{g}}{2}\Delta v_d - I_{ESP}\dot{g}\Delta V_{T02} - nI_{ESP}\dot{g}\Delta v_S
\end{aligned}
\tag{1.122}
$$

Note que a derivada de $I_{ESP}g[\cdot]$ em relação à v_d é equivalente à transcondutância gm_d do amplificador diferencial. Temos também que a derivada de $I_{ESP}g[\cdot]$ em relação à $v_d/2$ é a transcondutância gm de cada transistor em condições nominais. Desta forma, temos as seguintes relações: $gm = I_{ESP}\dot{g}$, $gm_d = I_{ESP}\dot{g}/2$ e $gm_d = gm/2$. Por inspeção na equação (1.121), em condições nominais, obtemos também que $g\left(-V_{T0} - nv_S\right) = I_B/2I_{ESP}$. Aplicando estas considerações em (1.122), obtemos o sistema em (1.123), cuja solução para Δv_d é dada em (1.124).

$$
\begin{aligned}
0 &= \frac{I_B}{2}\frac{1}{I_{ESP}}\Delta I_{ESP1} + gm_d\Delta v_d - 2gm_d\Delta V_{T01} - 2ngm_d\Delta v_S \\
0 &= \frac{I_B}{2}\frac{1}{I_{ESP}}\Delta I_{ESP2} - gm_d\Delta v_d - 2gm_d\Delta V_{T02} - 2ngm_d\Delta v_S
\end{aligned}
\tag{1.123}
$$

$$
\Delta v_d = \frac{I_B}{4gm_d}\left(\frac{\Delta I_{ESP2}}{I_{ESP}} - \frac{\Delta I_{ESP1}}{I_{ESP}}\right) + V_{T0}\left(\frac{\Delta V_{T01}}{V_{T0}} - \frac{\Delta V_{T02}}{V_{T0}}\right)
\tag{1.124}
$$

Para obtermos a variância da tensão de offset, basta calcular a variância Δv_d, que pode ser representada como função das variâncias relativas de ΔI_{ESP1}, ΔI_{ESP2}, ΔV_{T01} e ΔV_{T02}. Então, adotando a nomenclatura $\hat{\sigma}^2$ como variância relativa, temos que $\hat{\sigma}^2_{v_d} = \hat{\sigma}^2_{V_{off}}$, $\hat{\sigma}^2_{\Delta V_{T01}} = \hat{\sigma}^2_{\Delta V_{T02}} = \hat{\sigma}^2_{\Delta V_{T0}}$ e $\hat{\sigma}^2_{\Delta I_{ESP1}} = \hat{\sigma}^2_{\Delta I_{ESP2}} = \hat{\sigma}^2_{\Delta I_{ESP}} = \hat{\sigma}^2_{k_p}$. Aplicando o modelo de Pelgrom às variâncias relativas de k_p e V_{T0}, obtemos o desvio padrão da tensão de *offset* dado em (1.125).

$$\sigma_{V_{off}} = \sqrt{\frac{I_B^2}{8gm_d^2}\frac{\hat{A}_{k_p}}{WL} + 2V_{T0}^2\frac{\hat{A}_{V_{T0}}}{WL}} \qquad (1.125)$$

Podemos verificar na equação (1.125) que a parcela da tensão de *offset* dependente de V_{T0} é controlada somente pelo parâmetro de descasamento e da área do transistor. Entretanto, a parcela dependente de k_p também é controlada pela razão gm_d/I_B. Razões elevadas de gm_d/I_B levam à menor sensibilidade da tensão de *offset* em relação ao descasamento do k_p, e colocam o transistor na região de inversão fraca. Razões baixas de gm_d/I_B aumentam a sensibilidade da tensão de *offset* em relação ao k_p, e colocam o transistor na região de inversão forte.

A média da tensão de *offset* é igual a zero, e uma prática comum é representar seus limites em $\pm 3\sigma_{V_{off}}$. Portanto, podemos representar a tensão de *offset* por $\left|V_{off}\right| = 3\sigma_{V_{off}}$, conforme em (1.126).

$$\left|V_{off}\right| = 3\sqrt{\frac{I_B^2}{8gm_d^2}\frac{\hat{A}_{k_p}}{WL} + 2V_{T0}^2\frac{\hat{A}_{V_{T0}}}{WL}} \qquad (1.126)$$

Nas subseções a seguir analisaremos a tensão de *offset* nos casos em que os transistores operam predominantemente na região de inversão fraca e na inversão forte.

1.9.4 Transcondutância de Pequenos Sinais do Amplificador Diferencial

Para determinarmos a tensão de *offset* de entrada do amplificador diferencial, precisamos calcular a transcondutância e a corrente de polarização I_B. Utilizando a equação (1.120) do modelo EKV para a corrente de dreno direta, com $V_G = v_d/2$ e $V_S = 0$, e calculando a derivada I_D em relação a v_d, obtemos a equação (1.127) para gm_d, onde o valor de polarização de I_D é $I_B/2$.

$$gm_d = \frac{I_{ESP}}{4n\phi_T}\left(\sqrt{1 + 2\frac{I_B}{I_{ESP}}} - 1\right) \qquad (1.127)$$

Uma forma conveniente de representar a transcondutância é pela razão gm_d/I_B em função do coeficiente de inversão CI. Isto pode ser feito fazendo a substituição $I_B/2I_{ESP} = \mathrm{CI}$ na equação (1.127), o que nos leva a (1.128). Desta forma, podemos escolher o coeficiente de inversão em que o amplificador irá operar e sua transcondutância, e determinar a corrente de polarização pela equação (1.128).

$$\frac{gm_d}{I_B} = \frac{\sqrt{1 + 4\mathrm{CI}} - 1}{8n\phi_T\mathrm{CI}} \qquad (1.128)$$

1.9.5 Tensão de *Offset* do Amplificador Diferencial Operando em Inversão Fraca

Na inversão fraca o coeficiente de inversão é muito menor que 1, o que é equivalente a fazer $I_B/2I_{ESP} \ll 1$. Aplicamos esta condição em (1.127), e usando a aproximação $\sqrt{1+x} \approx x/2$, quando $|x| \ll 1$, obtemos a transcondutância dada em (1.129).

$$gm_d = \frac{I_B}{4n\phi_T} \qquad (1.129)$$

Substituindo (1.129) em (1.125), obtemos o desvio padrão dado em (1.130). Observe que a tensão de *offset* do amplificador operando em inversão fraca não depende da transcondutância e nem da corrente de polarização, mas somente dos parâmetros de processo e da área dos transistores.

$$\sigma_{V_{off}} = \sqrt{2n^2\phi_T^2 \frac{\hat{A}_{k_p}}{WL} + 2V_{T0}^2 \frac{\hat{A}_{V_{T0}}}{WL}} \tag{1.130}$$

Podemos representar a tensão de *offset* por $\left|V_{off}\right| = 3\sigma_{V_{off}}$, conforme em (1.131).

$$\left|V_{off}\right| = 3\sqrt{2n^2\phi_T^2 \frac{\hat{A}_{k_p}}{WL} + 2V_{T0}^2 \frac{\hat{A}_{V_{T0}}}{WL}} \tag{1.131}$$

1.9.6 Tensão de *Offset* do Amplificador Diferencial Operando em Inversão Forte

Para o caso da inversão forte, o coeficiente de inversão é muito maior que 1, o que é equivalente a fazer $I_B/2I_{ESP} \gg 1$. Aplicando esta condição a (1.127) obtemos a transcondutância dada em (1.132).

$$gm_d = \sqrt{\frac{I_B k_p W}{4nL}} \tag{1.132}$$

Substituindo (1.132) em (1.125) obtemos o desvio padrão da tensão de *offset*, dado em (1.133).

$$\sigma_{V_{off}} = \sqrt{\frac{nI_B}{2k_p} \frac{\hat{A}_{k_p}}{W^2} + 2V_{T0}^2 \frac{\hat{A}_{V_{T0}}}{WL}} \tag{1.133}$$

Tal como no item anterior, podemos representar a tensão de offset por $\left|V_{off}\right| = 3\sigma_{V_{off}}$, conforme em (1.134).

$$\left|V_{off}\right| = 3\sqrt{\frac{nI_B}{2k_p} \frac{\hat{A}_{k_p}}{W^2} + 2V_{T0}^2 \frac{\hat{A}_{V_{T0}}}{WL}} \tag{1.134}$$

Neste caso, vemos que a tensão de *offset* é dependente da área dos transistores e da corrente de polarização. A parcela correspondente ao k_p é fortemente dependente da largura dos transistores ao quadrado. Se a aproximação para inversão forte for adotada, deve-se ter muita cautela no cálculo de W e L, pois uma razão elevada W/L, para uma determinada corrente I_B, pode levar os transistores a sair da inversão forte. O procedimento mais seguro para determinar W e L, de forma a obter uma tensão de *offset* dentro de limites especificados, é utilizar a equação geral para gm_d e $\sigma_{V_{off}}$, conforme será apresentado na próxima seção.

1.9.7 Dimensionamento dos Transistores Considerando a Máxima Tensão de *Offset*

Os amplificadores diferenciais são projetados para atenderem às especificações de transcondutância e corrente de polarização. Idealmente, a tensão de *offset* de entrada destes amplificadores deve ser igual a zero, mas isto é impossível de se obter devido ao descasamento dos transistores no processo de fabricação, a menos que o circuito passe por uma etapa de calibração (*trimming*). O processo de calibração é caro e restrito a aplicações muito específicas, tais como equipamentos de instrumentação de elevada precisão. Quando possível, mecanismos dinâmicos de cancelamento de *offset* podem ser empregados, mas este procedimento, em geral, está limitado aos amplificadores usados em sistemas amostrados, tipicamente capacitores chaveados. Nos circuitos contínuos no tempo, quando especificações de precisão devem ser atendidas, a tensão de *offset* de entrada deve ser mantida dentro de certos limites. As análises realizadas nos itens anteriores nos permitem dimensionar os transistores também levando em consideração a máxima tensão de *offset*. Nesta seção deduziremos as equações para a determinação das dimensões dos transistores do amplificador diferencial de forma a atender às especificações de transcondutância de pequenos sinais, da corrente de polarização e da máxima tensão de *offset* de entrada, independentemente da região de operação dos transistores.

Antes de iniciarmos a análise, devemos ponderar sobre a razão gm_d/I_B. Cabe então a questão: é possível escolher arbitrariamente a transcondutância gm_d e a corrente de polarização I_B em um amplificador diferencial? A resposta é não, e o motivo pode ser entendido pela equação (1.128). O coeficiente de inversão pode variar de zero até o infinito, nos casos extremos. Aplicando estes dois limites a (1.128), obtemos como limites inferior e superior para gm_d/I_B os respectivos valores 0 e $1/4n\phi_T$. Portanto, devemos escolher gm_d e I_B de forma que $gm_d/I_B > 1/4n\phi_T$.

Para determinarmos as dimensões W e L, usaremos o desvio padrão da tensão de *offset* e a razão gm_d/I_B como parâmetros. Da equação (1.125), obtemos a área WL dada em (1.135).

$$WL = \left(\frac{I_B}{gm_d}\right)^2 \frac{\hat{A}_{k_p}}{8\sigma_{V_{off}}^2} + 2V_{T0}^2 \frac{\hat{A}_{V_{T0}}}{\sigma_{V_{off}}^2} \tag{1.135}$$

O valor da área não nos permite determinar W e L, e necessitamos de mais uma equação relacionando W e L. Da equação (1.127), obtemos a corrente específica I_{ESP} dada em (1.136).

$$I_{ESP} = \frac{8n^2\phi_T^2 gm_d^2}{I_B - 4n\phi_T gm_d} \tag{1.136}$$

Lembrado que $I_{ESP} = 2n\phi_T^2 k_p W/L$, e substituindo em (1.136), obtemos a razão W/L dada em (1.137).

$$\frac{W}{L} = \frac{4ngm_d^2}{k_p\left(I_B - 4n\phi_T gm_d\right)} \tag{1.137}$$

Finalmente, de (1.135) e (1.137) obtemos W e L dados em (1.138).

$$W = \sqrt{\frac{n\left(I_B^2\hat{A}_{k_p} + 16V_{T0}^2 gm_d^2 \hat{A}_{V_{T0}}\right)}{2k_p\sigma_{V_{off}}^2\left(I_B - 4n\phi_T gm_d\right)}}$$

$$L = \frac{\sqrt{\dfrac{2k_p\left(I_B - 4n\phi_T gm_d\right)}{n}\left(\left(\dfrac{I_B}{gm_d}\right)^2 \hat{A}_{k_p} + 16V_{T0}^2\hat{A}_{V_{T0}}\right)}}{8\sigma_{V_{off}} gm_d} \tag{1.138}$$

Capítulo 2

Espelhos de Corrente

Os espelhos de corrente são elementos fundamentais nos circuitos integrados CMOS. Através deles, é possível realizar cópias muito precisas de uma corrente de referência, para serem usadas uma ampla gama de aplicações. Nos circuitos analógicos, o amplificador operacional de transcondutância, OTA, é um dos dispositivos mais usados, e os espelhos de corrente são peça fundamental na construção destes amplificadores. A maioria dos circuitos de baixa tensão de alimentação, uma tendência atual para os circuitos integrados CMOS, operam em modo de corrente, o que torna o projeto de espelhos de corrente precisos uma necessidade. Neste capítulo veremos algumas estruturas para a implementação de espelhos de corrente, juntamente com suas principais características.

2.1 Espelho de Corrente em Inversão Forte, na Configuração Cascode

O espelho de corrente simples, com somente dois transistores, possui baixa impedância de saída, devido ao efeito de modulação de canal que aumenta a condutância entre dreno e fonte do transistor. Isto torna a cópia de corrente imprecisa, pois a corrente de saída passa a depender da tensão no dreno do transistor. Este tipo de espelho também é inapropriado para o projeto de transcondutores de elevado ganho DC. O espelho de corrente em cascode tem como objetivo melhorar a precisão na copia da corrente e elevar a impedância de saída. A estrutura básica do espelho em cascode pode ser vista na Figura 2.1. A cópia de corrente neste tipo de espelho é precisa, porque a fonte de tensão de polarização V_B obriga as tensões de dreno dos transistores M_{1A} e M_{1B} serem aproximadamente iguais e constantes. Isto é possível devido à baixa impedância observada nas fontes de M_{1A} e M_{1B}, que fazem as correntes que circulam pelas condutâncias finitas serem iguais. No exemplo apresentado, os transistores de entrada e saída são associações em paralelo de transistores iguais e com dimensões W e L. Os transistores operam em inversão forte e a tensão v_g é compartilhada pelas portas de M_{1A} e M_{1B}. Desta forma, a razão entre a corrente de saída e a entrada é $I_2/I_1 = N_2/N_1$. A seguir, faremos a análise AC de pequenos sinais do espelho de corrente em cascode.

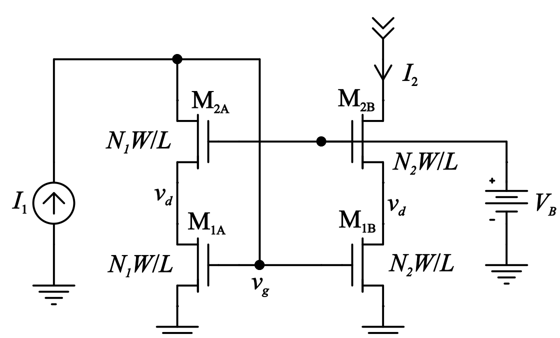


Figura 2.1: Espelho de corrente em cascode.

2.2 Função de Transferência do espelho de Corrente em Cascode

Os circuitos da Figura 2.2 representam o modelo AC de pequenos sinais do espelho de corrente, onde podemos ver que as fontes de tensão DC foram substituídas pelo terra. Os transistores M_{1A} e M_{1B} estão em fonte comum, enquanto M_{2A} e M_{2B} estão em porta comum. Os resistores R_2 e R_4 são as resistências entre dreno e fonte de M_{1B} e M_{2B}. Entretanto, para M_{1A} e M_{2A}, não consideramos as resistências entre dreno e fonte, pois estas estão conectadas a nós de baixa impedância, e seus efeitos no circuito podem ser desprezados. Como os transistores do circuito são associações em paralelo de transistores iguais, temos que $C_1 = N_1 C_{GS}$, $R_1 = 1/N_1 gm$, $gm_1 = N_1 gm$, $C_2 = (N_1 + N_2) C_{GS}$, $R_3 = 1/N_2 gm$, $C_3 = N_2 C_{GS}$, $gm_2 = N_2 gm$, $R_2 = R_{DS}/N_2$ e $R_4 = R_{DS}/N_2$, onde C_{GS}, gm e R_{DS} são a capacitância entre porta e fonte, a transcondutância e a resistência entre dreno e fonte de cada transistor individual do circuito.

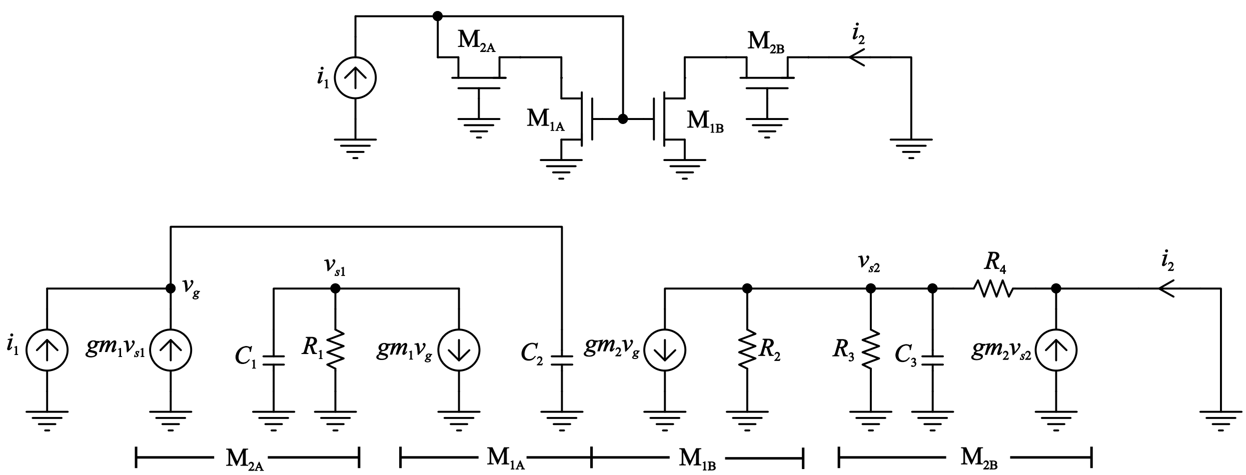


Figura 2.2: Modelo AC de pequenos sinais do espelho de corrente em cascode.

A função de transferência $H(s) = I_2/I_1$ é dada em (2.1). Considerando $gmR_{DS} \gg 2$, o que é válido para a grande maioria dos casos, e definindo o ganho de corrente $A_I = N_2/N_1$, podemos aproximar (2.1) por (2.2). Em frequências baixas, quando s tende para zero, a função de transferência tende para o ganho de corrente ideal, A_I. A função de transferência possui dois polos, dados em (2.3), e são complexos conjugados quando $A_I < 3$.

$$H(s) = \frac{\dfrac{N_2}{N_1}\left(\dfrac{gmR_{DS}+1}{gmR_{DS}+2}\right)\left(s\dfrac{C_{GS}}{gm}+1\right)}{\left(s^2\dfrac{C_{GS}^2}{gm^2}\dfrac{(N_1+N_2)}{N_1}+s\dfrac{C_{GS}}{gm}\dfrac{(N_1+N_2)}{N_1}+1\right)\left(s\dfrac{C_{GS}R_{DS}}{gmR_{DS}+2}+1\right)} \tag{2.1}$$

$$H(s) \cong \frac{A_I}{s^2\dfrac{C_{GS}^2}{gm^2}(1+A_I)+s\dfrac{C_{GS}}{gm}(1+A_I)+1} \tag{2.2}$$

$$\begin{aligned} p_1 &= -\frac{gm}{2C_{GS}} + \frac{gm}{2C_{GS}}\sqrt{1-\frac{4}{1+A_I}} \\ p_2 &= -\frac{gm}{2C_{GS}} - \frac{gm}{2C_{GS}}\sqrt{1-\frac{4}{1+A_I}} \end{aligned} \tag{2.3}$$

A transcondutância e a capacitância entre dreno e fonte dependem das dimensões dos transistores e do ponto de polarização. Então, podemos representar os polos em função destes parâmetros. A capacitância C_{GS} e a transcondutância gm são dadas por $C_{GS} = 2/3 C'_{ox} WL$ e $gm = \mu_0 C'_{ox} / (\alpha WL) \Delta V_{GS}$, respectivamente, e a tensão de saturação por $V_{DSsat} = \Delta V_{GS} / \alpha$. Substituindo estes valores em (2.3), temos $H(s)$ e seus polos em função dos parâmetros do transistor, dados pelas equações em (2.4). Note que a função de transferência e os polos, calculados em (2.4), são derivadas da análise de pequenos sinais. Em operação normal, as corrente I_1 e I_2 sofrem variações de grandes sinais, e, consequentemente, V_{DSsat} também varia, levado os polos alterarem de posição com a variação de corrente. A tensão V_{DSsat} aparece em módulo na equação (2.4), para que esta também contemple o espelho de corrente com transistores PMOS.

$$
\begin{aligned}
H(s) &\cong \frac{A_I}{s^2 \dfrac{\mu_0^2 |V_{DSsat}|^2}{L^4}(1+A_I) + s\dfrac{\mu_0 |V_{DSsat}|}{L^2}(1+A_I) + 1} \\
p_1 &= -\frac{3\mu_0 |V_{DSsat}|}{4L^2} + \frac{3\mu_0 |V_{DSsat}|}{4L^2}\sqrt{1 - \frac{4}{1+A_I}} \\
p_2 &= -\frac{3\mu_0 |V_{DSsat}|}{4L^2} - \frac{3\mu_0 |V_{DSsat}|}{4L^2}\sqrt{1 - \frac{4}{1+A_I}}
\end{aligned}
\tag{2.4}
$$

2.3 Impedância de Saída do Espelho de Corrente em Cascode

Para o calculo da impedância de saída do espelho de corrente, consideraremos somente o transistor M_{2B} e a resistência entre dreno e fonte de M_{2A}, pois sua fonte de corrente é controlada pela tensão v_g, que pode ser considerada independente neste caso. Os transistores M_{1A} e M_{2A} não participam para a impedância de saída. O modelo AC encontra-se na Figura 2.3, e a equação para a impedância de saída $Z_0(s)$ em (2.5). A resistência de saída, R_0, medida em frequência baixa, quando s tende para zero, encontra-se em (2.6).

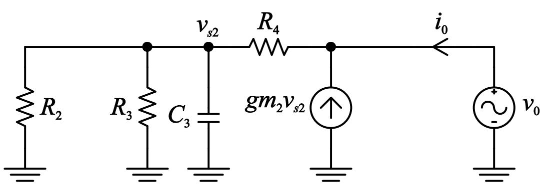


Figura 2.3: Modelo AC para o cálculo da impedância de saída.

$$
Z_0(s) = \frac{R_{DS}(gmR_{DS}+2)}{N_2} \frac{\left(s\dfrac{C_{GS}R_{DS}}{gmR_{DS}+2}+1\right)}{(sC_{GS}R_{DS}+1)}
\tag{2.5}
$$

$$
R_0 = \frac{R_{DS}(gmR_{DS}+2)}{N_2}
\tag{2.6}
$$

De forma geral, o produto gmR_{DS} é muito maior do que 1, de forma que $gmR_{DS}+2 \cong gmR_{DS}$ na equação (2.6)., Considerando as equações do MOSFET expressas em (2.7), e aplicando-as em (2.6), podemos representar R_0 em função dos parâmetros do transistor, conforme em (2.8). Note que, neste caso, também foi utilizado o módulo de V_{DSsat}, para que a equação também se aplique ao espelho com transistores PMOS. A tensão de saturação é dependente do nível de corrente de dreno, o que faz R_0 variar com a corrente nos transistores do espelho de corrente.

$$I_D = \frac{\alpha k_P}{2}\frac{W}{L}V_{DSsat}^2$$
$$gm = k_P \frac{W}{L} V_{DSsat} \qquad (2.7)$$
$$R_{DS} = \frac{1}{\lambda I_D}$$

$$R_0 = \frac{4L}{W\lambda^2 N_2 \alpha^2 k_P \left|V_{DSsat}\right|^3} \qquad (2.8)$$

2.4 Polarização do Espelho de Corrente NMOS em Cascode

O espelho de corrente em cascode precisa ser cuidadosamente polarizado, para que nenhum dos transistores saia da região de saturação. A tensão no terminal de saída do espelho pode variar, e isto deve ser considerado no dimensionamento da polarização. Analisaremos inicialmente o espelho de corrente com transistores NMOS da Figura 2.4, e para as correntes I_1 e I_2 constantes. Abordaremos duas situações para a tensão mínima de saída V_{0min}, uma quando $V_{0\min} \le V_{T1}$ e outra quando $V_{0\min} \ge \Delta v_{gs} + V_{T1}$. Mais adiante, as equações de projeto serão estendidas ao espelho de corrente com transistores PMOS.

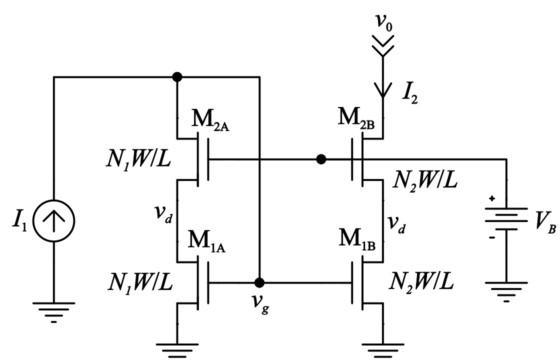


Figura 2.4: Polarização do espelho de corrente NMOS.

Condição $V_{0\min} \le \Delta v_{gs} + \Delta V_{T1}$.

Esta é uma condição comum em circuitos de baixa tensão e elevada excursão de sinal. A tensão de polarização V_B deve ser cuidadosamente dimensionada, pois valores muito baixos para V_B levam os transistores M_{1A} e M_{1B} a entrarem na região de tríodo, enquanto valores muito elevados fazem M_{2A} e M_{2B} entrarem na região de tríodo. Definindo V_{T1} como a tensão de *threshold* de M_{1A} e M_{1B}, e V_{T2} para M_{2A} e M_{2B}, devemos fazer $v_d > V_{DSsat}$ para manter M_{1A} e M_{1B} sempre na saturação. Esta condição nos leva ao sistema de equações em (2.9).

$$v_d \ge \frac{\Delta v_{gs}}{\alpha}$$
$$v_d = V_B - V_{T2} - \Delta v_{gs} \qquad (2.9)$$
$$V_B \ge \frac{1+\alpha}{\alpha}\Delta v_{gs} + V_{T2}$$

A tensão de dreno de M_{2A} é v_g, e a condição para que ele continue saturado é $v_g - v_d \geq V_{DSsat}$. Esta condição nos leva ao sistema de equações em (2.10). De forma similar, temos que M_{2B} permanece na saturação enquanto $v_0 - v_d \geq V_{DSsat}$, o que nos leva ao sistema de equações em (2.11). Neste caso, devemos observar o pior caso, que ocorre quando v_0 é mínimo, ou seja, $v_0=V_{0\min}$.

$$\begin{aligned} & v_g - v_d \geq \frac{\Delta v_{gs}}{\alpha} \\ & v_g = \Delta v_{gs} + V_{T1} \\ & v_d = V_B - V_{T2} - \Delta v_{gs} \\ & V_B \leq \frac{2\alpha - 1}{\alpha}\Delta v_{gs} + V_{T1} + V_{T2} \end{aligned} \tag{2.10}$$

$$\begin{aligned} & v_{0\min} - v_d \geq \frac{\Delta v_{gs}}{\alpha} \\ & v_d = V_B - V_{T2} - \Delta v_{gs} \\ & V_B \leq \frac{\alpha - 1}{\alpha}\Delta v_{gs} + V_{0\min} + V_{T2} \end{aligned} \tag{2.11}$$

Temos então, três inequações para serem atendidas simultaneamente, conforme a seguir. Para encontrarmos os valores possíveis de V_B devemos fazer algumas considerações. Vamos assumir que o valor do parâmetro α está entre 1 e 2, o que nos leva à condição $(\alpha+1)/\alpha > (2\alpha-1)/\alpha > (\alpha-1)/\alpha$. Com estas considerações, podemos representar as inequações por retas no gráfico V_B versus Δv_{gs} da Figura 2.5, com a região de valores admissíveis para V_B demarcada em cinza. Somente as inequações 1 e 3 são necessárias para delimitar a região de valores admissíveis de V_B.

(1) - $V_B \geq \dfrac{1+\alpha}{\alpha}\Delta v_{gs} + V_{T2}$

(2) - $V_B \leq \dfrac{2\alpha-1}{\alpha}\Delta v_{gs} + V_{T1} + V_{T2}$

(3) - $V_B \leq \dfrac{\alpha-1}{\alpha}\Delta v_{gs} + V_{0\min} + V_{T2}$

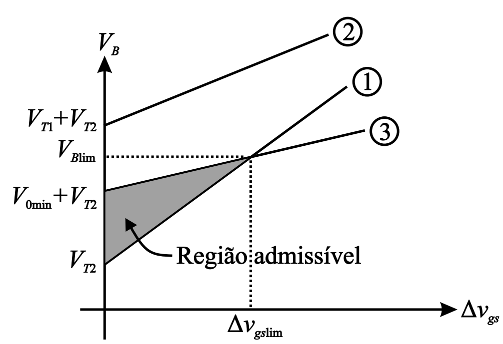


Figura 2.5: Região de valores admissíveis para V_B.

Notamos que existe um valor limite para V_B e outro para Δv_{gs}, que pode ser calculado pela intercessão das retas 1 e 3, e dado por (2.12).

$$\Delta v_{gs\lim} = \frac{\alpha}{2} V_{0\min}$$
$$V_{B\lim} = \frac{\alpha+1}{2} V_{0\min} + V_{T2} \tag{2.12}$$

Um critério que podemos utilizar para escolher V_B são os valores sobre a reta média, entre 1 e 3, dada por (2.13) e a variação permitida sobre V_B, que corresponde à distância entre a reta média e as delimitadores, 1 e 3.

$$V_B = \Delta v_{gs} + V_{T2} + \frac{V_{0\min}}{2}$$
$$\Delta V_B = \pm\left(\frac{\Delta v_{gs}}{\alpha} - \frac{V_{0\min}}{2}\right) \tag{2.13}$$

Condição $V_{0\min} \geq \Delta v_{gs} + V_{T1}$.

Esta é uma condição encontrada em circuitos onde o terminal de saída do espelho de corrente esta conectado a um nó cuja tensão varia pouco, por exemplo, um nó de baixa impedância. Neste caso, não precisamos da inequação (2.11), e a região admissível para os valores de V_B é definida pelas retas 1 e 2. Temos então que os valores limites para V_B e Δv_{gs} são determinados pela intercessão das retas 1 e 2, e com valores dados em (2.14).

$$\Delta v_{gs\lim} = \frac{\alpha}{2-\alpha} V_{T1}$$
$$V_{B\lim} = \frac{\alpha+1}{2-\alpha} V_{T1} + V_{T2} \tag{2.14}$$

A tensão V_B deve estar entre as retas 1 e 2, na região em cinza, e podemos adotar para V_B, os valores sobre a reta média, entre 1 e 2, e com variação sobre V_B, que corresponde à distância entre a reta média e as delimitadoras, 1 e 2, conforme em (2.15).

$$V_B = \frac{3}{2}\Delta v_{gs} + \frac{V_{T1}}{2} + V_{T2}$$
$$\Delta V_B = \pm\left(V_{T1} - \frac{2-\alpha}{\alpha}\Delta v_{gs}\right) \tag{2.15}$$

2.5 Polarização do Espelho de Corrente PMOS em Cascode

O espelho de corrente em cascode com transistores PMOS encontra-se representado na Figura 2.6. A análise da polarização do espelho de corrente PMOS em cascode é análoga ao caso NMOS, e as equações são uma extensão de (2.12) e (2.13). No espelho PMOS, as fontes dos transistores e a tensão V_0 estão referenciadas ao V_{DD}, enquanto no NMOS, elas estão referenciadas ao terra. Portanto, podemos usar a equação de V_B do espelho NMOS para calcular V_B no espelho PMOS, bastando substituir V_B por V_{DD}-V_B e $V_{0\min}$ por V_{DD}-$V_{0\max}$. Neste caso temos duas situações para $V_{0\max}$, análogas ao espelho NMOS, que são: $V_{0\max} \geq V_{DD} - |V_{T1}|$ e $V_{0\max} \leq V_{DD} - \Delta v_{sg} - |V_{T1}|$.

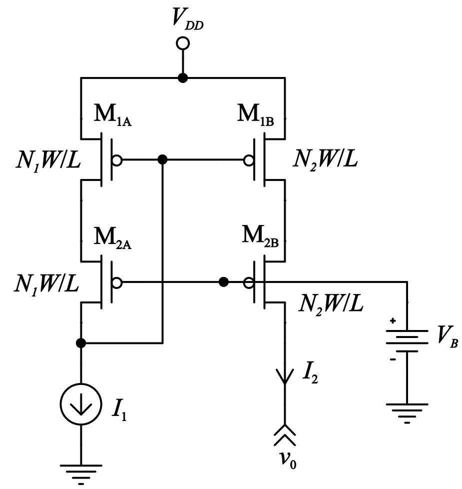


Figura 2.6: Polarização do espelho de corrente PMOS.

Condição $V_{0\max} \geq V_{DD} - |V_{T1}|$.

As equações para a polarização são obtidas de (2.12) e (2.13), através da substituição V_B por V_{DD}-V_B e $V_{0\min}$ por V_{DD}-$V_{0\max}$, e dadas por (2.16).

$$\begin{aligned}
\Delta v_{sg\lim} &= \frac{\alpha}{2}\left(V_{DD} - V_{0\max}\right) \\
V_{B\lim} &= V_{DD} - \frac{\alpha+1}{2}\left(V_{DD} - V_{0\max}\right) - |V_{T2}| \\
V_B &= \frac{V_{DD} + V_{0\max}}{2} - \Delta v_{sg} - |V_{T2}| \\
\Delta V_B &= \pm\left(\frac{\Delta v_{sg}}{\alpha} - \frac{V_{DD} - V_{0\max}}{2}\right)
\end{aligned} \qquad (2.16)$$

Condição $V_{0\max} \leq V_{DD} - \Delta v_{sg} - |V_{T1}|$.

As equações para a polarização são obtidas de (2.14) e (2.15), através da substituição V_B por V_{DD}-V_B e $V_{0\min}$ por V_{DD}-$V_{0\max}$, e dadas por (2.17).

$$\begin{aligned}
\Delta v_{\mathrm{sg\,lim}} &= \frac{\alpha}{2-\alpha}|V_{T1}| \\
V_{B\max} &= V_{DD} - \frac{\alpha+1}{2-\alpha}|V_{T1}| - |V_{T2}| \\
V_B &= V_{DD} - \frac{3}{2}\Delta v_{sg} - \frac{|V_{T1}|}{2} - |V_{T2}| \\
\Delta V_B &= \pm\left(|V_{T1}| - \frac{2-\alpha}{\alpha}\Delta v_{sg}\right)
\end{aligned} \qquad (2.17)$$

2.6 Polarização do Espelho de Corrente NMOS com Corrente Variável

Quando as correntes I_1 e I_2 não são constantes, a tensão Δv_{gs} varia em função das correntes, V_B deve ser escolhido de forma a manter os transistores em saturação para quaisquer valores de I_1 e I_2. Devemos estabelecer os valores mínimo e máximo de Δv_{gs}, tomando o cuidado de não exceder o valor limite $\Delta v_{gs\lim}$. Também neste caso, temos duas situações para a tensão $V_{0\min}$, que são: $V_{0\min} \le V_{T1}$ e $V_{0\min} \ge \Delta v_{gs} + V_{T1}$.

Condição $V_{0\min} \le \Delta v_{gs} + \Delta V_{T1}$.

A região admissível para V_B corresponde ao retângulo em cinza na Figura 2.7, delimitado pelas retas 1 e 3. As equações para a polarização encontram-se em (2.18).

$$\begin{aligned}
\Delta v_{gs\lim} &= \frac{\alpha}{2} V_{0\min} \\
V_{B\lim} &= \frac{\alpha+1}{2} V_{0\min} + V_{T2} \\
V_{B\min} &= \frac{\alpha+1}{\alpha} \Delta v_{gs\max} + V_{T2} \\
V_{B\max} &= \frac{\alpha-1}{\alpha} \Delta v_{gs\min} + V_{0\min} + V_{T2}
\end{aligned} \tag{2.18}$$

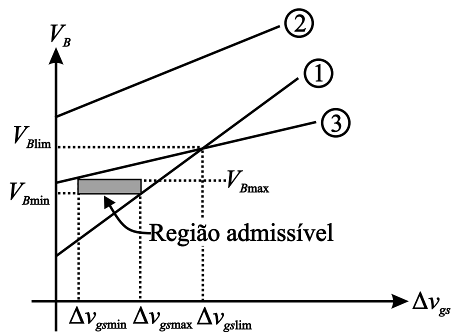


Figura 2.7: Região admissível de V_B com correntes variáveis, para $V_{0\min} \le V_{T1}$.

Condição $V_{0\min} \ge \Delta v_{gs} + V_{T1}$.

Neste caso, não precisamos da inequação (2.11), e a região admissível para V_B corresponde ao retângulo em cinza na Figura 2.8, delimitado pelas retas 1 e 2. As equações para a polarização encontram-se em (2.19). Os valores $\Delta v_{gs\lim}$ e $V_{B\lim}$ são calculados pelo ponto de intercessão das retas 1 e 2, não representado no gráfico.

$$\begin{aligned}
\Delta v_{gs\lim} &= \frac{\alpha}{2-\alpha} V_{T1} \\
V_{B\lim} &= \frac{\alpha+1}{2-\alpha} V_{T1} + \frac{2-\alpha}{2-\alpha} V_{T2} \\
V_{B\min} &= \frac{\alpha+1}{\alpha} \Delta v_{gs\max} + V_{T2} \\
V_{B\max} &= \frac{2\alpha-1}{\alpha} \Delta v_{gs\min} + V_{T1} + V_{T2}
\end{aligned} \tag{2.19}$$

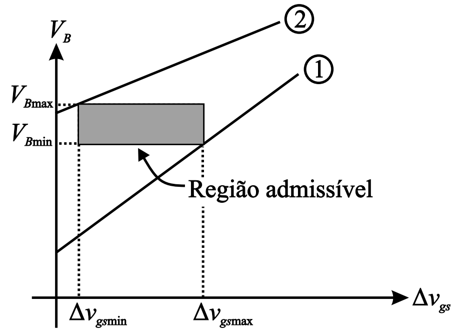


Figura 2.8: Região admissível de V_B com correntes variáveis, para $V_{0\min} \geq \Delta v_{gs} + V_{T1}$.

2.7 Polarização do Espelho de Corrente PMOS com Corrente Variável

De forma similar ao espelho PMOS com corrente fixa, a região admissível para os valores de VB pode ser obtida das equações do espelho NMOS, fazendo as substituições: V_B por V_{DD}-V_B e $V_{0\min}$ por V_{DD}-$V_{0\max}$.

Neste caso, também temos duas situações para $V_{0\max}$, análogas ao espelho NMOS, que são: $V_{0\max} \geq V_{DD} - |V_{T1}|$ e $V_{0\max} \leq V_{DD} - \Delta v_{sg} - |V_{T1}|$.

Condição $V_{0\max} \geq V_{DD} - |V_{T1}|$.

As equações para a polarização são obtidas de (2.18), através da substituição V_B por V_{DD}-V_B e $V_{0\min}$ por V_{DD}-$V_{0\max}$, e dadas por (2.20).

$$
\begin{aligned}
\Delta v_{sg\,\text{lim}} &= \frac{\alpha}{2}\left(V_{DD} - V_{0\max}\right) \\
V_{B\,\text{lim}} &= \frac{\alpha+1}{2}V_{0\max} - \frac{\alpha-1}{2}V_{DD} - |V_{T2}| \\
V_{B\max} &= V_{DD} - \frac{\alpha+1}{\alpha}\Delta v_{sg\max} - |V_{T2}| \\
V_{B\min} &= V_{0\max} - \frac{\alpha-1}{\alpha}\Delta v_{sg\min} - |V_{T2}|
\end{aligned}
\tag{2.20}
$$

Condição $V_{0\max} \leq V_{DD} - \Delta v_{sg} - |V_{T1}|$.

As equações para a polarização são obtidas de (2.19), através da substituição V_B por V_{DD}-V_B e $V_{0\min}$ por V_{DD}-$V_{0\max}$, e dadas por (2.21).

$$
\begin{aligned}
\Delta v_{sg\,\text{lim}} &= \frac{\alpha}{2-\alpha}|V_{T1}| \\
V_{B\,\text{lim}} &= V_{DD} - \frac{\alpha+1}{2-\alpha}|V_{T1}| - |V_{T2}| \\
V_{B\max} &= V_{DD} - \frac{\alpha+1}{\alpha}\Delta v_{sg\max} - |V_{T2}| \\
V_{B\min} &= V_{DD} - \frac{2\alpha-1}{\alpha}\Delta v_{sg\min} - |V_{T1}| - |V_{T2}|
\end{aligned}
\tag{2.21}
$$

2.8 Polarização do Estágio de Saída do OTA em Cascode

O Amplificador Operacional de Transcondutância (OTA) é amplamente empregado em circuitos integrados analógicos. As aplicações mais comuns são: filtros a capacitores chaveados, filtros contínuos no tempo, amplificadores de ganho programável e circuitos para o processamento analógico de sinais. Uma característica importante do OTA é a sua elevada impedância de saída. Quando utilizado com carga capacitiva, forma um integrador quase perfeito, dispensando procedimentos de compensação em frequência em circuitos realimentados, em particular os filtros contínuos no tempo. Para obter elevada impedância de saída, é comum utilizar o estágio de saída em cascode dobrado. Nesta configuração, a corrente de saída do amplificador diferencial é aplicada em um dos amplificadores cascode, NMOS, ou PMOS, conforme exemplificado na Figura 2.9 para o caso NMOS. Neste circuito, a corrente I_B é espelhada em dobro para o transistor M_{1B}, e o amplificador diferencial contribui com uma corrente de polarização I_B mais uma parcela variável i_0. O transistor M_{2B} recebe uma corrente de polarização I_B de um espelho em cascode PMOS, não representado no circuito, de forma que a corrente de saída é igual a $-i_0$. Para assegurar a operação em inversão forte, as tensões entre dreno e fonte de M_{1B} e M_{2B} devem ser sempre maiores que as de saturação, a despeito de qualquer variação de i_0 e v_0.

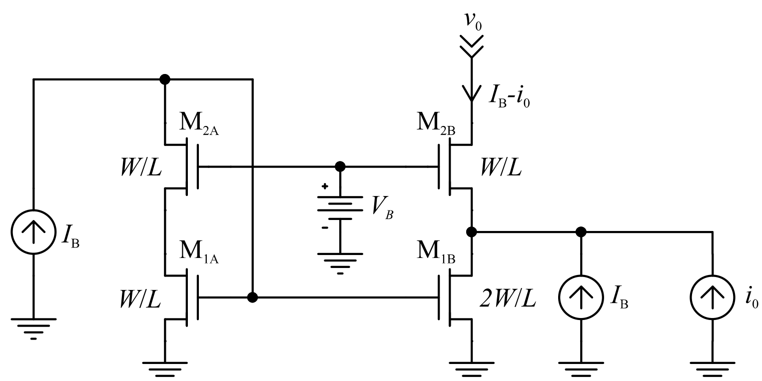


Figura 2.9: Estágio de saída em cascode do OTA.

As inequações (2.22) e (2.23) estabelecem as condições para que M_{1B} e M_{2B} estejam saturados, respectivamente. A tensão Δv_{gs1} é constante, pois a corrente de M_{1b} é sempre igual a $2I_B$, entretanto, Δv_{gs2} depende de i_0. Desta forma, precisamos estabelecer uma relação entre Δv_{gs1}, Δv_{gs2} e i_0 para podermos extrair valores para V_B das inequações.

$$V_B \geq V_{T2} + \frac{\Delta v_{gs1}}{\alpha} + \Delta v_{gs2} \tag{2.22}$$

$$V_B \leq V_{T2} + v_0 + \frac{\alpha - 1}{\alpha} \Delta v_{gs2} \tag{2.23}$$

Do modelo SPICE nível 3, obtemos que as correntes nos transistores na inversão forte são dadas por (2.24) e (2.25). Destas duas equações, obtemos a relação entre Δv_{gs1}, Δv_{gs2} e i_0 dada por (2.26).

$$I_B = \frac{k_p}{2\alpha} \frac{W}{L} \Delta v_{gs1}^2 \tag{2.24}$$

$$I_B - i_0 = \frac{k_p}{2\alpha} \frac{W}{L} \Delta v_{gs2}^2 \tag{2.25}$$

$$\Delta v_{gs2}^2 = \left(1 - \frac{i_0}{I_B}\right) \Delta v_{gs1}^2 \tag{2.26}$$

Aplicando (2.26) em (2.22) e (2.23), obtemos o sistema de inequações em (2.27). Estas inequações estabelecem duas retas que definem a região válida para V_B, conforme a Figura 2.10, mas esta região dependerá de i_0 e v_0. Portanto, devemos prever a situação mais restritiva, que é $i_{0\min}$ para a reta 1 e $i_{0\max}$ e $v_{0\min}$ para a reta 2, conforme em (2.28).

$$\begin{aligned}
&(1) \rightarrow V_B \geq V_{T2} + \left(\frac{1}{\alpha} + \sqrt{1 - \frac{i_0}{I_B}}\right)\Delta v_{gs1} \\
&(2) \rightarrow V_B \leq V_{T2} + v_0 + \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_0}{I_B}}\Delta v_{gs1}
\end{aligned} \tag{2.27}$$

$$\begin{aligned}
&(1) \rightarrow V_B \geq V_{T2} + \left(\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}}\right)\Delta v_{gs1} \\
&(2) \rightarrow V_B \leq V_{T2} + V_{0\min} + \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}\Delta v_{gs1}
\end{aligned} \tag{2.28}$$

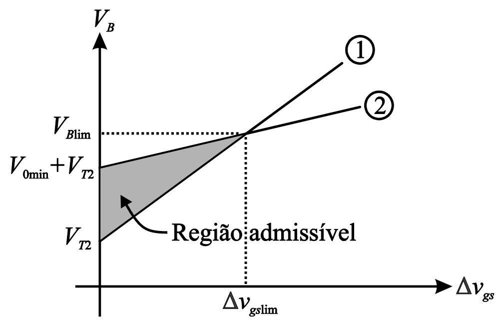


Figura 2.10: Região admissível para V_B.

Os valores limites para V_B e Δv_{gs1} são ser determinados pela interseção das retas 1 e 2 e dados por (2.29).

$$\begin{aligned}
\Delta v_{gs\lim} &= \frac{V_{0\min}}{\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}} - \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}} \\
V_{B\lim} &= V_{T2} + \frac{\left(\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}}\right)V_{0\min}}{\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}} - \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}}
\end{aligned} \tag{2.29}$$

Podemos determinar V_B sobre uma reta média entre as retas 1 e 2, conforme em (2.30), onde ΔV_B é o erro máximo admissível.

$$\begin{aligned}
V_B &= V_{T2} + \frac{V_{0\min}}{2} + \frac{1}{2}\left(\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}} + \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}\right)\Delta v_{gs1} \\
\Delta V_B &= \pm\left(\frac{V_{0\min}}{2} + \frac{1}{2}\left(\frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}} - \frac{1}{\alpha} - \sqrt{1 - \frac{i_{0\min}}{I_B}}\right)\Delta v_{gs1}\right)
\end{aligned} \tag{2.30}$$

2.9 Polarização do Estágio de Saída do OTA em Cascode PMOS

No caso do estágio de saída PMOS, Figura 2.11, podemos determinar as tensões limites e a equação da reta média pelas equações (2.29) e (2.30), bastando substituir V_B por V_{DD}-V_B e $V_{0\min}$ por $V_{0\max}$, conforme em (2.31) e (2.32).

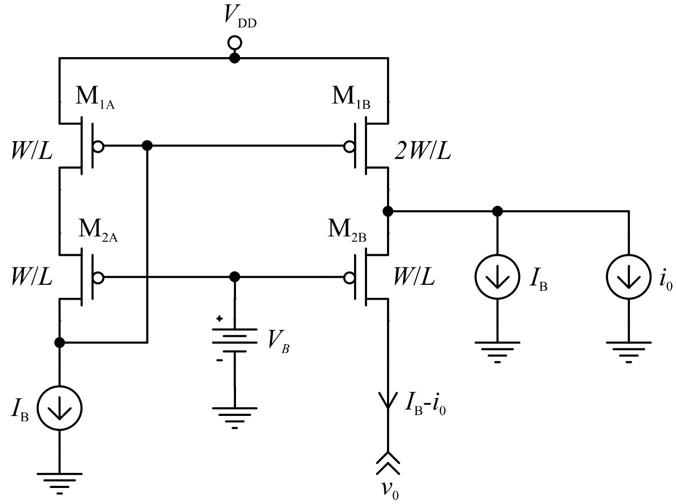


Figura 2.11: Estágio de saída em cascode do OTA PMOS.

$$\Delta v_{sg\lim} = \frac{V_{0\max}}{\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}} - \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}}$$
$$V_{B\lim} = V_{DD} - V_{T2} - \frac{\left(\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}}\right) V_{0\max}}{\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}} - \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}} \tag{2.31}$$

$$V_B = V_{DD} - \left|V_{T2}\right| - \frac{V_{0\max}}{2} - \frac{1}{2}\left(\frac{1}{\alpha} + \sqrt{1 - \frac{i_{0\min}}{I_B}} + \frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}}\right)\Delta v_{sg1}$$
$$\Delta V_B = \pm\left(\frac{V_{0\max}}{2} + \frac{1}{2}\left(\frac{\alpha - 1}{\alpha}\sqrt{1 - \frac{i_{0\max}}{I_B}} - \frac{1}{\alpha} - \sqrt{1 - \frac{i_{0\min}}{I_B}}\right)\Delta v_{sg1}\right) \tag{2.32}$$

Um fator importante que deve ser observado no projeto dos espelhos de corrente NMOS e PMOS é o coeficiente de inversão *CI*, definido no modelo EKV. Para garantir que todos os transistores estejam predominantemente na região de inversão forte, é necessário que $CI \geq CI_{MIN}$. Uma vez determinado o valor de Δv_{gs} ou Δv_{sg}, temos que $V_{DSsat}^2 = \Delta V_{gs,sg}^2 / \alpha^2$. Aplicando este resultado na equação (1.109) obtemos o coeficiente de inversão dado em (2.33). Fazendo $CI > CI_{MIN}$, obtemos a equação para o limite inferior de Δv_{gs} ou Δv_{sg}, dada por (2.34).

$$CI = \frac{\Delta V_{gs,sg}^2}{4\alpha^2 \phi_T^2} \tag{2.33}$$

$$\Delta V_{gs,sg} \geq 2\alpha\phi_T\sqrt{CI_{MIN}} \tag{2.34}$$

2.10 Circuito para Geração da Tensão V_B

Nos espelhos de corrente apresentados, é necessário gerar a tensão de polarização de porta V_B de forma que esta acompanhe as variações dos parâmetros de processo, mantendo os transistores sempre saturados. Na Figura 2.12 são apresentados dois circuitos de polarização de V_B, uma para o espelho NMOS (a) e outro para o PMOS (b). Cada circuito possui N transistores com dimensões W e L idênticas aos transistores individuais dos espelhos, e estão empilhados, equivalendo a um único transistor com dimensões W e NL. A corrente quiescente, I_q, que circula pelo conjunto é igual às dos transistores individuais dos espelhos. No caso do espelho com corrente variável, I_q deve ser escolhida como o valor médio entre a mínima e máxima corrente no transistor. Definindo as tensões Δv_{gs} e Δv_{sg} com as tensões de *overdrive* dos transistores individuais dos espelhos NMOS e POMOS, respectivamente, obtemos facilmente as tensões V_B dadas em (2.35). Podemos notar que as tensões V_B são dependentes diretamente dos parâmetros de processo e, portanto, acompanham suas variações. As equações para o cálculo de V_B adotam um valor intermediário entre o mínimo e o máximo admissível. Portanto, podemos escolher N de forma que V_B esteja próximo do valor intermediário, mas ainda dentro dos limites mínimo e máximo.

$$\begin{aligned} V_B &= V_T + \sqrt{N}\Delta v_{gs}, \text{ NMOS} \\ V_B &= V_{DD} - |V_T| - \sqrt{N}\Delta v_{sg}, \text{ PMOS} \end{aligned} \tag{2.35}$$

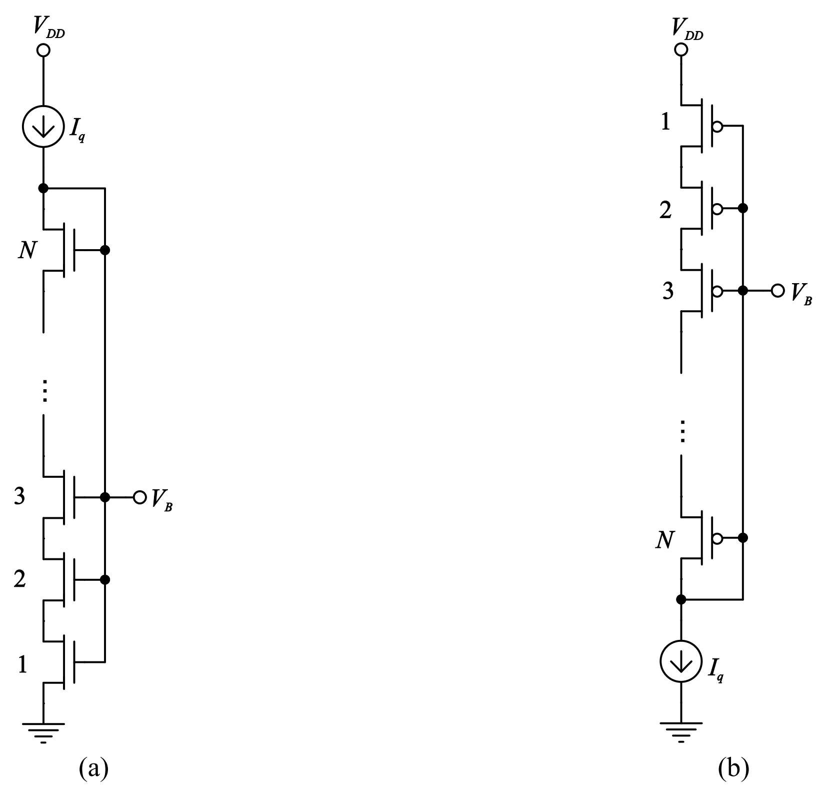


Figura 2.12: Circuito para geração de V_B: a) espelho NMOS; b) espelho PMOS.

Capítulo 3

Amplificadores Diferenciais

A grande maioria dos circuitos integrados CMOS, sejam eles para aplicações contínuas ou discretas, faz uso de amplificadores diferenciais. Circuitos como amplificadores operacionais de tensão (OA) e amplificadores operacionais de transcondutância (OTA) possuem, obrigatoriamente, estágio de entrada em configuração diferencial. Outros dispositivos tais como comparadores de tensão e corrente, osciladores, detectores de pico, retificadores síncronos, etc., também utilizam amplificadores diferenciais. Desta forma, uma grande variedade de topologias para amplificadores diferenciais tem sido proposta na literatura, visando aspectos como linearidade, consumo de potência, tensão de alimentação, excursão de sinal, tempo de resposta e ruído dentre outros.

O objetivo deste capítulo é apresentar algumas estruturas para amplificadores diferenciais e suas aplicações em amplificadores operacionais de transcondutância e de tensão.

3.1 Amplificador Diferencial em Inversão Forte

Os amplificadores diferenciais com transistores operando em inversão forte são amplamente usados como estágio de entrada de amplificadores operacionais de tensão e de transcondutância. Também encontram aplicações em comparadores de tensão, detectores de modo comum, e em qualquer circuito que processe a diferença entre dois sinais de tensão. A operação em inversão forte, quando comparada à inversão fraca e moderada, tem como vantagens principais: menor erro de descasamento, resposta em frequência mais ampla e maior excursão de sinal de entrada.

Nas Figuras 3.1 (a) e (b) encontram-se dois amplificadores diferenciais, com transistores NMOS e PMOS, respectivamente. Analisaremos somente o amplificador NMOS, uma vez que as equações para o caso PMOS são idênticas. Nos circuitos abaixo, I_B é a corrente de polarização, V_{CM} é a tensão de modo comum de entrada, v_d é a tensão de entrada diferencial e i_0 é a corrente de saída diferencial. A relação entre i_0 e v_d é obtida a partir do sistema de equações (3.1), obtido através da análise nodal do circuito e das equações do modelo SPICE nível 3 simplificado para o MOSFET, onde $\beta = k_p W/L$.

$$\begin{aligned} \frac{I_B}{2} + i_0 &= \frac{\beta}{2\alpha}\left(\frac{v_d}{2} - v_s - V_T\right)^2 \\ \frac{I_B}{2} - i_0 &= \frac{\beta}{2\alpha}\left(-\frac{v_d}{2} - v_s - V_T\right)^2 \end{aligned} \tag{3.1}$$

A solução do sistema (3.1) nos fornece a corrente diferencial dada em (3.2). A transcondutância *gm* é obtida pela derivada da corrente de saída em relação à tensão de entrada, $gm = \partial i_0 / \partial v_d$, conforme em (3.3).

$$i_0 = \frac{v_d \sqrt{4 I_B \beta\alpha - \beta^2 v_d^2}}{4\alpha} \tag{3.2}$$

$$gm = \frac{\beta\left(2\alpha I_B - \beta v_d^2\right)}{2\alpha\sqrt{\beta\left(4\alpha I_B - \beta v_d^2\right)}} \tag{3.3}$$

O gráfico da transcondutância é apresentado na Figura 3.2. É fácil notar que a transcondutância alcança o valor máximo $gm_{\max}$ quando $v_d = 0$, e diminui com o aumento do módulo de v_d, até igualar-se a zero em $v_d = \pm V_{d\max}$. Os valores de $gm_{\max}$ e $V_{d\max}$ encontram-se em (3.4).

$$gm_{\max} = \frac{1}{2}\sqrt{\frac{\beta I_B}{\alpha}}$$
$$V_{d\max} = \sqrt{\frac{2\alpha I_B}{\beta}} \tag{3.4}$$

Um parâmetro útil que pode ser extraído da equação da transcondutância é a tensão diferencial V_x onde $gm(V_x) = gm_{\max}/2$, dado por (3.5) e exemplificado na Figura 3.2. Esta informação é útil em projetos de múltiplos pares diferenciais em paralelo e com curva de transcondutância *equiripple*.

$$V_x = 1.076\sqrt{\frac{\alpha I_B}{\beta}} \tag{3.5}$$

A operação em inversão forte impõe restrições ao valor máximo da razão W/L e ao valor mínimo da corrente de polarização I_B. Para garantirmos a predominância na inversão forte, o coeficiente de inversão de cada transistor deve ser superior a um valor mínimo $IC_{\min}$ pré-determinado. Conhecendo a corrente específica, definida por $I_{ESP} = 2n\phi_T^2\beta$, e considerando $n \cong \alpha$, através da equação (3.4) obtemos as relações dadas em (3.6).

$$\frac{W}{L} \le \frac{gm_{\max}}{\phi_T k_p \sqrt{IC_{\min}}}$$
$$I_B \ge 4\alpha\phi_T gm_{\max}\sqrt{IC_{\min}} \tag{3.6}$$

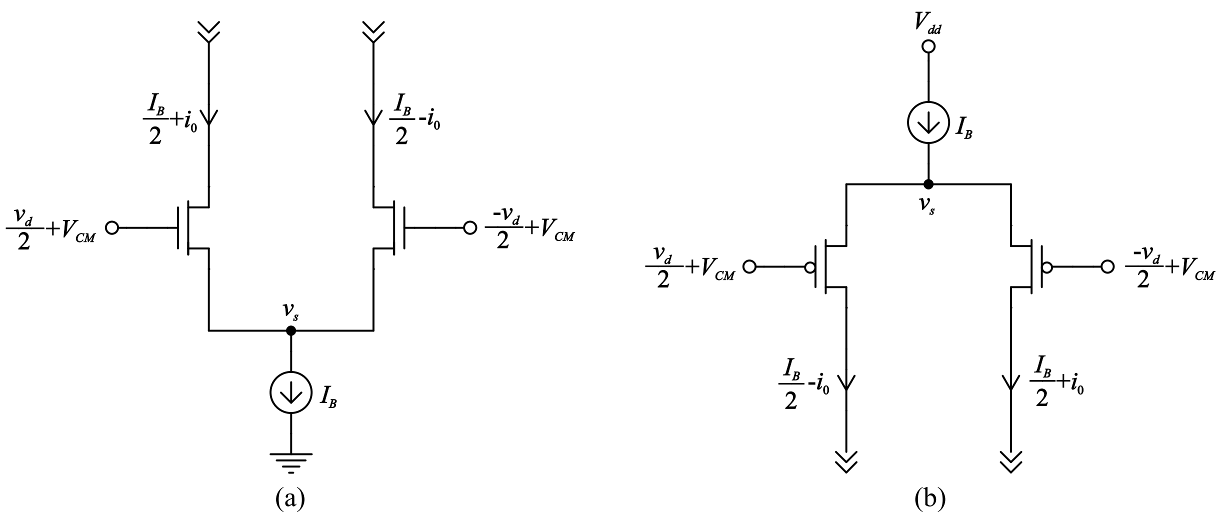


Figura 3.1: Amplificador diferencial: a) com transistores NMOS; b) com transistores PMOS.

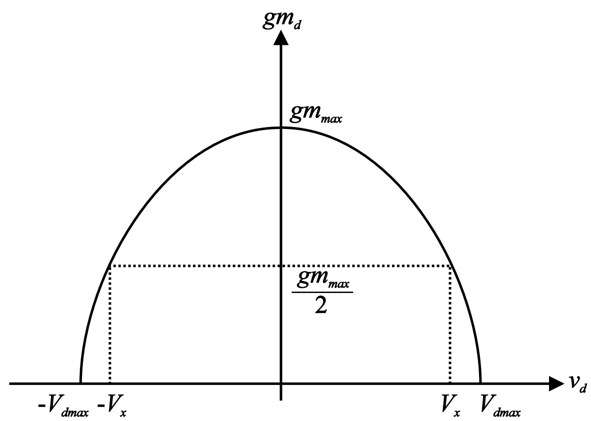


Figura 3.2: Gráfico da transcondutância em função de v_d.

3.2 Amplificador Diferencial em Inversão Fraca e Saturação

Os amplificadores diferenciais com transistores operando em inversão fraca são a melhor alternativa quando os objetivos são: a baixa tensão de alimentação, o reduzido consumo de potência e baixíssima transcondutância. Estes requisitos são de extrema importância nas aplicações em frequências baixas, na faixa de áudio e sinais biomédicos, e em circuitos portáteis, alimentados por baterias de baixa tensão, tipicamente 1.2V. O circuito básico do amplificador diferencial encontra-se na Figura 3.3(a), enquanto o esboço da curva de transcondutância pode ser visto na Figura 3.3(b).

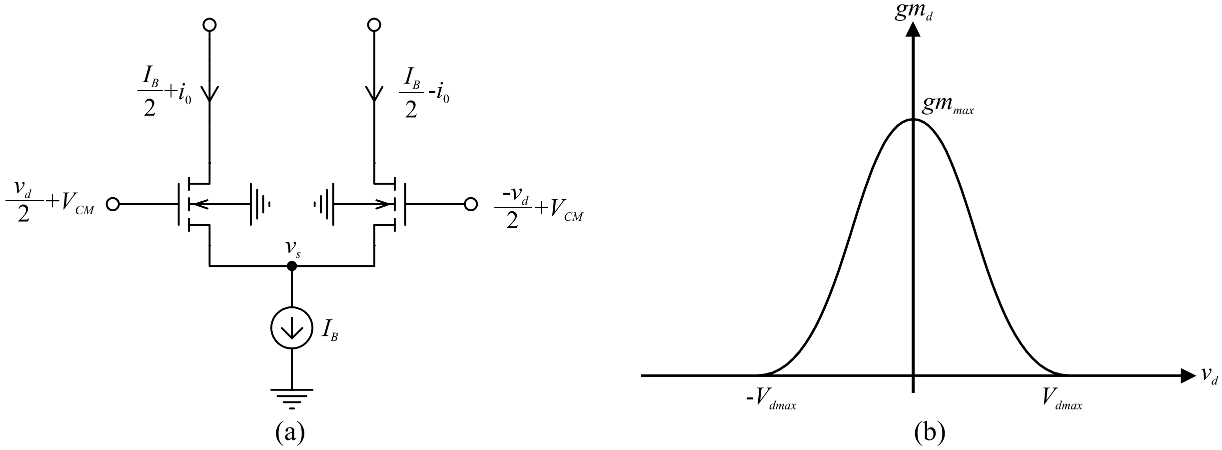


Figura 3.3: Amplificador diferencial em inversão fraca: a) circuito; b) curva de transcondutância.

Para proceder à análise do circuito, adotaremos o modelo EKV na inversão fraca e em saturação direta, cuja equação da corrente direta é dada em (3.1). É importante observar que, para operação em inversão fraca, o coeficiente de inversão IC deve ser suficientemente menor que um, ou seja, $I_{DS}/I_{ESP} \ll 1$.

$$\begin{cases} I_{DS} = I_{ESP} e^{\frac{V_G - V_{T0} - nV_S}{n\phi_T}} \\ I_{ESP} = 2n\mu_0 \phi_T^2 C'_{ox} \dfrac{W}{L_{EF}} \end{cases} \tag{3.1}$$

Aplicando a equação (3.1) ao circuito, obtemos as duas equações abaixo.

$$\frac{I_B}{2} + i_0 = I_{ESP} e^{\frac{V_{CM} + \frac{v_d}{2} - V_{T0} - nV_S}{n\phi_T}}$$

$$\frac{I_B}{2} - i_0 = I_{ESP} e^{\frac{V_{CM} - \frac{v_d}{2} - V_{T0} - nV_S}{n\phi_T}}$$

Dividindo uma equação pela outra e isolando o termo i_0, podemos expressar a variação da corrente de saída por (3.2). Calculando di_0/dv_d, obtemos a transcondutância gm_d em função da tensão diferencial, dada por (3.3).

$$i_0 = \frac{I_B}{2}\left(\frac{e^{\frac{v_d}{n\phi_T}} - 1}{e^{\frac{v_d}{n\phi_T}} + 1}\right) \tag{3.2}$$

$$gm_d\left(v_d\right) = \frac{I_B}{n\phi_T}\frac{e^{\frac{v_d}{n\phi_T}}}{\left(1 + e^{\frac{v_d}{n\phi_T}}\right)^2} \tag{3.3}$$

Note que $gm_d\left(v_d\right)$ alcança o valor máximo $gm_{max} = I_B/4n\phi_T$ em $v_d = 0$, e tende assintoticamente para zero, de acordo com que $\left|v_d\right|$ tende para o infinito. Desta forma, é mais conveniente definir V_{dmax} para um valor mínimo de gm_d, por exemplo, em 1% de gm_{max}. Aplicando esta condição à equação (3.3), obtemos através de solução numérica que $V_{dmax} \cong 6n\phi_T$. Outro resultado importante, obtido por análise numérica, é a distorção harmônica de 1%, que é alcançada quando $v_d = 0.117V_{dmax}$.

Um cuidado especial deve ser tomado na escolha da razão W/L_{EF}, para que os transistores estejam na região de inversão fraca. Podemos estabelecer uma condição suficiente, baseada no valor de gm_{max} e o no coeficiente de inversão adotado para operação em inversão fraca. Adotando $IC_{\min}$ como o menor coeficiente de inversão que garante a operação em inversão fraca, devemos atender a condição estabelecida em (3.4). Aplicando a equação de gm_{max} em (3.4), temos a condição suficiente para a razão W/L_{EF}, dada em (3.5).

$$\begin{gathered} \frac{I_B/2}{I_{ESP}} \le IC_{\min} \\ \frac{I_B/2}{2n\mu_0\phi_T^2 C'_{ox}\frac{W}{L_{EF}}} \le IC_{\min} \end{gathered} \tag{3.4}$$

$$\frac{W}{L_{EF}} \ge \frac{gm_{\max}}{\phi_T k_P IC_{\min}} \tag{3.5}$$

A resposta em frequência do amplificador diferencial pode ser avaliada do modelo AC para pequenos sinais da Figura 3.4. Neste caso, devido a característica totalmente diferencial do circuito, a tensão nodal v_s permanece constante, sendo o nó considerado um terra. Desta forma, a corrente de saída i_0 é a soma das correntes i_{GD} com a corrente de dreno do transistor. No domínio da frequência, temos que $Gm_d\left(s\right)$ é dado por (3.6). A impedância de entrada é predominantemente capacitiva, e dada por $C_{in} = C_{GB} + C_{GS} + C_{GD}$.

$$I_0 = -sC_{GD}\frac{V_d}{2} + gm_{dmax}V_d$$

$$Gm_d(s) = gm_{dmax}\left(1 - s\frac{C_{GD}}{2gm_{dmax}}\right) \tag{3.6}$$

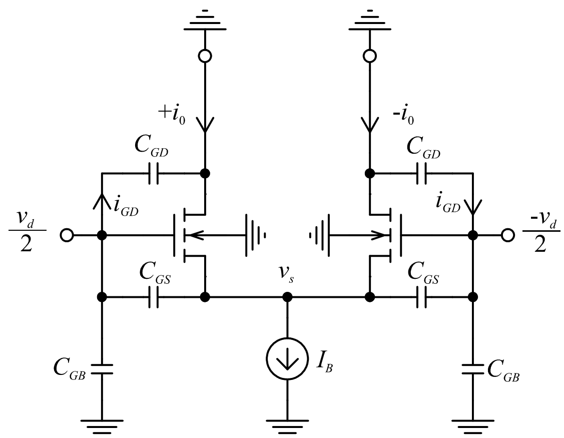


Figura 3.4: Modelo AC para pequenos sinais.

O amplificador diferencial em inversão fraca possui uma limitação evidente, que é a excursão de sinal de entrada. Considerando a tensão térmica ϕ_T igual a 26mV e o parâmetro *n* aproximadamente igual a 1.5, temos que $V_{dmax} = 234mV$, e a THD de 1% em $v_d = 27.4mV$. Estes valores podem ser melhorados pelo uso da associação em paralelo de amplificadores diferenciais com assimetria na curva de *gm*, que será tema do próximo item.

3.3 Amplificador Diferencial com Infinitos Pares Assimétricos em Paralelo

Os amplificadores diferenciais formados por um único par de transistores apresentam curvas de transcondutância que não são planas, mas que possuem um máximo, em geral na origem, e tendem para zero de acordo com que o módulo da tensão de entrada aumenta. Evidentemente, este comportamento produz distorção harmônica na corrente de saída do amplificador. No caso de o par diferencial ser usado como entrada do amplificador operacional (OPAMP), esta distorção é mitigada pelo elevado ganho de tensão associado à forte realimentação negativa aplicada ao circuito. Entretanto, no caso dos amplificadores operacionais de transcondutância (OTA), em geral não se usa forte realimentação negativa, como exemplo considere os filtros OTA-C. Neste caso, a tensão de entrada do amplificador não é pequena suficiente para podermos considerar o regime de trabalho de pequenos sinais, e, como consequência, a distorção harmônica total (THD) costuma ser elevada. Para evitar a THD elevada, o sinal de entrada deve ser muito pequeno, e isto deteriora a relação sinal-ruído do circuito. A solução para este problema é a utilização de amplificadores diferenciais com curvas de transcondutâncias mais planas, ou, pelo menos, plana o suficiente dentro de uma determinada faixa de tensão de entrada. O projeto destes amplificadores tem se mostrado um grande desafio.

Um resultado teórico muito interessante é o caso da curva de transcondutância do amplificador diferencial formado por infinitos pares diferenciais simples em paralelo e separados por uma tensão Δ, e cuja transcondutância média do conjunto é dada pela fórmula $gm_0 = I_B/\Delta$, onde I_B é a corrente de polarização de cada amplificador diferencial. Para demonstrar este resultado, considere um amplificador diferencial genérico com um *offset* de tensão Δ na curva de transcondutância, conforme a Figura 3.5. Note que o amplificador está polarizado com uma corrente I_B, e a curva de transcondutância é simétrica em relação a Δ. O valor de *gm* é máximo em $v_d = \Delta$, e tende para zero quando $|v_d| \to \infty$.

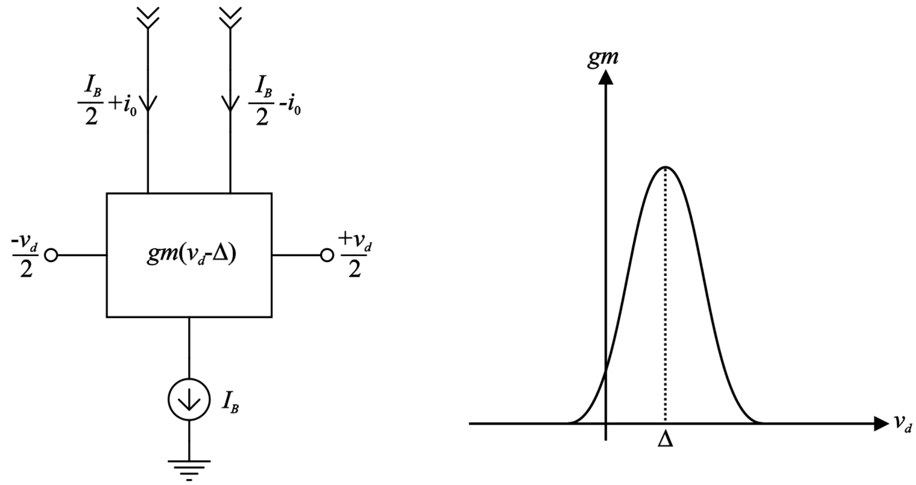


Figura 3.5: Amplificador diferencial com *offset* na curva de transcondutância.

Colocando infinitos pares diferenciais em paralelo, equidistantes de Δ no eixo v_d, obtemos a curva de transcondutância expressa pela equação (3.7) e representada na Figura 3.6. Note que existe um valor médio para a transcondutância, gm_0, e um *ripple*, que pode ser controlado alterando o *offset* de tensão Δ. Observe que a função $gm_d(v_d)$ é periódica, e pode ser representada por uma série de Fourier, conforme em (3.8).

$$gm_d(v_d) = \sum_{n=-\infty}^{\infty} gm(v_d - n\Delta) \tag{3.7}$$

$$gm_d(v_d) = gm_0 + \sum_{n=1}^{\infty} a_n \cos\left(\frac{2\pi n}{\Delta} v_d\right) \tag{3.8}$$

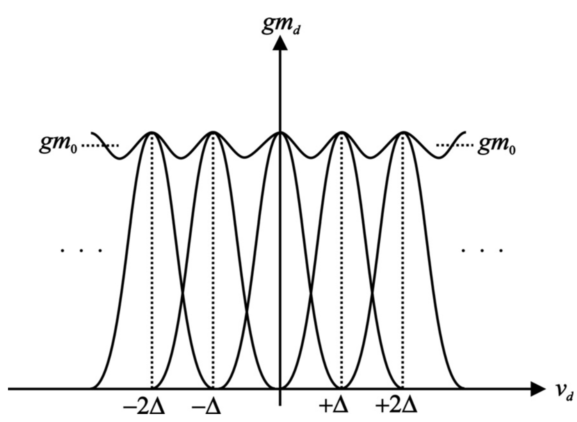


Figura 3.6: Curva de transcondutância da associação de infinitos pares diferenciais em paralelo.

Para determinarmos gm_0, faremos a transformada de Fourier de $gm_d(v_d)$ no domínio da tensão v_d. Vamos reescrever a equação (3.7) como a convolução de $gm(v_d)$ com um trem de impulsos separados pela tensão Δ, conforme em (3.9). Podemos aplicar a transformada de Fourier à (3.9) e usar a propriedade da transformada da convolução $F(x(t) * y(t)) = X(\omega)Y(\omega)$, obtendo $Gm_d(\omega)$ dado em (3.10). Também podemos obter o mesmo $Gm_d(\omega)$ aplicando a transformada de Fourier diretamente à equação (3.8), conforme em (3.11).

$$gm_d(v_d) = gm(v_d) * \sum_{n=-\infty}^{\infty} \delta(v_d - n\Delta) \tag{3.9}$$

$$Gm_d(\omega) = Gm(\omega)\frac{1}{\Delta}\sum_{n=-\infty}^{\infty} \delta\left(\omega - \frac{2\pi n}{\Delta}\right) \tag{3.10}$$

$$Gm_d(\omega) = gm_0\delta(\omega) + \pi\sum_{n=1}^{\infty} a_n\left(\delta\left(\omega - \frac{2\pi n}{\Delta}\right) + \delta\left(\omega + \frac{2\pi n}{\Delta}\right)\right) \tag{3.11}$$

As equações (3.10) e (3.11) são equivalentes, e podemos relacionar seus coeficientes conforme em (3.12). Para determinarmos o valor médio gm_0 da transcondutância, necessitamos somente da componente em $\omega = 0$ da transformada de Fourier de $gm_d(v_d)$.

$$\begin{aligned} gm_0 &= \frac{Gm(0)}{\Delta} \\ a_n &= \frac{1}{\pi\Delta}\left(Gm\left(\frac{2\pi n}{\Delta}\right) + Gm\left(-\frac{2\pi n}{\Delta}\right)\right) \end{aligned} \tag{3.12}$$

Usando a integral de Fourier, podemos calcular $Gm(0)$ conforme em (3.13). Lembrado que a transcondutância é a derivada da corrente em relação à tensão de controle, ou seja, $gm(v_d) = di_0(v_d)/dv_d$, e que os limites para a corrente de saída são $i_0(-\infty) = -I_B/2$ e $i_0(+\infty) = I_B/2$, temos o valor de $Gm(0)$ dado por (3.14).

$$Gm(0) = \int_{-\infty}^{+\infty} gm(v_d)e^{-j\omega v_d}dv_d\bigg|_{\omega=0} = \int_{-\infty}^{+\infty} gm(v_d)dv_d \tag{3.13}$$

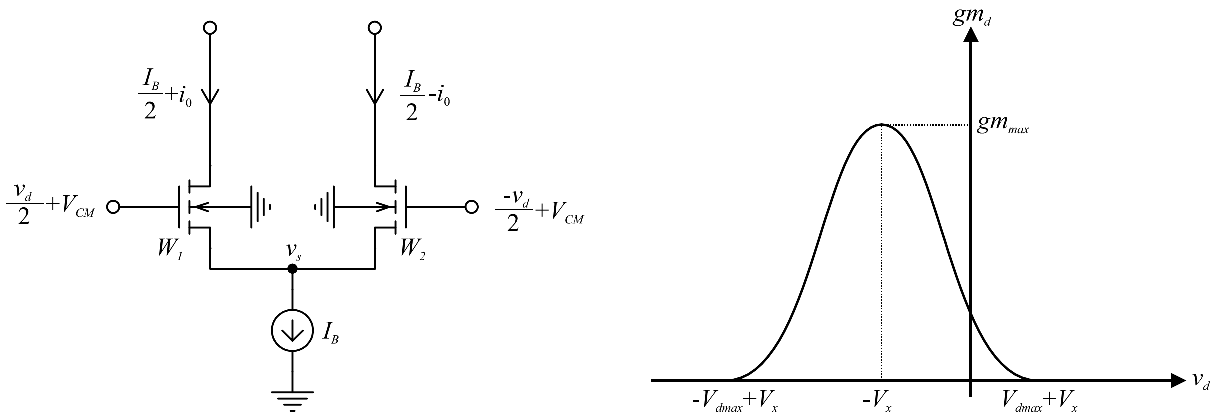
$$Gm(0) == \int_{-\infty}^{+\infty} \frac{di_0(v_d)}{dv_d}dv_d = i_0(+\infty) - i_0(-\infty) = \frac{I_B}{2} - \left(-\frac{I_B}{2}\right) = I_B \tag{3.14}$$

Finalmente, de (3.12) e (3.14) obtemos o valor de gm_0 em (3.15). Observe que gm_0 é dependente somente do *offset* de tensão e da corrente de polarização, não sendo sensível a quaisquer outros fatores externos, inclusive a temperatura, bastando que todas as réplicas $gm(v_d)$ tenham exatamente a mesma forma. Outra propriedade interessante é a dependência linear da transcondutância média com a corrente de polarização. No caso prático, não é possível termos infinitas réplicas de $gm(v_d)$. Entretanto, com um número suficientemente grande de réplicas, é possível aproximar-se do valor ideal previsto em (3.15).

$$gm_0 = \frac{I_B}{\Delta} \tag{3.15}$$

3.4 Amplificador Diferencial em Inversão Fraca e Saturação, com Assimetria na Curva de *gm*

Conforme visto no item anterior, o amplificador diferencial em inversão fraca possui excursão de sinal de entrada muito pequena, o que limita sua aplicação a sinais de nível de tensão muito baixo, e degrada seu desempenho na presença de ruído, pois a relação sinal ruído de entrada torna-se elevada. Com o intuito de aumentar a excursão de sinal de entrada, podemos empregar vários amplificadores diferenciais, com assimetria na curva de *gm*, em paralelo, de forma a compor um único amplificador diferencial. A Figura 1.1(a) apresenta o circuito básico do amplificador, onde podemos notar que os transistores possuem larguras de canal (*W*) diferentes, o que proporciona o deslocamento da curva de transcondutância, pela tensão V_x, mostrado na Figura 3.7(b).



(a) (b)

Figura 3.7: Amplificador diferencial com assimetria na curva de transcondutância: a) circuito; b) curva de transcondutância.

A análise do circuito segue o mesmo procedimento do item anterior, mas neste caso com valores diferentes para I_{ESP}. Da análise nodal, obtemos as equações das correntes abaixo.

$$\frac{I_B}{2}+i_0=2n\mu_0\phi_T^2C'_{ox}\frac{W_1}{L_{EF}}e^{\frac{V_{CM}+\frac{v_d}{2}-V_{T0}-nV_S}{n\phi_T}}$$

$$\frac{I_B}{2}-i_0=2n\mu_0\phi_T^2C'_{ox}\frac{W_2}{L_{EF}}e^{\frac{V_{CM}-\frac{v_d}{2}-V_{T0}-nV_S}{n\phi_T}}$$

Dividindo uma equação pela outra, e isolando o termo i_0, obtemos a equação (3.16). Calculando di_0/dv_d, obtemos a transcondutância $gm_d\left(v_d\right)$ em função da tensão diferencial, dada por (3.17)

$$i_0=\frac{I_B}{2}\left(\frac{\frac{W_1}{W_2}e^{\frac{v_d}{n\phi_T}}-1}{\frac{W_1}{W_2}e^{\frac{v_d}{n\phi_T}}+1}\right)=\frac{I_B}{2}\left(\frac{e^{\frac{v_d+n\phi_T\ln(W_1/W_2)}{n\phi_T}}-1}{e^{\frac{v_d+n\phi_T\ln(W_1/W_2)}{n\phi_T}}+1}\right) \tag{3.16}$$

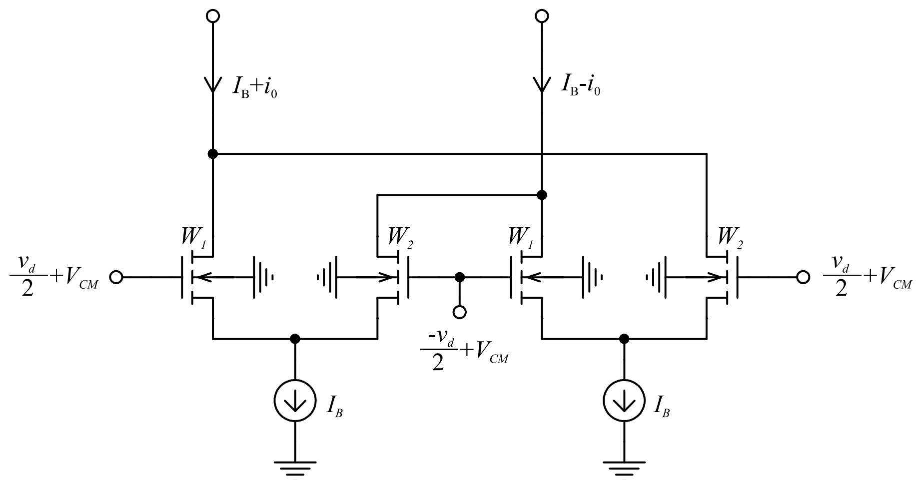
$$gm_d\left(v_d\right)=\frac{I_B}{n\phi_T}\frac{e^{\frac{v_d+n\phi_T\ln(W_1/W_2)}{n\phi_T}}}{\left(1+e^{\frac{v_d+n\phi_T\ln(W_1/W_2)}{n\phi_T}}\right)^2} \tag{3.17}$$

Definindo a tensão V_x como sendo $n\phi_T\ln\left(W_1/W_2\right)$, e substituindo em (3.17), obtemos a equação (3.18) que descreve a curva de transcondutância transladada mostrada na Figura 3.7(b).

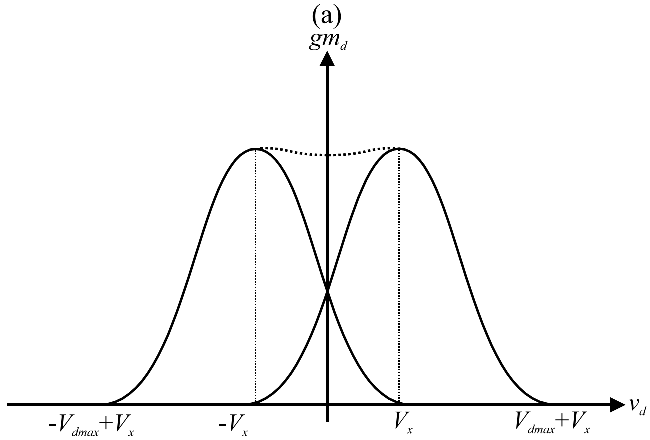
$$gm_d\left(v_d\right)=\frac{I_B}{n\phi_T}\frac{e^{\frac{v_d+V_x}{n\phi_T}}}{\left(1+e^{\frac{v_d+V_x}{n\phi_T}}\right)^2} \tag{3.18}$$

3.4.1 Amplificador Diferencial com Dois Pares Assimétricos

O circuito abaixo representa um amplificador diferencial composto por dois pares assimétricos, com curvas de transcondutâncias transladadas de V_x e $-V_x$. A transcondutância total é a soma das duas transcondutâncias individuais, que formam uma faixa quase plana entre as tensões $-V_x$ e V_x, conforme ilustrado na Figura 3.8(b).



(a)



(b)

Figura 3.8: Amplificador diferencial composto por dois pares assimétricos: a) circuito; b) curva de transcondutância.

A transcondutância total $gm_{tot}\left(v_d\right)$, em função de v_d, pode ser deduzida com o auxílio da equação (3.18) e expressa por (3.19).

$$gm_{tot}\left(v_d\right)=\frac{I_B}{n\phi_T}\left(\frac{e^{\frac{v_d+V_x}{n\phi_T}}}{\left(1+e^{\frac{v_d+V_x}{n\phi_T}}\right)^2}+\frac{e^{\frac{v_d-V_x}{n\phi_T}}}{\left(1+e^{\frac{v_d-V_x}{n\phi_T}}\right)^2}\right) \tag{3.19}$$

O valor máximo de $gm_{tot}\left(v_d\right)$ é alcançado quando $v_d = V_x$ ou $v_d = -V_x$, e o *ripple* (Δgm) é dado pela diferença entre a maior e menor transcondutância dentro da faixa $-V_x \le v_d \le V_x$. Temos então que:

$$gm_{max} = gm_{tot}\left(V_x\right) = gm_{tot}\left(-V_x\right) = \frac{I_B}{n\phi_T}\left(\frac{e^{\frac{-2V_x}{n\phi_T}}}{\left(1+e^{\frac{-2V_x}{n\phi_T}}\right)^2} + \frac{1}{4}\right) \tag{3.20}$$

$$\Delta gm = gm_{max} - gm_{min} = gm_{tot}\left(V_x\right) - gm_{tot}\left(0\right)$$

$$\Delta gm = \frac{I_B}{n\phi_T}\left(\frac{e^{\frac{-2V_x}{n\phi_T}}}{\left(1+e^{\frac{-2V_x}{n\phi_T}}\right)^2} - \frac{e^{\frac{-V_x}{n\phi_T}}}{\left(1+e^{\frac{-V_x}{n\phi_T}}\right)^2} - \frac{e^{\frac{-V_x}{n\phi_T}}}{\left(1+e^{\frac{-V_x}{n\phi_T}}\right)^2} + \frac{1}{4}\right) \tag{3.21}$$

Assumindo que , temos que $e^{-2V_x/n\phi_T} \ll 1$ e $e^{-V_x/n\phi_T} \ll 1$. Aplicando estas aproximações às equações (3.20) (3.21), temos:

$$gm_{max} \cong \frac{I_B}{4n\phi_T} \tag{3.22}$$

$$\Delta gm \cong \frac{I_B}{n\phi_T}\left(\frac{1}{4} - 2e^{\frac{-V_x}{n\phi_T}}\right) = \frac{I_B}{4n\phi_T}\left(1-8e^{\frac{-V_x}{n\phi_T}}\right) = gm_{max}\left(1-8e^{\frac{-V_x}{n\phi_T}}\right) \tag{3.23}$$

3.4.2 Amplificador Diferencial com Dois Pares Assimétricos e Um Simétrico

A estrutura com três pares permite que a transcondutância na origem ($v_d = 0$) seja igual a das extremidades ($v_d = \pm V_x$), de forma que o *ripple* seja menor. O circuito da Figura 3.9(a) exemplifica o esquema básico do amplificador, enquanto a Figura 3.9(b) mostra as três curvas de transcondutância individuais e a composta. Torna-se claro, no gráfico, que a transcondutância máxima dos pares assimétricos tem que ser diferente da transcondutância máxima do par simétrico, e isto obriga que as correntes de polarização dos pares assimétricos sejam maiores que as do par simétrico. Com o auxílio da equação (3.18) obtemos a transcondutância total $gm_{tot}\left(v_d\right)$ expressa em (3.24).

$$gm_{tot}\left(v_d\right) = \frac{1}{n\phi_T}\left(\frac{I_{B1}e^{\frac{v_d+V_x}{n\phi_T}}}{\left(1+e^{\frac{v_d+V_x}{n\phi_T}}\right)^2} + \frac{I_{B2}e^{\frac{v_d}{n\phi_T}}}{\left(1+e^{\frac{v_d}{n\phi_T}}\right)^2} + \frac{I_{B1}e^{\frac{v_d-V_x}{n\phi_T}}}{\left(1+e^{\frac{v_d-V_x}{n\phi_T}}\right)^2}\right) \tag{3.24}$$

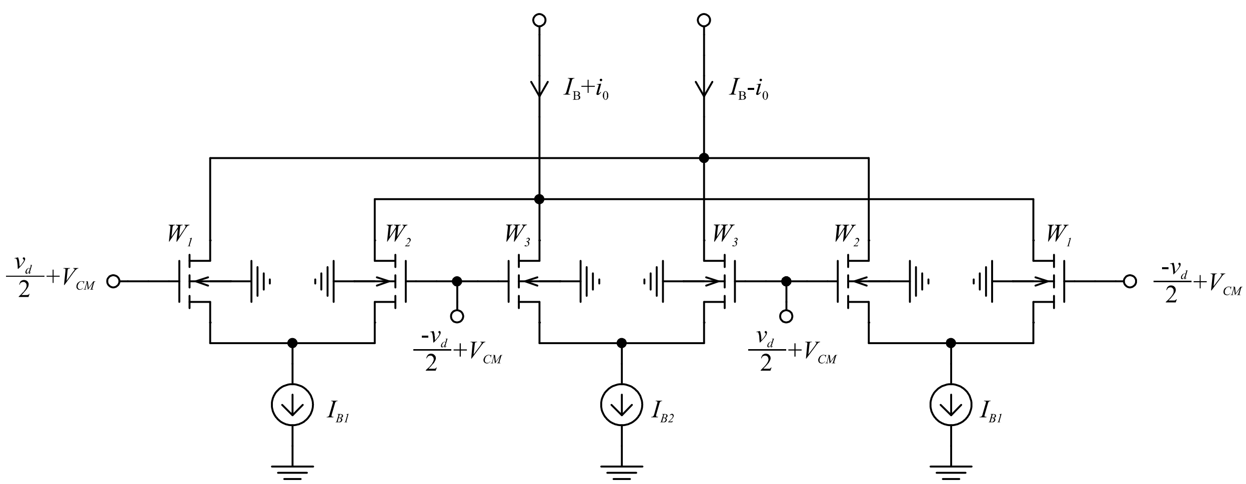
Para alcançar a condição *equiripple*, devemos fazer $gm_{tot}\left(\pm V_x\right) = gm_{tot}\left(0\right) = gm_{max}$, a partir da qual obtemos o sistema de equações (3.25).

$$\begin{cases} gm_{max} = \dfrac{1}{n\phi_T}\left(\dfrac{2I_{B1}e^{\frac{-V_x}{n\phi_T}}}{\left(1+e^{\frac{-V_x}{n\phi_T}}\right)^2} + \dfrac{I_{B2}}{4}\right) \\ gm_{max} = \dfrac{1}{n\phi_T}\left(\dfrac{I_{B1}e^{\frac{-2V_x}{n\phi_T}}}{\left(1+e^{\frac{-2V_x}{n\phi_T}}\right)^2} + \dfrac{I_{B2}e^{\frac{-V_x}{n\phi_T}}}{\left(1+e^{\frac{-V_x}{n\phi_T}}\right)^2} + \dfrac{I_{B1}}{4}\right) \end{cases} \tag{3.25}$$

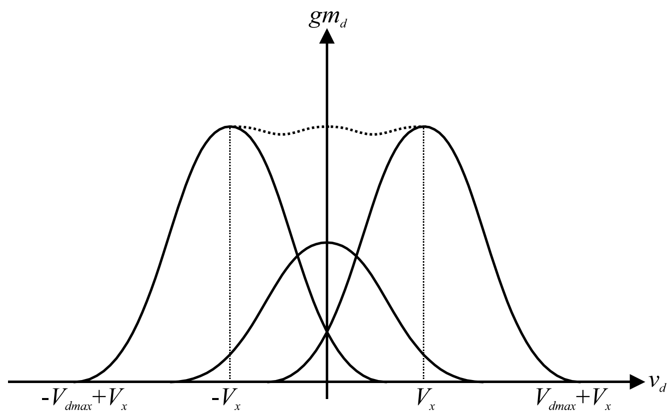
Novamente, se considerarmos $V_x \gg n\phi_T$, temos que $e^{-2V_x/n\phi_T} \ll 1$ e $e^{-V_x/n\phi_T} \ll 1$. Então, podemos aproximar o sistema (3.25) por (3.26), e cujas soluções para I_{B1} e I_{B2} são dadas em (3.27).

$$\begin{cases} gm_{max} = \dfrac{1}{n\phi_T}\left(2I_{B1}e^{\frac{-V_x}{n\phi_T}} + \dfrac{I_{B2}}{4}\right) \\ gm_{max} = \dfrac{1}{n\phi_T}\left(I_{B2}e^{\frac{-V_x}{n\phi_T}} + \dfrac{I_{B1}}{4}\right) \end{cases} \tag{3.26}$$

$$\begin{cases} I_{B1} = \dfrac{4n\phi_T gm_{max}\left(1-4e^{\frac{-V_x}{n\phi_T}}\right)}{1-32e^{\frac{-2V_x}{n\phi_T}}} \\ I_{B2} = \dfrac{4n\phi_T gm_{max}\left(1-8e^{\frac{-V_x}{n\phi_T}}\right)}{1-32e^{\frac{-2V_x}{n\phi_T}}} \end{cases} \tag{3.27}$$



(a)



(b)

Figura 3.9: Amplificador diferencial composto por dois pares assimétricos e um simétrico: a) circuito; b) curva de transcondutância.

3.4.3 Amplificador Diferencial com Assimetria Controlada pela Tensão de Porta

A técnica apresentada nos itens anteriores para transladar a curva de transcondutância, utiliza transistores de dimensões diferentes para criar o fator de deslocamento V_x. Entretanto, a tensão V_x é uma função logarítmica da razão entre as larguras dos transistores, o que dificulta a adoção de V_x elevado, pois implica numa razão W_1/W_2 muito grande. Por exemplo, assumindo $n=1.3$ e $\phi_T=0.026V$, para obtermos $V_x=0.2V$ necessitamos de uma razão $W_1/W_2=371$, que não é um valor prático para implementação dos transistores. Isto impõe limitações ao projeto de amplificadores com múltiplos pares assimétricos. Uma alternativa a este problema é o amplificador diferencial, com transistores idênticos, tendo a entrada feita pelo substrato (*bulk-driven*) e a tensão V_x gerada pela polarização de porta, conforme mostrado na Figura 3.10.

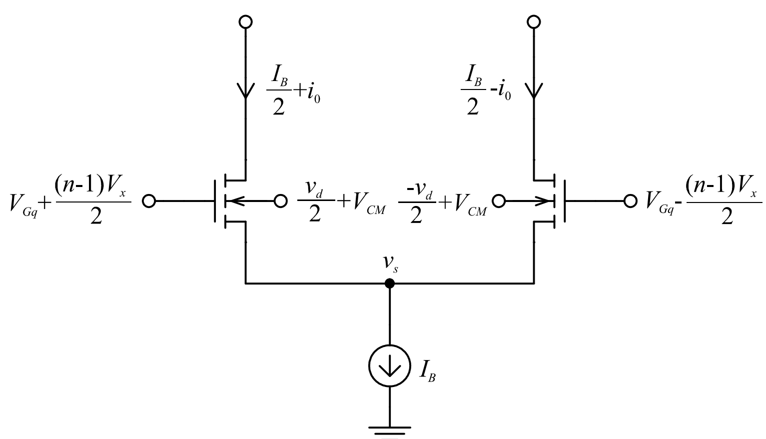


Figura 3.10: Amplificador diferencial com assimetria controlada pela tensão de porta e entrada feita pelo substrato.

Tomando como base o modelo EKV, obtemos o sistema de equações (3.28) para o amplificador. Dividindo uma equação pela outra obtemos a corrente i_0, dada por (3.29). Aplicando a derivada em relação a v_d, obtemos a transcondutância gm_d em função de v_d, dada por(3.30).

$$\begin{cases} \dfrac{I_B}{2}+i_0 = I_{ESP}e^{\dfrac{V_{Gq}+\frac{(n-1)V_x}{2}-\frac{v_d}{2}-V_{CM}-V_{T0}-n\left(v_s-\frac{v_d}{2}-V_{CM}\right)}{n\phi_T}} \\ \dfrac{I_B}{2}-i_0 = I_{ESP}e^{\dfrac{V_{Gq}-\frac{(n-1)V_x}{2}+\frac{v_d}{2}-V_{CM}-V_{T0}-n\left(v_s+\frac{v_d}{2}-V_{CM}\right)}{n\phi_T}} \end{cases} \tag{3.28}$$

$$i_0 = \frac{I_B}{2}\frac{\left(e^{\frac{(n-1)V_x+(n-1)v_d}{n\phi_T}}-1\right)}{\left(e^{\frac{(n-1)V_x+(n-1)v_d}{n\phi_T}}+1\right)} = \frac{I_B}{2}\frac{\left(e^{(n-1)\frac{v_d+V_x}{n\phi_T}}-1\right)}{\left(e^{(n-1)\frac{v_d+V_x}{n\phi_T}}+1\right)} \tag{3.29}$$

$$gm_d\left(v_d\right) = \frac{(n-1)I_B}{n\phi_T}\frac{e^{(n-1)\frac{v_d+V_x}{n\phi_T}}}{\left(1+e^{(n-1)\frac{v_d+V_x}{n\phi_T}}\right)^2} \tag{3.30}$$

Esta estrutura apresenta algumas vantagens sobre a anterior, além dos transistores de mesmas dimensões. Da equação (3.30), verificamos que a transcondutância máxima, que ocorre para $v_d = -V_x$, é dada por $gm_{max} = \left(n-1\right)I_B / n\phi_T$, e é menor que no caso anterior, pois o termo n-1 é menor que 1. Isto favorece a implementação de amplificadores de muito baixa transcondutância. Outro aspecto a ser observado é com relação à excursão de sinal de entrada, que é maior neste caso. Considerando V_{dmax} a variação de tensão de entrada em torno de $-V_x$, para a qual a transcondutância equivale 1% do valor máximo, medido em $v_d = -V_x$, temos que $V_{dmax} \cong 6n\phi_T / \left(n-1\right)$, que é maior quando comparada ao valor obtido para o circuito do item 3.2, pois o termo n-1 é menor que 1.

3.4.4 Amplificador Diferencial com *N* Pares Assimétricos e Assimetria Controlada pela Tensão de Porta

Tal como no amplificador com assimetria controlada pelas dimensões dos transistores, podemos fazer uma associação em paralelo de N amplificadores com curvas de transcondutâncias deslocadas de múltiplos de $\pm V_x$, de forma a definir uma faixa quase plana de transcondutância e, desta forma, aumentar a excursão de sinal de entrada. Como exemplo, considere a configuração de dois pares assimétricos e um simétrico, idêntica à do item 3.4.2, apresentada na Figura 3.11. Neste caso, a curva de transcondutância total tem a mesma forma da Figura 3.9 e as equações de projeto dadas por (3.31). Note a presença do termo n-1, devido à entrada feita pelo substrato.

$$\begin{cases} I_{B1} = \dfrac{4n\phi_T gm_{max}\left(\dfrac{1-4e^{\frac{-(n-1)V_x}{n\phi_T}}}{n-1}\right)}{1-32e^{\frac{-2V_x}{n\phi_T}}} \\ I_{B2} = \dfrac{4n\phi_T gm_{max}\left(\dfrac{1-8e^{\frac{-(n-1)V_x}{n\phi_T}}}{n-1}\right)}{1-32e^{\frac{-2V_x}{n\phi_T}}} \end{cases} \tag{3.31}$$

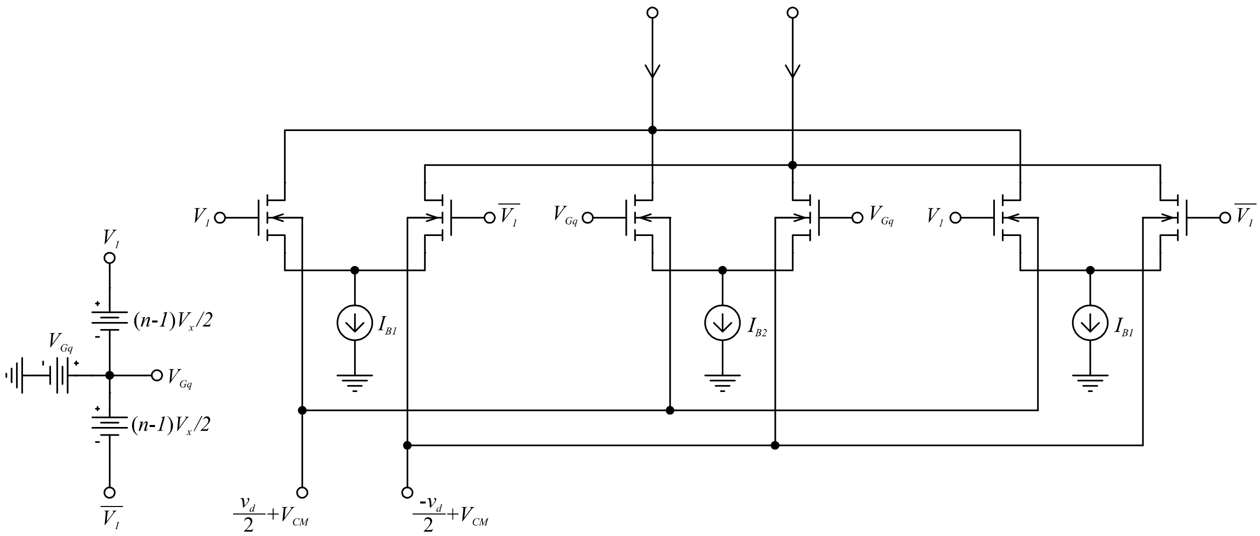


Figura 3.11: Amplificador com dois pares assimétricos e um simétrico.

3.5 Amplificador Diferencial em Inversão Forte e Saturação, com Assimetria na Curva de *gm*

Conforme visto no item anterior, é possível implementar um amplificador diferencial com excursão de tensão de entrada estendida, pela associação de vários pares diferenciais assimétricos. Esta técnica é facilmente aplicada aos transistores operando em inversão fraca e em saturação, onde as equações de projeto são simples e de fácil manuseio. O mesmo efeito pode ser obtido com os transistores operando em inversão forte e em saturação. Considere o amplificador diferencial assimétrico da Figura 3.12(a), onde $\beta_a > \beta_b$. A assimetria causada pela diferença nas dimensões dos transistores leva à curva de transcondutância esboçada na Figura 3.12(b), e descrita pela equação (3.32). As tensões limites, V_{min} e V_{max}, são dadas em (3.33), o ponto de máxima transcondutância expresso por (3.34), e a transcondutância medida em $v_d = 0$ dada por (3.35).

$$\begin{cases} i_0(v_d) = \dfrac{\beta_a\beta_b\left(\sqrt{8\alpha(\beta_a+\beta_b)I_B - 4\beta_a\beta_b v_d^2} - (\beta_a-\beta_b)v_d\right)v_d}{2\alpha(\beta_a+\beta_b)^2} \\ gm_d(v_d) = -\dfrac{(\beta_a-\beta_b)\beta_a\beta_b v_d}{\alpha(\beta_a+\beta_b)^2} + \dfrac{2\left(\alpha(\beta_a+\beta_b)I_B - \beta_a\beta_b v_d^2\right)\beta_a\beta_b}{\alpha(\beta_a+\beta_b)^2\sqrt{2\alpha(\beta_a+\beta_b)I_B - \beta_a\beta_b v_d^2}} \end{cases} \tag{3.32}$$

$$\begin{cases} V_{min} = \sqrt{\dfrac{2\alpha I_B}{\beta_a}} \\ V_{max} = \sqrt{\dfrac{2\alpha I_B}{\beta_b}} \end{cases} \tag{3.33}$$

$$\begin{cases} V_0 = \dfrac{\sqrt{2\alpha I_B}\left(\beta_a^{2/3} - \beta_b^{2/3}\right)}{\sqrt{\beta_b \beta_a \left(\beta_a^{1/3} + \beta_b^{1/3}\right)}} \\ gm_0 = \sqrt{\dfrac{2 I_B \beta_a \beta_b}{\alpha\left(\beta_a^{1/3} + \beta_b^{1/3}\right)^3}} \end{cases} \tag{3.34}$$

$$gm_0' = \frac{\beta_a \beta_b \sqrt{2I_B}}{\sqrt{\alpha}\left(\beta_a + \beta_b\right)^{3/2}} \tag{3.35}$$

$$\begin{cases} I_a = \dfrac{\beta_a}{\beta_a + \beta_b} I_B \\ I_b = \dfrac{\beta_b}{\beta_a + \beta_b} I_B \end{cases}$$

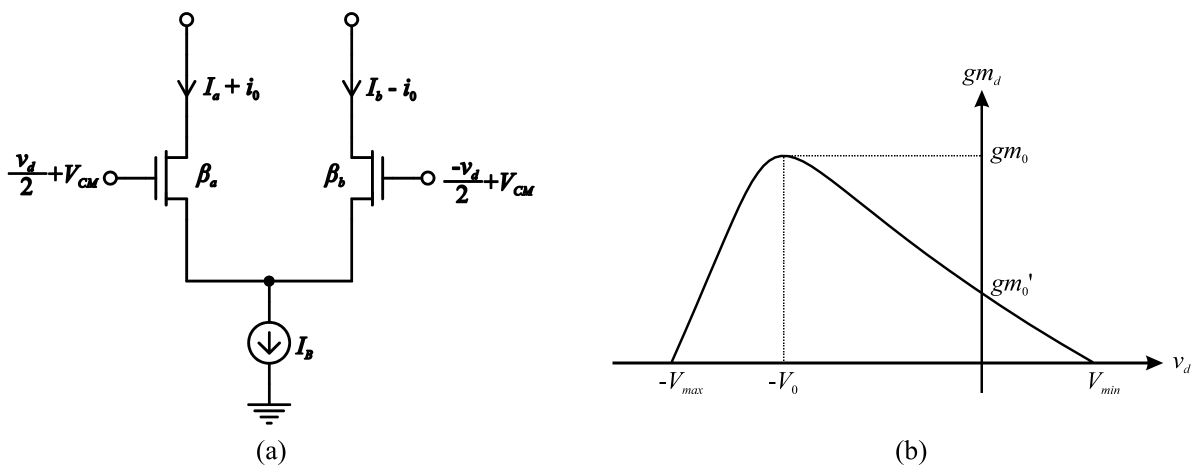


Figura 3.12: Amplificador diferencial assimétrico em inversão forte: (a) circuito; (b) curva de transcondutância.

3.5.1 Amplificador Diferencial em Inversão Forte com Dois Pares Assimétricos

Nesta topologia, dois pares assimétricos idênticos são usados para compor uma curva de transcondutância mais plana que a aquela obtida com somente um par diferencial simétrico. A Figura 3.13(a) apresenta o circuito do amplificador, onde podemos notar que os dois pares assimétricos possuem curvas de transcondutância espelhadas em relação à origem, conforme pode ser observado na Figura 3.13(b). Definindo as transcondutâncias $gm_a(v_d) = di_{a1}/dv_d$ e $gm_b(v_d) = di_{b1}/dv_d$, temos que, pela simetria imposta pela estrutura, $gm_a(v_d) = gm_a(-v_d)$. Para forçarmos a condição *equiriple*, devemos fazer os três máximos da curva de transcondutância iguais a gm_0, e isto obriga que $gm_0 = 2gm_0'$. Entretanto, uma análise mais detalhada do circuito mostra que a condição anterior implica obrigatoriamente em $V_{min} < V_0$, conforme observado na Figura 3.13(b). As equações de projeto são obtidas a partir das equações (3.32), (3.34) e (3.35), impondo as condições do sistema (3.36) abaixo, onde $\pm V_{dmax}$ é a largura da faixa *equiriple*, e é um parâmetro de projeto. A solução do sistema fornece as equações de projeto dadas em (3.37). A máxima distorção harmônica da corrente de saída ocorre para um sinal com amplitude igual a $0.41 \times V_{dmax}$, e vale 2.34%.

$$\begin{cases} gm_d\left(-V_{dmax}\right) = gm_0 \\ gm_d\left(-V_{min}\right) = gm_0 \\ gm_0 = 2gm_0' \end{cases} \tag{3.36}$$

$$\begin{cases} I_B = 1.05133 \times gm_0 V_{dmax} \\ \beta_a = 14.3675 \times \alpha gm_0 / V_{dmax} \\ \beta_b = 1.51977 \times \alpha gm_0 / V_{dmax} \end{cases} \tag{3.37}$$

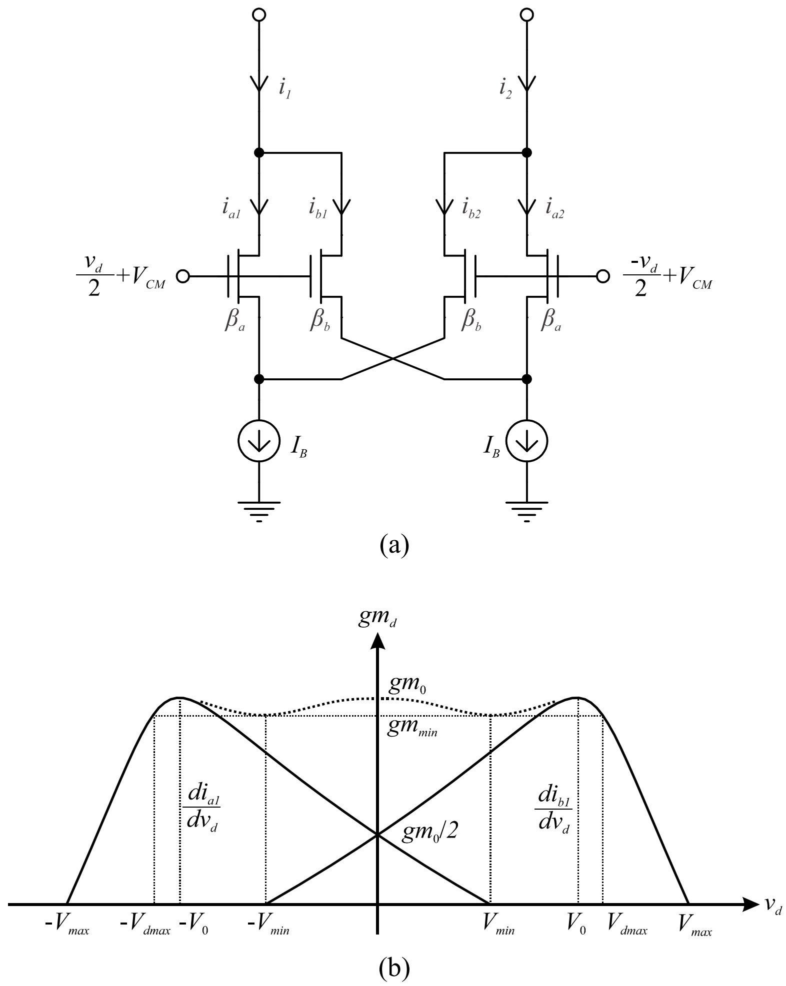


Figura 3.13: Amplificador diferencial com dois pares assimétricos; a) circuito; b) curva de transcondutância.

3.5.2 Amplificador Diferencial em Inversão Forte com Dois Pares Assimétricos e um Simétrico

O *ripple* na curva de transcondutância do amplificador do item anterior pode ser reduzido bastando diminuir a distância entre as tensões $-V_0$ e $+V_0$. Entretanto, este procedimento faz com que a transcondutância total em $v_d = 0$ seja maior que a medida em $v_d = \pm V_0$, impossibilitando a condição *equiriple*. Este inconveniente pode ser evitado com a introdução de um par diferencial simétrico em paralelo, e com conexões invertidas, de forma que a transcondutância seja negativa, conforme apresentado no circuito da Figura 3.14(a). Desta forma, o excesso de transcondutância na origem, devido aos pares assimétricos, pode ser compensado com a transcondutância negativa do par simétrico, de forma a manter a condição *equiriple*, conforme ilustrado na Figura 3.14(b).

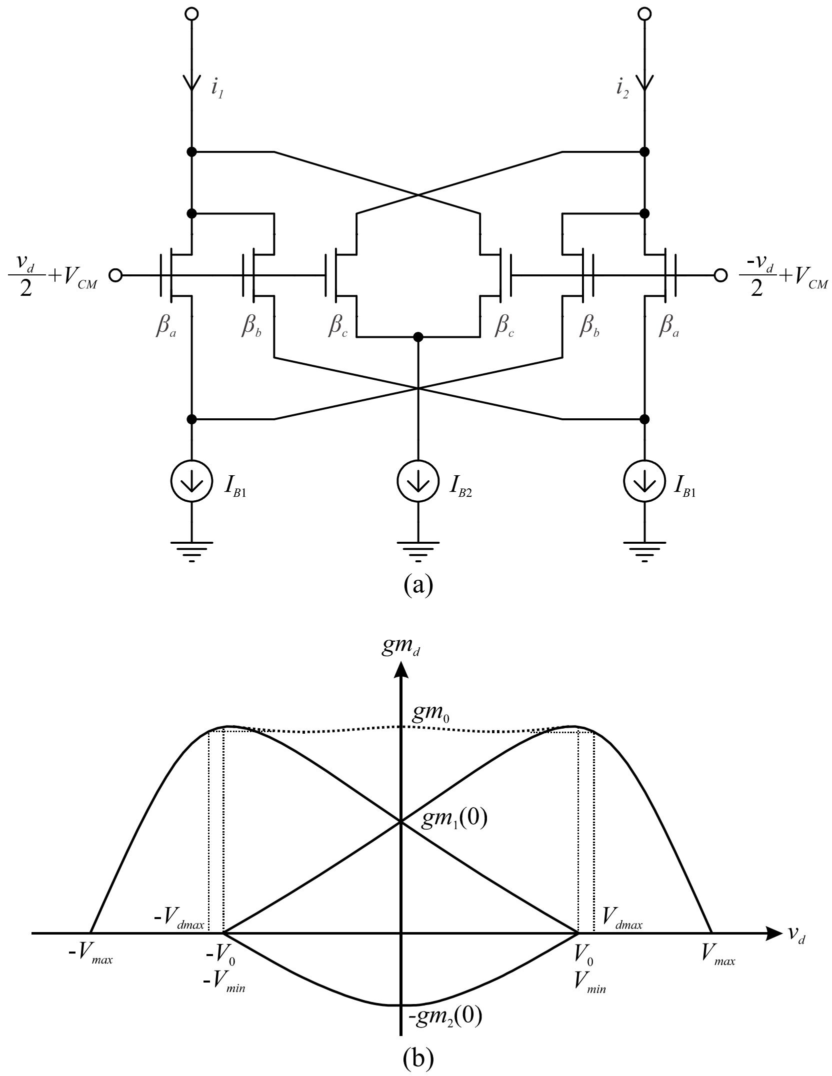


Figura 3.14: Amplificador diferencial com dois pares assimétricos e um simétrico; a) circuito; b) curva de transcondutância.

Definindo $gm_1(v_d)$ e $gm_1(-v_d)$ como sendo as transcondutâncias dos pares assimétricos, e $gm_2(v_d)$ a do par simétrico, expressas pelas equações (3.38) e (3.39), respectivamente, temos que $gm_d(v_d)$ no intervalo $-V_0 \le v_d \le V_0$ é dado por (3.40).

$$gm_1(v_d) = -\frac{(\beta_a - \beta_b)\beta_a\beta_b v_d}{\alpha(\beta_a + \beta_b)^2} + \frac{2\left(\alpha(\beta_a + \beta_b)I_{B1} - \beta_a\beta_b v_d^2\right)\beta_a\beta_b}{\alpha(\beta_a + \beta_b)^2\sqrt{2\alpha(\beta_a + \beta_b)I_{B1} - \beta_a\beta_b v_d^2}} \tag{3.38}$$

$$gm_2(v_d) = \frac{2\alpha\beta_c I_{B2} - \beta_c^2 v_d^2}{2\alpha\sqrt{4\alpha\beta_c I_{B2} - \beta_c^2 v_d^2}} \tag{3.39}$$

$$gm_d(v_d) = \frac{4\left(\alpha(\beta_a + \beta_b)I_{B1} - \beta_a\beta_b v_d^2\right)\beta_a\beta_b}{\alpha(\beta_a + \beta_b)^2\sqrt{2\alpha(\beta_a + \beta_b)I_{B1} - \beta_a\beta_b v_d^2}} - \frac{2\alpha\beta_c I_{B2} - \beta_c^2 v_d^2}{2\alpha\sqrt{4\alpha\beta_c I_{B2} - \beta_c^2 v_d^2}} \tag{3.40}$$

Uma abordagem possível para o equacionamento deste circuito consiste em fazer $V_0 = V_{min}$ e $gm_2\left(V_0\right) = 0$. A condição *equiriple* é satisfeita fazendo $gm_d\left(v_d\right) = gm_1\left(V_0\right)$. A largura da faixa *equiriple* é determinada pela tensão V_{dmax} onde $gm_1\left(V_{dmax}\right) = gm_{min}$, sendo que gm_{min} é o mínimo da função $gm_d\left(v_d\right)$ dentro da faixa *equiriple*. As condições de contorno para a solução do problema encontram-se no sistema de equações (3.41).

$$\begin{cases} V_{min} = \sqrt{\dfrac{2\alpha I_{B1}}{\beta_a}} \\ V_0 = \sqrt{\dfrac{2\alpha I_{B1}\left(\beta_a^{1/3} - \beta_b^{1/3}\right)^2\left(\beta_a^{1/3} + \beta_b^{1/3}\right)}{\beta_a\beta_b}} \\ V_0 = V_{min} \\ gm_0 = \dfrac{2\beta_b\beta_a\sqrt{\dfrac{2I_{B1}}{\alpha}\left(\beta_a + \beta_b\right)}}{\left(\beta_a + \beta_b\right)^2} \\ gm_0 = 2gm_1\left(0\right) - gm_2\left(0\right) = \dfrac{2\beta_a\beta_b}{\left(\beta_a + \beta_b\right)^{3/2}}\sqrt{\dfrac{I_{B1}}{\alpha}} - \dfrac{1}{4}\sqrt{\dfrac{\beta_c I_{B2}}{\alpha}} \\ gm_2\left(V_0\right) = 0 = \dfrac{2\alpha\beta_c I_{B2} - \beta_c^2 V_0^2}{4\alpha\sqrt{4\alpha\beta_c I_{B2} - \beta_c^2 V_0^2}} \\ \dfrac{dgm_d\left(v_d\right)}{dv_d} = 0 \;\rightarrow\; gm_{min} \\ gm_1\left(V_{dmax}\right) = gm_{min} \rightarrow V_{dmax} \end{cases} \tag{3.41}$$

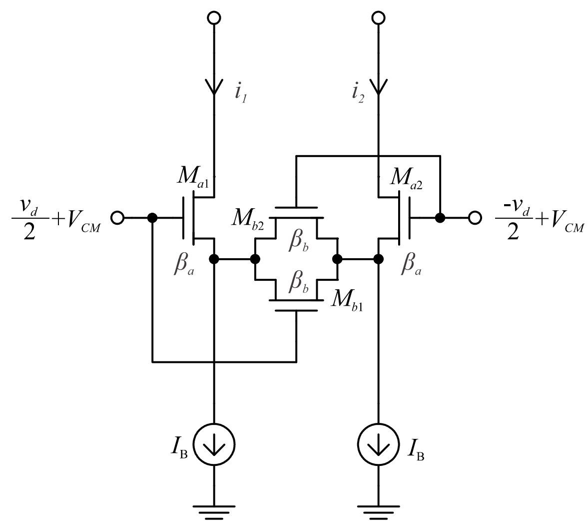
A solução do sistema acima nos fornece as equações de projeto em (3.42). A máxima distorção harmônica ocorre para um sinal de entrada com amplitude igual a $0.71 \times V_{dmax}$, e vale 0.3%.

$$\begin{cases} \beta_a = 5.31 \times \dfrac{\alpha gm_0}{V_{dmax}} \\ \beta_b = 1.25 \times \dfrac{\alpha gm_0}{V_{dmax}} \\ \beta_c = 1.61 \times \dfrac{\alpha gm_0}{V_{dmax}} \\ I_{B1} = 1.69 \times gm_0 V_{dmax} \\ I_{B2} = 0.51 \times gm_0 V_{dmax} \\ gm_{min} = 0.97 \times gm_0 \end{cases} \tag{3.42}$$

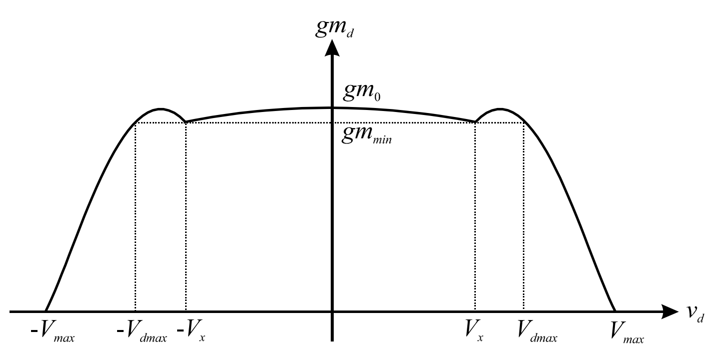
3.5.3 Amplificador Diferencial em Inversão Forte com Degeneração de Fonte

Outra forma de estender a faixa plana de entrada do amplificador diferencial é com o uso da degeneração de fonte, que consiste na colocação de um resistor entre as fontes dos transistores. Uma estrutura muito interessante, que utiliza transistores MOSFET em região de tríodo, para implementar os resistores, é apresentada na Figura 3.15(a), juntamente com sua curva de transcondutância na Figura 3.15(b). A peculiaridade deste circuito está na polarização das portas dos MOSFETs que implementam os resistores. Quando $v_d = 0$, os transistores M_{b1} e M_{b2} estão em região de tríodo, e atuam como simples resistores em paralelo. Ao passo em que v_d aumenta, a tensão v_{gs} de M_{b1} aumenta e a de M_{b2} diminui. Isto faz a resistência de M_{b1} diminuir e a de M_{b2} aumentar. Este comportamento nos fornece a curva convexa, no intervalo $-V_x \le v_d \le V_x$, observado na Figura 3.15(b). Quando v_d alcança V_x, M_{b2} entra em saturação, e sua resistência aumenta drasticamente. Entretanto, M_{b1} continua na região de tríodo, e sua resistência diminui a cada aumento de v_d, o que gera a corcova na curva logo acima de V_x. Esta pequena corcova permite uma extensão na faixa plana do amplificador, e os transistores podem ser dimensionados de forma que a curva de transcondutância seja *equiripple* no intervalo $-V_{dmax} \le v_d \le V_{dmax}$. A transcondutância cai a zero quando v_d ultrapassa V_{max}, que é a tensão onde M_{a2} entra em corte. O processo é idêntico para v_d negativo. As equações de projeto encontram-se em (3.43).

$$\begin{cases} \beta_a = 12.45 \times \dfrac{\alpha g m_0}{V_{dmax}} \\ \beta_b = 1.86 \times \dfrac{\alpha g m_0}{V_{dmax}} \\ I_B = 1.15 \times g m_0 V_{dmax} \\ g m_{min} = 0.92 \times g m_0 \\ V_{smin} = -0.667 \times V_{dmax} - V_T + V_{CM} \end{cases} \tag{3.43}$$



(a)



(b)

Figura 3.15: Amplificador diferencial com degeneração de fonte: a) circuito com resistores implementados com MOSFETs em região de tríodo; b) curva de transcondutância.

3.6 Amplificador Diferencial de Diferenças (DDA)

O DDA, ao contrário do amplificador diferencial, possui duas portas de entrada e cuja saída é uma função da diferença entre as tensões das portas. Para exemplificar seu funcionamento, considere o bloco básico da Figura 3.16, onde verificamos a presença das portas *a* e *b*. A tensão de saída do DDA é dada pela equação (3.44), onde $f(\cdot)$ é uma função monótona e A_V é o ganho de tensão, que idealmente deve ser infinito. Nos casos práticos, obtemos A_V muito elevado.

$$v_a = A_V\left(f\left(v_{a+} - v_{a-}\right) - f\left(v_{b+} - v_{b-}\right)\right) \tag{3.44}$$

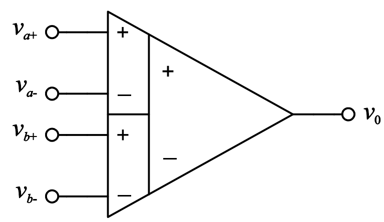


Figura 3.16: Bloco básico do amplificador diferencial de diferenças.

O DDA deve ser usado preferencialmente em esquemas de realimentação negativa. Desta forma, a tensão de saída v_0 é obrigatoriamente finita. Aplicando esta condição em (3.44), concluímos que $v_{a+} - v_{a-} = v_{b+} - v_{b-}$, conforme pode ser deduzido no sistema (3.45).

$$\begin{cases} f\left(v_{a+} - v_{a-}\right) - f\left(v_{b+} - v_{b-}\right) = \dfrac{v_0}{A_V} \\ \lim\limits_{A_V \to \infty} f\left(v_{a+} - v_{a-}\right) - f\left(v_{b+} - v_{b-}\right) = \lim\limits_{A_V \to \infty} \dfrac{v_0}{A_V} = 0 \\ f\left(v_{a+} - v_{a-}\right) = f\left(v_{b+} - v_{b-}\right) \\ v_{a+} - v_{a-} = v_{b+} - v_{b-} \end{cases} \tag{3.45}$$

O diagrama da Figura 3.17 apresenta a forma clássica da realimentação negativa, na configuração amostragem de tensão e realimentação de tensão (série-paralelo). Neste caso, a rede β possui duas saídas, onde a diferença de potencial entre elas é βv_0. Aplicando a condição exposta em (3.45), obtemos a equação (3.46), que relaciona a entrada com a saída. Observe que a relação entre as tensões é linear, apesar do ganho de tensão do DDA poder ser uma função não linear. Isto só é possível se as funções aplicadas a $v_{a+} - v_{a-}$ e $v_{b+} - v_{b-}$ forem exatamente iguais.

$$\begin{cases} v_{in} = \beta v_0 \\ v_0 = \dfrac{v_{in}}{\beta} \end{cases} \tag{3.46}$$

O circuito foge das condições ideais, principalmente pelo ganho finito não ser muito elevado e pelo descasamento dos transistores, que faz as funções aplicadas a $v_{a+} - v_{a-}$ e $v_{b+} - v_{b-}$ não serem exatamente iguais. Isto faz o circuito afastar-se das condições impostas em (3.45), e causa o aparecimento de distorção no sinal de saída.

Desta forma, é comum implementar os amplificadores diferenciais com resistor de degeneração de fonte, para melhorar a característica linear de $f(\cdot)$, e minimizar os efeitos negativos do ganho finito e do descasamento.

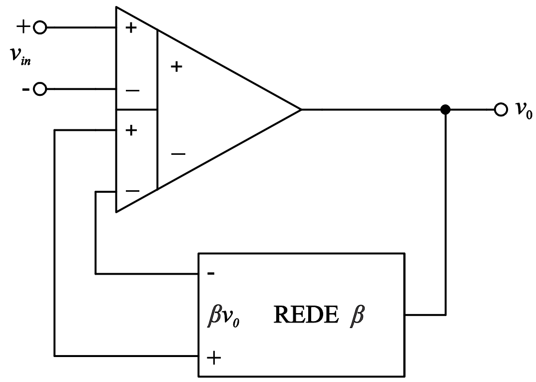


Figura 3.17: DDA realimentado negativamente.

3.6.1 Implementação do DDA em Cascode Dobrado

Existem várias formas de implementar o DDA. Na Figura 3.18 é apresentada uma implementação em cascode dobrado, com dois pares diferenciais simples. As expressões das correntes nos ramos do circuito estão apontadas na figura. A corrente total no nó de saída é $2\left(f\left(v_{a+}-v_{a-}\right)-f\left(v_{b+}-v_{b-}\right)\right)$, que multiplicada pela impedância de saída Z_0 fornece o ganho de tensão. O cascode dobrado possui impedância de saída muito elevada, o que torna o ganho de tensão também elevado. Entretanto, devido à configuração de amplificador de transcondutância, a carga não deve ser resistiva, mas exclusivamente capacitiva, sob pena de uma redução drástica no ganho de tensão. Também deve ser observada a resposta em frequência em malha aberta do amplificador com a carga capacitiva, pois, devido à característica integradora, o ganho cai com o inverso da frequência. Para que o DDA funcione corretamente, é necessário que o ganho de tensão seja mantido alto dentro da faixa de frequência de trabalho. Quando a carga for resistiva, o estágio de saída deverá ser em classe AB, que será apresentado numa seção posterior.

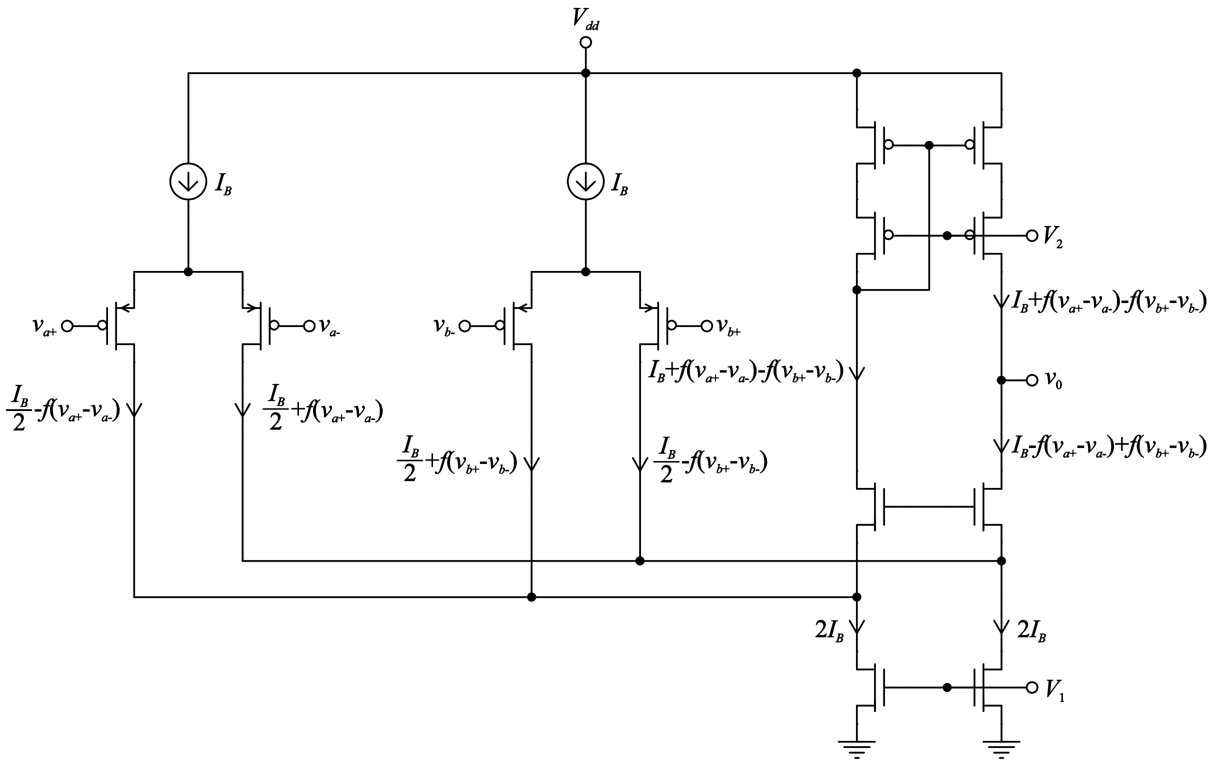


Figura 3.18: Implementação do DDA em cascode dobrado.

Capítulo 4

Amplificadores Com Estágio de Saída em Classe AB

Os amplificadores operacionais são projetados de forma que suas principais especificações se aproximem das ideais, que são: o ganho infinito, a impedância de entrada infinita, a impedância de saída igual a zero, o *slew-rate* infinito e a frequência de corte superior infinita. Na tecnologia CMOS, a impedância infinita é virtualmente alcançada em frequências baixas, devido à característica capacitiva da porta. As outras especificações podem ser ajustadas de forma a atender aos requisitos que a aplicação do amplificador operacional exigir. Entretanto, a especificação de *slew-rate*, como também a impedância da carga conectada à saída do amplificador, podem exigir uma elevada corrente de saída. Nas configurações com estágio de saída em classe A, a corrente máxima de saída deve estar sempre disponível na polarização, mesmo quando não for solicitada. Isto leva o circuito a um alto consumo de potência, que é indesejável num circuito integrado, por causa do excessivo aquecimento, e por ser contrário à atual tendência de priorizar os circuitos de baixo consumo de potência (*low power*).

Uma alternativa para otimizar o consumo de potência, consiste em implementar o estágio de saída em configuração classe AB. Nesta configuração, a corrente de polarização é muito menor que o valor máximo exigido pela carga, em determinadas situações extremas. Quando há a necessidade de uma elevada corrente de saída, seja ela positiva ou negativa, o circuito super-polariza determinados transistores de saída, de forma a atender a demanda. Com isto, o consumo de potência é mantido baixo enquanto não há solicitação de muita corrente de saída.

Um ponto crítico na configuração classe AB está na precisa determinação da corrente de repouso (quiescente). Existem muitas configurações classe AB, com diferentes mecanismos para fixar a corrente quiescente, e uma delas é o estágio de saída em classe AB com *loop* translinear, que será apresentado a seguir.

4.1 *Loop* Translinear com Transistor MOS

Neste item, analisaremos o *loop* translinear de somente quatro transistores MOS de canal N, apesar de o resultado poder ser estendido para os transistores de canal P e em qualquer número. Considere o circuito da Figura 4.1, que representa um típico loop translinear formado por quatro transistores MOS, que pode fazer parte de um circuito maior. A despeito de quaisquer conexões que possam existir no circuito com outras partes, teremos sempre que a soma das tensões entre porta e fonte na malha será igual a zero, conforme em (4.1).

$$v_{gs1} + v_{gs2} - v_{gs3} - v_{gs4} = 0 \tag{4.1}$$

O transistor MOSFET pode operar em inversão fraca, moderada ou forte, e para cada modo existe uma formulação para a corrente de dreno. A seguir, analisaremos o *loop* translinear em dois casos distintos: o MOSFET operando em inversão fraca e saturação e o MOSFET operando em inversão forte e saturação.

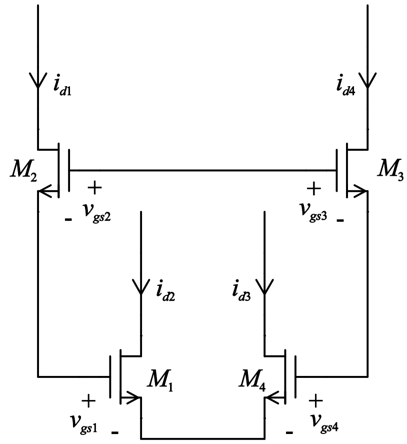


Figura 4.1: *Loop* translinear com quatro transistores MOS de canal N.

4.1.1 *Loop* Translinear com o MOSFET Operando em Inversão Fraca e Saturação

Do modelo EKV, equação da corrente de dreno no MOSFET operando em inversão fraca e saturação, e com o terminal de fonte ligado ao substrato é dada por $I_{DS} = I_{ESP} \exp\left(V_{GS} - V_{T0}/n\phi_T\right)$, onde obtemos facilmente a tensão V_{GS} em (4.2).

$$V_{GS} = \ln\left(\frac{I_{DS}}{I_{ESP}}\right) + \frac{V_{T0}}{n\phi_T} \tag{4.2}$$

Calculando as tensões V_{GS} no circuito da Figura 4.1 através da equação (4.2), e aplicando os resultados em (4.1), obtemos a equação (4.3), que relaciona as correntes dos drenos.

$$\ln\left(\frac{i_{d1}}{I_{ESP1}}\right) + \ln\left(\frac{i_{d2}}{I_{ESP2}}\right) - \ln\left(\frac{i_{d3}}{I_{ESP3}}\right) - \ln\left(\frac{i_{d4}}{I_{ESP4}}\right) = 0 \tag{4.3}$$

Aplicando a função exponencial $\exp(\cdot)$ a ambos os lados da equação (4.3) obtemos a relação entre as correntes expressa por (4.4).

$$\frac{i_{d1}}{I_{ESP1}} \times \frac{i_{d2}}{I_{ESP2}} = \frac{i_{d3}}{I_{ESP3}} \times \frac{i_{d4}}{I_{ESP4}} \tag{4.4}$$

4.1.2 *Loop* Translinear com o MOSFET Operando em Inversão Forte e Saturação

O mesmo princípio anterior pode ser aplicado ao MOSFET operando em inversão forte e saturação, mas neste caso, a equação da corrente de dreno é dada por $I_{DS} = \beta/2\alpha\left(V_{GS} - V_{T0}\right)^2$, de onde obtemos a tensão V_{GS} em (4.5).

$$V_{GS} = \sqrt{\frac{2\alpha I_{DS}}{\beta}} + V_{T0} \tag{4.5}$$

Calculando as tensões V_{GS} dos transistores do circuito da Figura 4.1 através da equação (4.5), e aplicando o resultado à equação (4.1), obtemos a relação entre as correntes dada por (4.6).

$$\sqrt{\frac{i_{d1}}{\beta_1}}+\sqrt{\frac{i_{d2}}{\beta_2}}=\sqrt{\frac{i_{d3}}{\beta_3}}+\sqrt{\frac{i_{d4}}{\beta_4}} \tag{4.6}$$

4.2 Amplificador Classe AB com *Loop* Translinear

O circuito da Figura 4.2 apresenta um amplificador com estágio de saída em classe AB, e cuja corrente quiescente é controlada por *loop* translinear. Neste caso, temos dois *loops* translineares formados por transistores NMOS e PMOS, cada um responsável pelo ciclo negativo e positivo do sinal de saída, respectivamente. Nas Figuras 4.3(a) e (b) podemos ver em destaque os *loops* translineares formados pelos transistores NMOS e PMOS, respectivamente. As duas fontes de corrente controladas $gm_d v_{in}$ modelam o estágio de entrada diferencial que não está presente no circuito.

A seguir, discutiremos o funcionamento do circuito para os casos em que os *loops* translineares operam em inversão fraca e forte. Para ambos os casos, assumiremos como critério de projeto que M_{p1}, M_{p2} e M_{p3} sejam idênticos, como também M_{n1}, M_{p2} e M_{n3}. Assumiremos que a largura de M_{p4} é proporcional à de M_{p1} por um fator a, e o mesmo se aplicando a M_{n4} e M_{n1}.

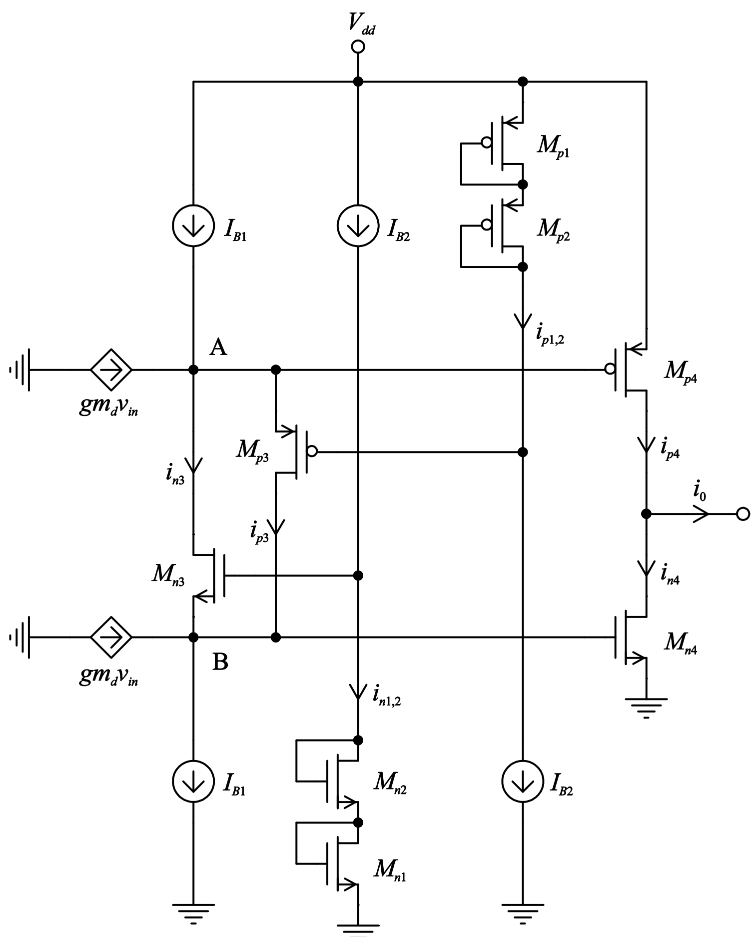


Figura 4.2: Amplificador classe AB com corrente quiescente controlada por *loop* translinear.

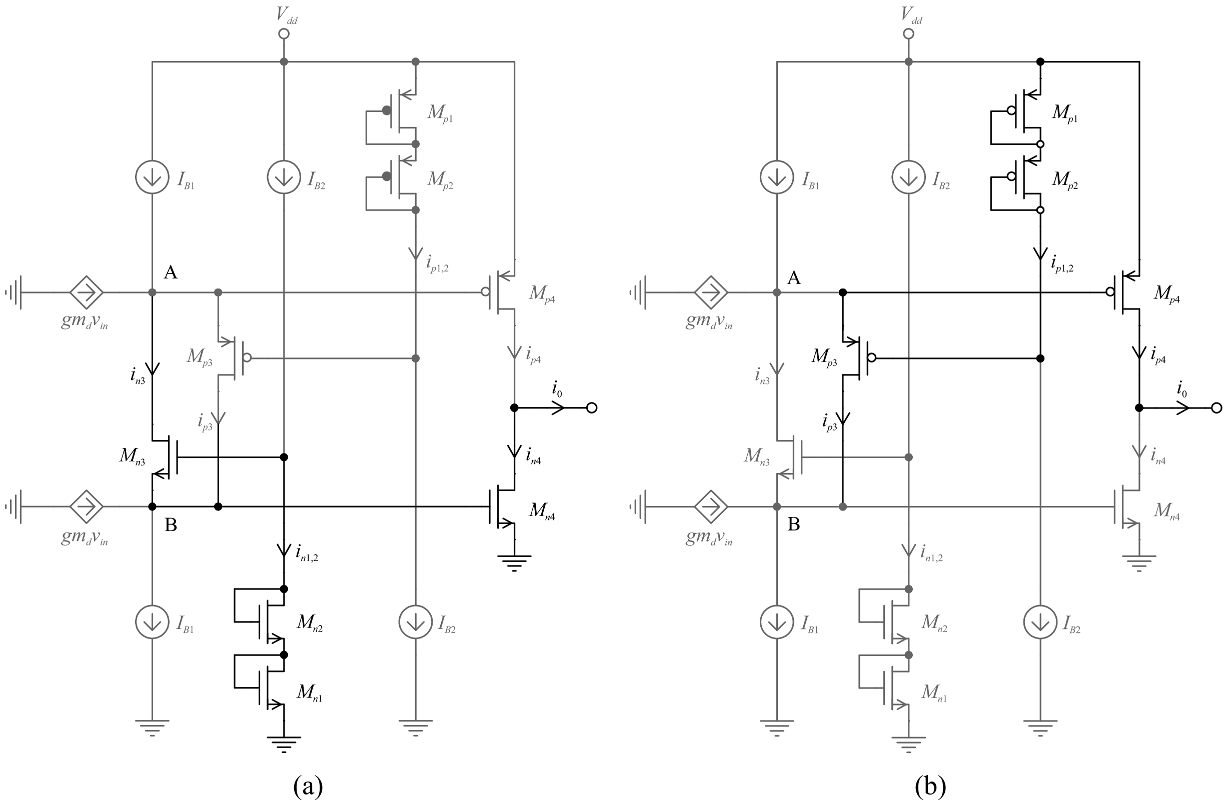


Figura 4.3: Destaque dos *loops* translineares: a) com transistores NMOS; b) com transistores PMOS.

4.2.1 Operação em Inversão Fraca

Neste caso, assumiremos que todos os transistores que fazem parte dos *loops* translineares estão polarizados na inversão fraca, quando o circuito está em repouso. Sendo assim, temos que $i_{n4} = i_{p4} = I_q$ e $i_0 = 0$. Definindo I_{ESPnk} e I_{ESPpk} como sendo a corrente específica de cada transistor NMOS e PMOS, respectivamente, dos *loops* translineares, e pelas considerações feitas no item anterior, obtemos o sistema de equações (4.7), cuja solução encontra-se em (4.8).

$$\begin{cases} \dfrac{I_{B2}^2}{I_{ESPn1}I_{ESPn2}} = \dfrac{i_{n3}I_q}{I_{ESPn3}I_{ESPn4}} \\ \dfrac{I_{B2}^2}{I_{ESPp1}I_{ESPp2}} = \dfrac{i_{p3}I_q}{I_{ESPp3}I_{ESPp4}} \\ I_{ESPn1} = I_{ESPn2} = I_{ESPn3} = I_{ESPn} \\ I_{ESPp1} = I_{ESPp2} = I_{ESPp3} = I_{ESPp} \\ I_{ESPn4} = aI_{ESPn} \\ I_{ESPp4} = aI_{ESPp} \\ i_{n3} + i_{p3} = I_{B1} \end{cases} \tag{4.7}$$

$$I_q = 2a\frac{I_{B2}^2}{I_{B1}} \tag{4.8}$$

Ao passo em que a tensão v_{in} torna-se positiva, devido à elevada impedância dos nós A e B, as tensões nos terminais de fonte de M_{n3} e M_{p3} aumentam, diminuindo a corrente i_{n3} e aumentando i_{p3}. Rapidamente, i_{p4} alcança um valor limite muito baixo, devido ao *loop* translinear, enquanto i_{n3} aumenta acima do valor esperado para a inversão fraca, forçando M_{n4} a entrar na inversão forte. A partir deste momento, o *loop* translinear, conforme definido anteriormente, deixa de existir, e o transistor de saída M_{n4} funciona como um simples amplificador em fonte comum. Devido à característica inversora da configuração fonte comum, praticamente toda corrente de saída no ciclo negativo circula por M_{n4}. O mesmo raciocínio se aplica ao ciclo negativo de v_{in}, onde praticamente toda corrente de saída no ciclo positivo circula por M_{p4}.

4.2.2 Operação em Inversão Forte

Neste caso, assumiremos que todos os transistores que fazem parte dos *loops* translineares estão polarizados na inversão forte, quando o circuito está em repouso. Sendo assim, temos que $i_{n4} = i_{p4} = I_q$ e $i_0 = 0$. Utilizando a equação (4.6), chegamos ao sistema (4.9), que equaciona os dois loops translineares com o circuito em repouso, e cuja solução é dada por (4.10).

$$\begin{cases} \sqrt{\dfrac{I_{B2}}{\beta_{n1}}} + \sqrt{\dfrac{I_{B2}}{\beta_{n2}}} = \sqrt{\dfrac{i_{n3}}{\beta_{n3}}} + \sqrt{\dfrac{I_q}{\beta_{n4}}} \\ \sqrt{\dfrac{I_{B2}}{\beta_{p1}}} + \sqrt{\dfrac{I_{B2}}{\beta_{p2}}} = \sqrt{\dfrac{i_{p3}}{\beta_{p3}}} + \sqrt{\dfrac{I_q}{\beta_{p4}}} \\ \beta_{n1} = \beta_{n2} = \beta_{n3} = \beta_n \\ \beta_{n4} = a\beta_n \\ \beta_{p1} = \beta_{p2} = \beta_{p3} = \beta_p \\ \beta_{p4} = a\beta_p \\ I_{B1} = i_{n3} + i_{n4} \end{cases} \tag{4.9}$$

$$I_q = \frac{aI_{B1}}{2}\left(1 - 2\sqrt{2\frac{I_{B2}}{I_{B1}}}\right)^2 \tag{4.10}$$

De forma similar ao caso anterior, durante o ciclo positivo de v_{in}, as tensões nas fontes de M_{n3} e M_{p3} aumentam, levando ao rápido aumento de i_{p3} e diminuição de i_{n3}. Isto coloca os transistores M_{n3} e M_{p4} em inversão fraca, muito próximo ao corte, e o *loop* translinear deixa de existir. Nesta condição, o transistor M_{n4} passa a funcionar como um amplificador em fonte comum, e praticamente toda corrente de saída no ciclo negativo circula por ele. Vale lembrar, que o ciclo positivo de entrada leva ao ciclo negativo de saída. O mesmo raciocínio se aplica ao o ciclo negativo de entrada e positivo de saída, onde praticamente toda corrente de saída circula por M_{p4}.

Uma possível implementação prática do amplificador encontra-se na Figura 4.4, onde as fontes de corrente I_{B1} e $gm_d v_{in}$ são parte integrante do cascode dobrado. O ganho deste amplificador é muito elevado, e devemos ficar atentos ao problema da estabilidade. Caso ocorra instabilidade no circuito realimentado, torna-se necessário a utilização de um capacitor de compensação de polo dominante, colocado entre o dreno e a porta de M_{n4} ou M_{p4}.

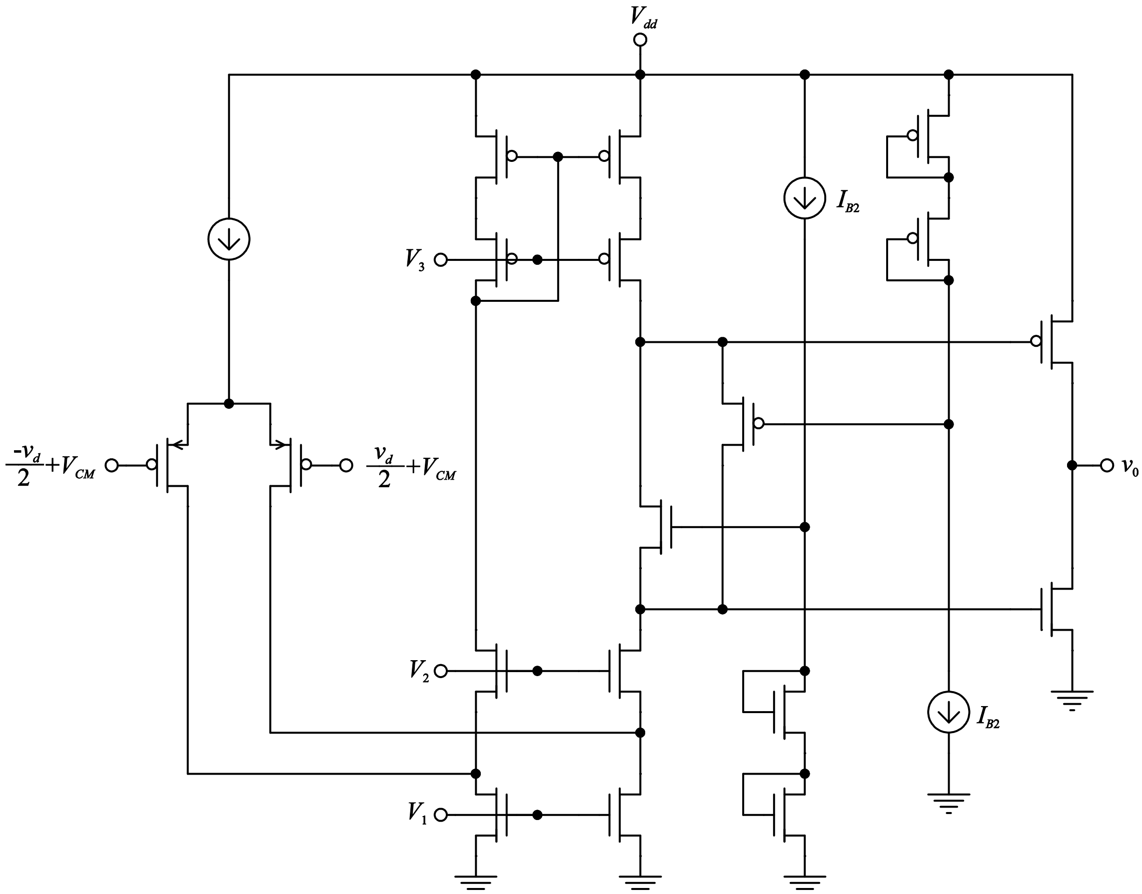


Figura 4.4: Implementação prática do amplificador diferencial em classe AB com *loop* translinear.

Capítulo 5

Comparadores de Tensão

Os comparadores de tensão são circuitos essenciais em aplicações que exigem tomadas de decisões, como por exemplo, em conversores analógico digitais, onde é necessário saber se o sinal a ser convertido está acima ou abaixo de um valor de referência. Os comparadores podem ser implementados por simples amplificadores de tensão ou corrente, de ganho elevado e tensões e correntes de saturação bem definidas. A Figura 5.1(a) mostra um simples OTA em malha aberta que funciona como comparador de tensão, sendo o estado baixo definido pela tensão de saturação próxima de zero, e o estado alto definido pela tensão de saturação próxima de V_{dd}, conforme a Figura 5.1(b).

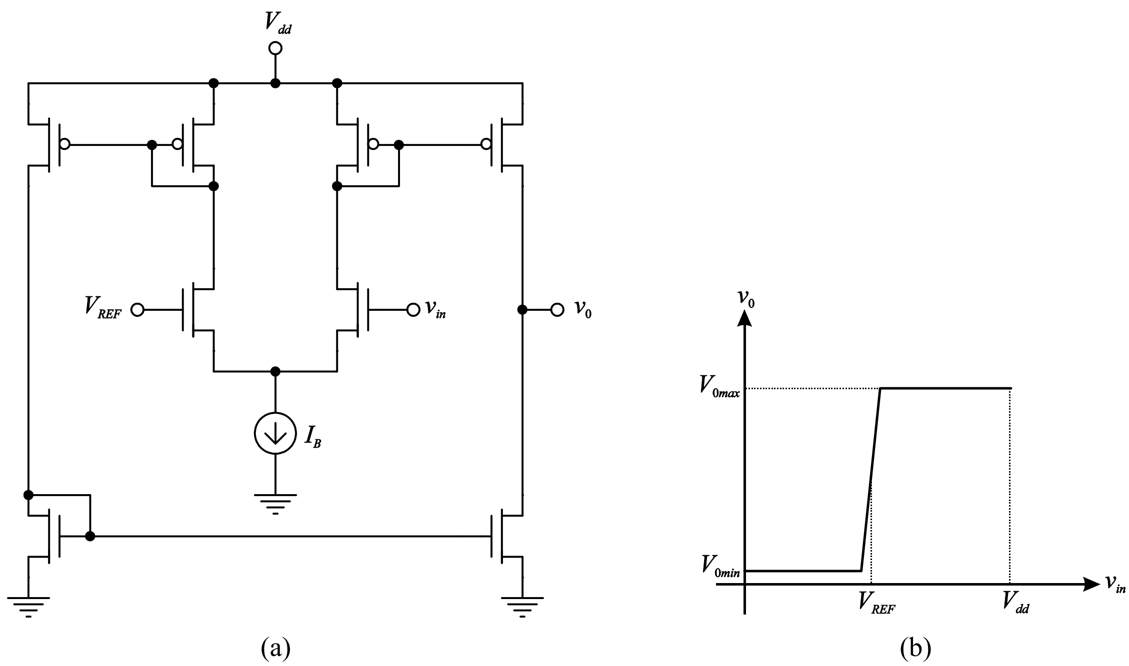
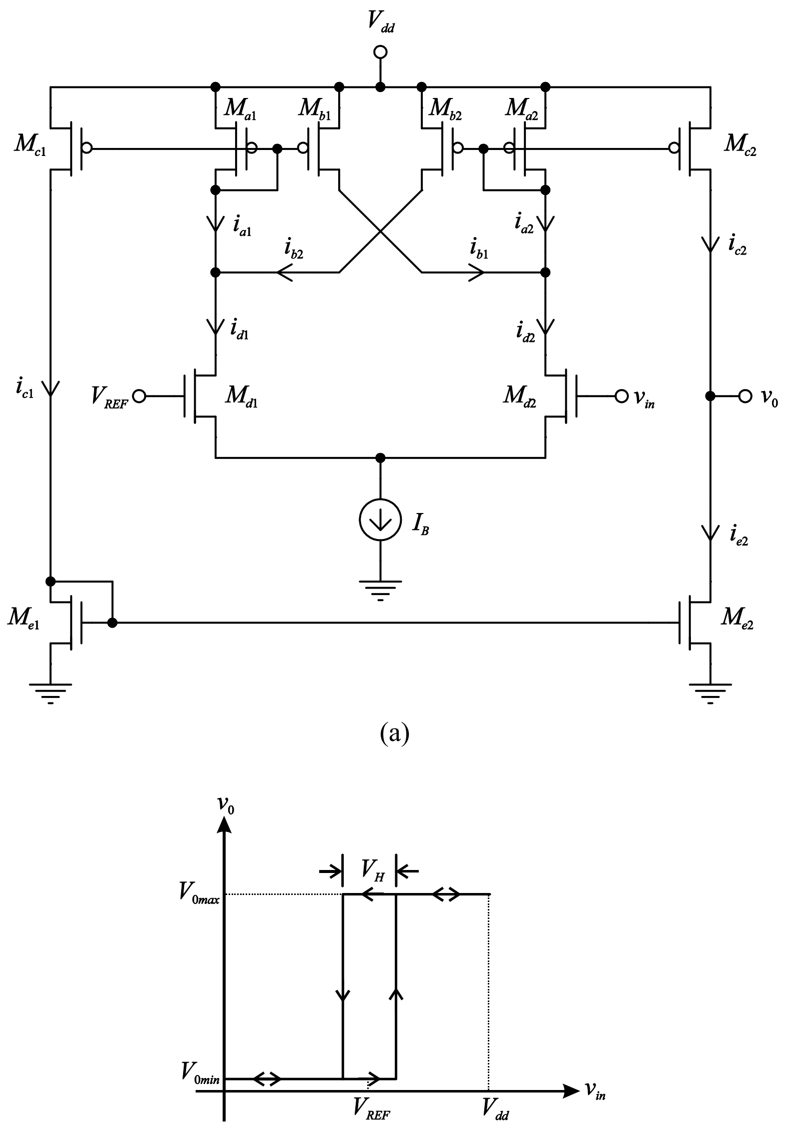


Figura 5.1: OTA em malha aberta atuando como comparador de tensão: a) circuito; b) curva de $v_0 \times v_{in}$.

Este circuito apresenta alguns inconvenientes tais como: indefinição do nível de sinal de saída quando v_d está muito próximo de V_{REF}; sensibilidade ao ruído nas proximidades de V_{REF}, que provoca sucessivas trocas de estados, pois o ruído se soma ao sinal; desvio da verdadeira tensão de comparação em relação a V_{REF}, devido ao descasamento dos transistores. A seguir será apresentado um comparador com histerese que é imune ao ruído e não padece da indefinição do nível de tensão de saída.

5.1 Comparador com Histerese

O comparador com histerese é um amplificador instável que possui somente dois níveis de tensão de saída, e são muito bem definidos. Neste tipo de comparador, a tensão de entrada onde ocorre a troca de estado da saída não é fixa em um único valor, mas muda conforme o sentido da variação de v_{in}. O circuito da Figura 5.2(a) é um comparador com histerese, basicamente formado por um amplificador de transcondutância, mas cuja carga do amplificador diferencial é uma resistência negativa, que confere instabilidade ao circuito. A curva de $v_0 \times v_{in}$, apresentada na Figura 5.2(b), mostra claramente dois pontos de comparação distintos. Assumindo considerações de simetria no circuito, podemos atribuir dois valores aos pontos de troca, que são $V_{REF} - V_H/2$ e $V_{REF} + V_H/2$, onde V_H é a largura do laço de histerese. Desta forma, se o nível de ruído somado ao sinal v_d for menor que V_H, não haverá sucessivas trocas de estados, pois o ponto de comparação muda de posição.



(b)

Figura 5.2: Comparador com histerese: a) circuito; b) curva de $v_0 \times v_{in}$.

Para proceder à análise do circuito, consideraremos que β_a, β_b, β_c, β_d e β_e sejam os fatores de transcondutância dos transistores M_{ak}, M_{bk}, M_{ck}, M_{dk} e M_{ek}, respectivamente. Consideraremos também que $\beta_b > \beta_a$.

Inicialmente, assumiremos que v_{in} parte de zero e aumenta gradativamente até V_{dd}. Com $v_{in} = 0$, temos que $i_{d1} = I_B$, $i_{a1} = I_B$, $i_{d2} = 0$, $i_{a2} = 0$, $i_{b2} = 0$ e $i_{b1} = 0$. Nesta condição, é fácil deduzir que $v_0 = V_{0min}$. Ao passo em que v_{in} aumenta, i_{d1} diminui e i_{d2} aumenta. A corrente i_{b1}, em princípio, deveria ser igual a $\beta_b / \beta_a \, i_{a1}$, mas, como $i_{d2} < i_{d1}$, o transistor M_{b1} entra em região de tríodo, forçando a diferença de potencial entre a fonte e o dreno de M_{a2} ser menor que o módulo da tensão de *threshold* de M_{a2} e M_{b2} . Isto coloca M_{b2}, M_{a2} e M_{c2} em corte. Enquanto isto, a corrente i_{a1} é espelhada para M_{c1} e depois para M_{e2}, o que leva a tensão v_0 ao seu menor valor (V_{0min}). Esta condição se mantem até o momento em que $\beta_b / \beta_a \, i_{a1} = i_{d2}$, quando M_{b1} entra em saturação e M_{b2} e M_{a2} entram no limiar de condução. A partir daí, qualquer aumento de v_{in} leva a corrente i_{d2} a ser maior que i_{b1} e, desta forma, M_{a2} entra em condução para suprir a corrente de dreno de M_{d2}. Então ocorre um desequilíbrio no circuito, pois i_{a2} é espelhada para M_{b2}, que devido a $\beta_b > \beta_a$ torna-se maior que i_{d1}. Deste momento em diante, M_{b2} entra em tríodo e coloca M_{a1} e M_{b1} em corte. A corrente i_{a2} é espelhada para M_{c2}, fazendo i_{c2} ser diferente de zero, enquanto i_{e2} vai a zero. Isto faz a tensão v_0 mudar de V_{0min} para V_{0max}. O processo inverso, onde v_{in} parte de V_{dd} para zero, é idêntico ao descrito acima, mas o ponto de comparação é diferente.

Para a determinação da largura do laço de histerese V_H, devemos estabelecer as condições onde ocorrem os desequilíbrios no circuito. Para a sequência v_{in} partido de zero e chegando a V_{dd}, o ponto de desequilíbrio é dado pelo sistema de equações (5.1), enquanto para a sequência v_{in} partindo de V_{dd} e chegando a zero, o ponto de desequilíbrio é dado pelo sistema (5.2).

$$\begin{cases} i_{d2} = \dfrac{\beta_b}{\beta_a} i_{d1} \\ I_B = i_{d1} + i_{d2} \end{cases} \tag{5.1}$$

$$\begin{cases} i_{d1} = \dfrac{\beta_b}{\beta_a} i_{d2} \\ I_B = i_{d1} + i_{d2} \end{cases} \tag{5.2}$$

Assumindo que os transistores do par diferencial operam em inversão forte e em saturação, as correntes de dreno podem ser calculadas segundo o sistema de equações (5.3).

$$\begin{cases} i_{d1} = \dfrac{\beta_d}{2\alpha} \left(V_{REF} - v_s - V_{T0} \right)^2 \\ i_{d2} = \dfrac{\beta_d}{2\alpha} \left(v_{in} - v_s - V_{T0} \right)^2 \\ I_B = i_{d1} + i_{d2} \end{cases} \tag{5.3}$$

Definindo V_{inH} a tensão de entrada no ponto de troca de V_{0min} para V_{0max}, e pelas equações (5.1) e (5.3), obtemos V_{inH} dado por (5.4).

$$V_{inH} = \frac{\sqrt{2\alpha I_B} \left(\sqrt{\beta_b} - \sqrt{\beta_a} \right)}{\sqrt{\left(\beta_a + \beta_b \right) \beta_d}} + V_{REF} \tag{5.4}$$

De forma similar, sendo V_{inL} a tensão de entrada no ponto de troca de V_{0max} para V_{0min}, e pelas equações (5.2) e (5.3), obtemos V_{inL} dado por (5.5).

$$V_{inL} = \frac{\sqrt{2\alpha I_B}\left(\sqrt{\beta_a} - \sqrt{\beta_b}\right)}{\sqrt{\left(\beta_a + \beta_b\right)\beta_d}} + V_{REF} \tag{5.5}$$

Por simplicidade, podemos definir a constante $a = \beta_b / \beta_a$ e aplicar nas equações (5.4) e (5.5), obtendo (5.6) e (5.7).

$$V_{inH} = \frac{\sqrt{2\alpha I_B}\left(\sqrt{a} - 1\right)}{\sqrt{\left(1 + a\right)\beta_d}} + V_{REF} \tag{5.6}$$

$$V_{inL} = -\frac{\sqrt{2\alpha I_B}\left(\sqrt{a} - 1\right)}{\sqrt{\left(1 + a\right)\beta_d}} + V_{REF} \tag{5.7}$$

O cálculo da largura do laço de histerese V_H e feito simplesmente pela subtração $V_{inH} - V_{inL}$, onde obtemos V_H dado por (5.8).

$$V_H = \frac{2\sqrt{2\alpha I_B}\left(\sqrt{a} - 1\right)}{\sqrt{\left(1 + a\right)\beta_d}} \tag{5.8}$$

A razão β_c / β_a deve ser determinada em função da máxima corrente de saída do comparador, ou pela máxima taxa de subida e descida (*slew-rate*), para o caso de carga capacitiva.

5.2 Compensação de *Offset* do Comparador de Tensão

Um dos problemas inerentes ao projeto dos comparadores de tensão é a tensão de *offset* de entrada, criada pelos descasamentos dos transistores. Esta imperfeição muda o ponto de comparação, e em alguns casos pode ser inaceitável, como por exemplo, nos conversores AD, onde o *offset* do comparador gera erro no número efetivo de *bits*. Por definição, a tensão de *offset* V_{off} é aquela que, aplicada entre as duas entradas do comparador, posiciona a tensão de saída em um valor considerado como ideal para a polarização, como por exemplo $\left(V_{0max} + V_{0min}\right)/2$. O comparador com *offset* de entrada pode ser modelado por um comparador ideal com uma fonte V_{off} conectada a um dos terminais, guardando o sentido correto da polarização, conforme a Figura 5.3.

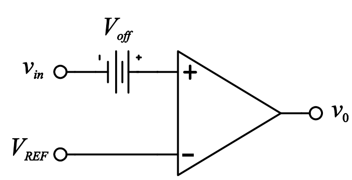


Figura 5.3: Comparador com *offset* de entrada.

O controle da tensão de *offset* pode ser feito pela análise das fontes de descasamento, através do modelo de Pelgrom, e o posterior dimensionamento das áreas das portas dos transistores, de forma a restringir a tensão de *offset* a um valor máximo predeterminado. Entretanto, este procedimento pode levar a transistores excessivamente grandes, particularmente para tensões de *offset* muito pequenas.

Outra forma muito eficiente para controlar a tensão de *offset*, que se aplica a circuitos chaveados, consiste em neutralizar V_{off} através de uma realimentação negativa, durante uma fase de chaveamento específica. O esquema mostrado na Figura 5.4 exemplifica esta técnica. Para que o cancelamento da tensão de offset ocorra, é necessária uma fase de *RESET* antes de o comparador entrar em funcionamento. As chaves analógicas são controladas pelo sinal de *RESET* (F_R), que as fecha quando em nível lógico alto.

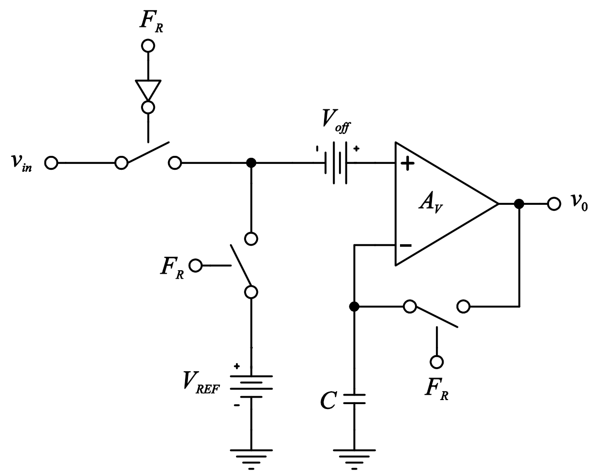
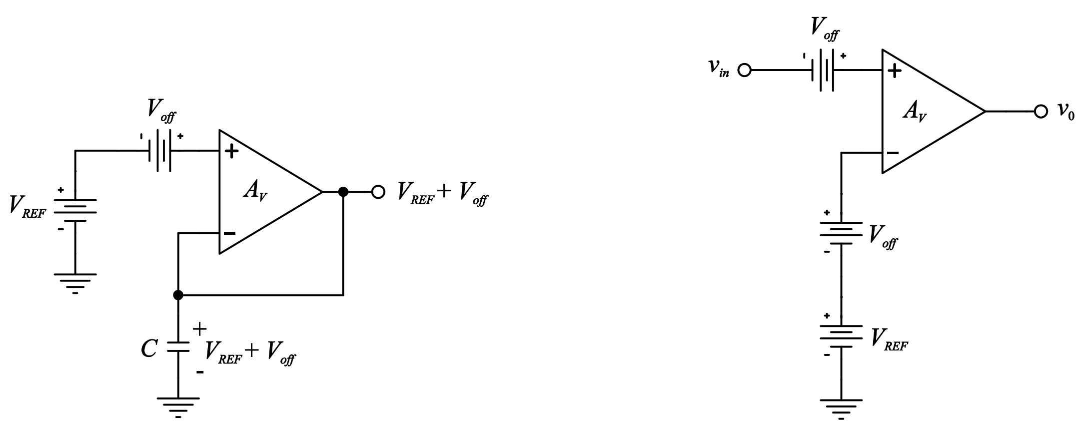


Figura 5.4: Comparador de tensão com correção para a tensão de *offset* de entrada.

Durante a fase de *RESET*, $F_R = 1$, a chave conectada à entrada está aberta e as outras fechadas, conferindo ao circuito a configuração da Figura 5.5(a). Devido à realimentação negativa, e assumindo que o ganho em malha aberta A_V seja muito maior que um, o sinal de saída é dado por (5.9). Desta forma, o capacitor se carrega com a tensão $V_{REF} + V_{off}$. Passada a fase de *RESET*, $F_R = 0$, a chave conectada à entrada fecha e as outras abrem, conforme a Figura 5.5(b). O capacitor passa a atuar como uma fonte de tensão de valor $V_{REF} + V_{off}$. A tensão V_{off} conectada à entrada negativa do comparador anula a tensão de *offset* do comparador, restando somente à fonte de referência. Este esquema de compensação reduz a tensão de *offset* de entrada a poucas dezenas microvolts.

$$v_0 = \frac{A_V}{1 + A_V}\left(V_{REF} + V_{off}\right) \cong V_{REF} + V_{off} \tag{5.9}$$



(a) (b)

Figura 5.5: Ciclo de correção da tensão de *offset* de entrada: a) durante a fase de *RESET*; b) após a fase de *RESET*.

5.3 Compensação de *Offset* do Comparador de Tensão com Histerese

A compensação da tensão de *offset* de entrada do comparador com histerese não pode ser feita de forma tão simples como no caso anterior, pois não é possível fazer uma realimentação negativa, dado que o circuito é instável. Um esquema eficiente para realizar a compensação exige a presença de um comparador de tensão simples em cascata com o de histerese, conforme a Figura 5.6.

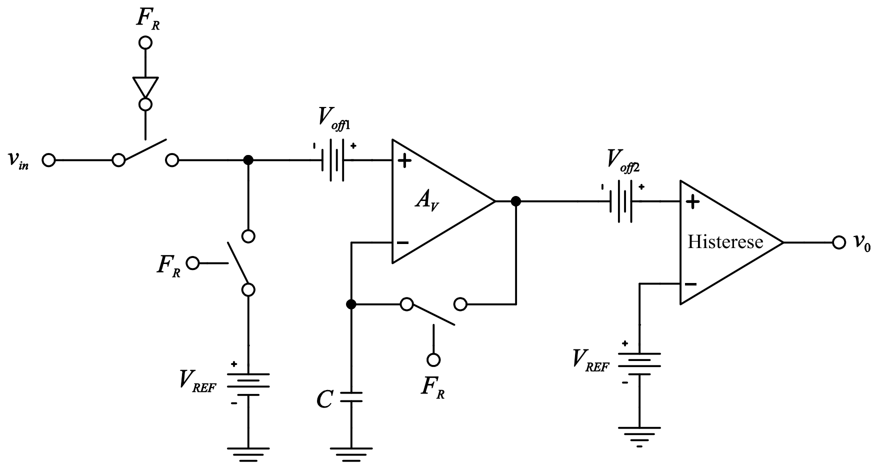


Figura 5.6: Esquema de compensação da tensão de *offset* do comparador com histerese.

A compensação é feita no comparador simples, durante o ciclo e *RESET*, tal como no item anterior. Após o ciclo de *RESET*, o circuito assume a configuração da Figura 5.7. O comparador simples tem sua tensão de *offset* anulada pela fonte V_{off1}, e a tensão de *offset* do comparador com histerese é dividida pelo ganho A_V, como também a largura do laço de histerese. O *offset* residual é maior que no caso anterior, pois não podemos adotar um valor muito elevado para A_V, uma vez que isto implicaria em um laço de histerese final muito estreito. Este esquema de compensação, por razões práticas na escolha de A_V, restringe o laço de histerese a, no máximo, algumas dezenas de milivolts.

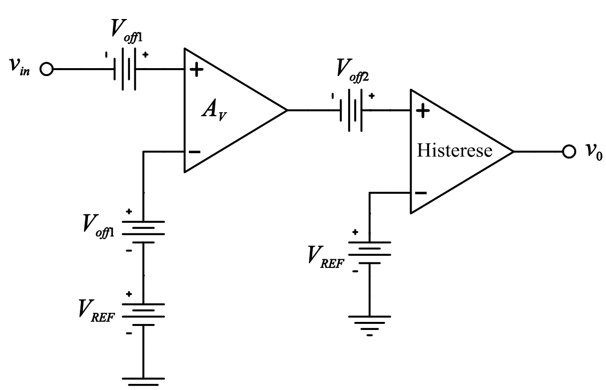


Figura 5.7: Comparador com histerese após o ciclo de reset.

Capítulo 6

Amplificadores de Ganho Programável - PGA

Os amplificadores de ganho programável (PGA) são amplificadores cujos ganhos de tensão ou corrente podem ser modificados por um determinado sinal de controle. O PGA encontra lugar numa vasta área de aplicações, como por exemplo: receptores de rádio; próteses auditivas (aparelhos de surdez); conversores analógico-digitais; compressores de áudio, etc. De forma geral, o PGA serve para condicionar um sinal de faixa dinâmica muito extensa, em uma faixa mais estreita. Por exemplo, considere a prótese auditiva. O ouvido humano possui uma percepção logarítmica da potência sonora, de forma que há uma compressão do sinal quando este é muito intenso. A prótese deve exercer a mesma função, reduzindo o ganho de acordo com que o sinal sonoro captado aumenta de intensidade.

6.1 PGA não Inversor Controlado por Resistores

Na Figura 6.1, encontramos um amplificador operacional na configuração não inversora, mas com *N* resistores comutados por chaves analógicas. Todos os resistores são iguais e de valor *R*, e as chaves são comutadas pelo sinal de controle (*n*), onde $n = 0 \ldots N-1$, de forma que o ganho $A_V(n)$ é uma função da configuração da malha de realimentação. Somente uma chave é comutada por vez. Por exemplo, $A_V(0) = 1$, $A_V(1) = N/(N-1)$ e, de forma geral, para qualquer *n*, o ganho é dado por (6.1).

$$A_V(n) = \frac{N}{N-n} \tag{6.1}$$

De forma geral, os resistores não precisam ser iguais, mas podem assumir valores distintos, de tal forma que a função $A_V(n)$ seja diferente de (6.1). A função $A_V(n)$ pode ser implementada para variar algoritmicamente, exponencialmente, de forma binária, etc., dependendo da aplicação em que o PGA se insere. Note que esta estrutura confere ganhos positivos e sempre crescentes com *n*.

Dada a necessidade de resistores e a dificuldade de implementação de resistores com valores muito elevados (na ordem de mega-ohm) em circuito integrado, torna-se recomendável a utilização de estágio de saída em classe AB para o amplificador operacional.

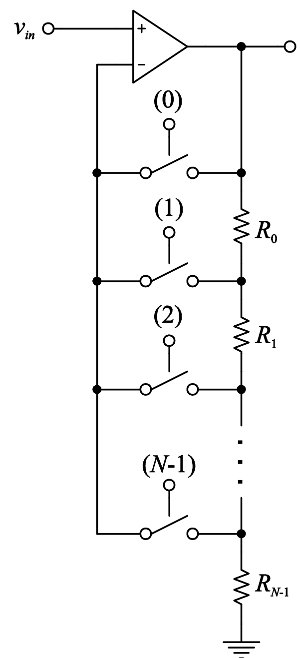


Figura 6.1: PGA não inversor controlado por resistores.

6.2 PGA Inversor Controlado por Resistores

Neste caso, temos o amplificador operacional na configuração inversora, com $N+1$ resistores na malha de realimentação, e todos iguais e de valor *R*, conforme apresentado na Figura 6.2. Através do sinal de controle das chaves analógicas, altera-se o número de resistores em série e, consequentemente, o ganho realimentado. Definindo *n* o sinal de controle das chaves analógicas, e assumindo que somente uma chave é comutada por vez, o ganho em função de *n* é dado por (6.2). Note que o ganho é negativo e pode ser, em módulo, maior ou menor que um, dependendo da escolha de R_f.

$$A_V\left(v_{in}\right) = -\left(n+1\right)\frac{R}{R_f} \tag{6.2}$$

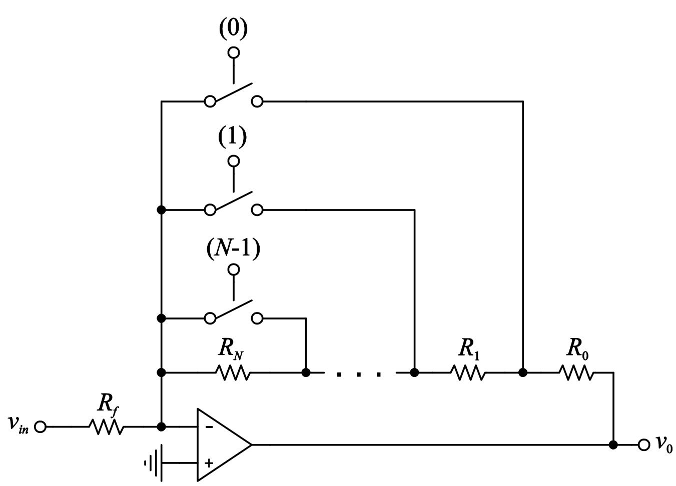


Figura 6.2: PGA inversor controlado por resistores.

6.3 PGA com DDA Controlado por Resistores

Os PGAs apresentados nos itens anteriores possuem tensões de modo comum da entrada e saída relacionadas, pois não têm rejeição de modo comum. Em muitas aplicações, é necessário ter tensões de modo comum totalmente independentes. O PGA da Figura 6.3 oferece esta opção, pois emprega um DDA. Neste circuito, adotaremos todos os resistores iguais a R, embora isto não seja obrigatório. Outras estratégias para a escolha dos resistores podem ser adotadas. Definindo n como o sinal de controle das chaves e assumindo que somente uma chave é comutada por vez, podemos determinar a tensão v_0 pela propriedade do DDA fazer as tensões em suas entradas iguais, conforme o desenvolvimento em (6.3). Note que a tensão de modo comum na saída é igual a V_{REF} e não depende da entrada. Este circuito exige que o ganho do DDA seja muito elevado para que funcione adequadamente. Por isto, é recomendável a adoção de um estágio de saída em classe AB, por causa da carga resistiva.

$$\begin{cases} v_{in} = \dfrac{N-n}{N}\left(v_0 - V_{REF}\right) \\ v_0 = \dfrac{N}{N-n} v_{in} + V_{REF} \end{cases} \tag{6.3}$$

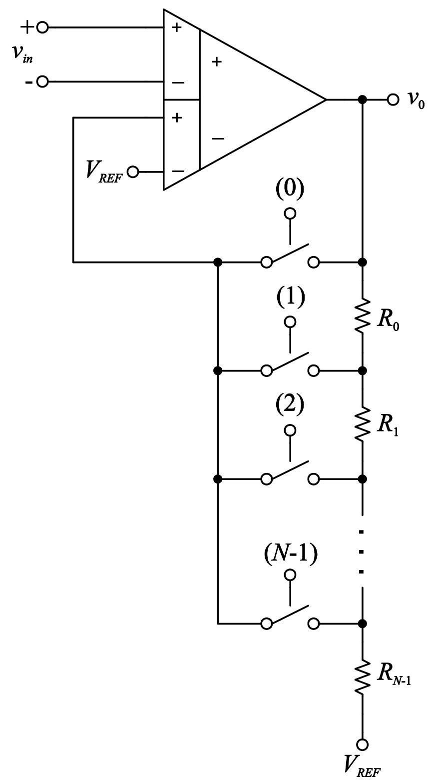


Figura 6.3: PGA com DDA controlado por resistores.

6.4 PGA com Divisor de Corrente

Os PGAs apresentados anteriormente empregam, exclusivamente, resistores como elemento de controle de ganho. Entretanto, esta prática incorre na excessiva área de integração necessária para a realização de resistores de elevado valor. Isto não é desejável no projeto de circuitos integrados, devido ao custo de produção ser proporcional à área de integração. Portanto, reduzir o número de resistores no projeto do PGA é um objetivo a ser perseguido.

Uma estrutura que combina resistores e um divisor de corrente, para o controle do ganho, encontra-se na Figura 6.4. Ela baseia-se na propriedade de divisão de corrente muito precisa que dois transistores MOSFET em série possuem. Para entender este processo, devemos considerar a equação da corrente de dreno do MOSFET prevista pelo modelo EKV dada em (1.36) e reescrita em (6.4), com $n_F = n_R = n$, que permite calcular as correntes direta I_F e reversa I_R.

$$\frac{V_G - V_{T0} - nV_{S,D}}{n\phi_T} = \sqrt{1 + 4\frac{I_{F,R}}{I_{ESP}}} + \ln\left(\sqrt{1 + 4\frac{I_{F,R}}{I_{ESP}}} - 1\right) - \left(1 + \ln(2)\right) \tag{6.4}$$

Apesar da equação (6.4) não possuir uma solução analítica para I_F e I_R, mesmo assim é possível afirmar que estas correntes são função de V_G e V_S, ou seja, $I_F = \beta g(V_G, V_S)$ e $I_R = \beta g(V_G, V_D)$, onde $\beta = k_p W/L$. Portanto, podemos escrever a corrente entre dreno e fonte I_{DS} como em (6.5).

$$I_{DS} = \beta g(V_G, V_S) - \beta g(V_G, V_D) \tag{6.5}$$

Os transistores dos blocos N e M são todos iguais, possuem os substratos conectados ao terra e podem ter seus terminais de porta conectados a V_{dd} ou ao terra. Todos os transistores com tensão de porta igual a zero estão cortados, enquanto aqueles com tensão de porta igual a V_{dd} estão conduzindo, e podem estar em qualquer região de trabalho. Todos os transistores do bloco N que estão em condução formam um único MOSFET, com razão de aspecto a_n vezes a do transistor elementar, onde a_n é o número de transistores em condução. O mesmo se aplica ao bloco M, com a_M representando o número de transistores em condução. Devido à realimentação negativa do amplificador operacional de entrada, a corrente i_1 é dada por $i_1 = v_{in}/R_1$, e pela equação (6.5) podemos relacioná-la aos transistores do bloco N por (6.6). Da mesma forma, a corrente i_2 se relaciona com os transistores do bloco M pela equação (6.7). Observando que $v_0 = -R_2 i_2$ e dividindo (6.6) por (6.7), obtemos finalmente o ganho de tensão $A_V = v_0/v_{in}$ dado por (6.8).

$$\frac{v_{in}}{R_1} = a_n \beta g(V_{dd}, v_x) - a_n \beta g(V_{dd}, 0) \tag{6.6}$$

$$i_2 = a_m \beta g(V_{dd}, 0) - a_m \beta g(V_{dd}, v_x) \tag{6.7}$$

$$A_V = \frac{R_2}{R_1}\frac{a_m}{a_n} \tag{6.8}$$

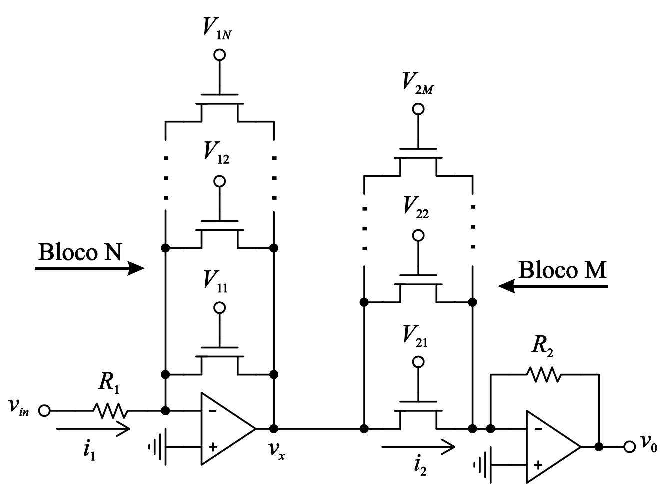


Figura 6.4: PGA com divisor de corrente.

Note que as não linearidades dos MOSFETs são canceladas, e o ganho pode ser programado simplesmente determinando quantos transistores estarão conduzindo nos blocos N e M. Isto pode ser feito através de chaves analógicas que conectam as portas a V_{dd} ou ao terra.

6.5 PGA com Divisor de Corrente e sem Resistores

Outra estrutura de PGA que utiliza o divisor de corrente com transistores MOSFET, mas que dispensa o uso de resistores, consiste na implementação da divisão de corrente na própria arquitetura do estágio de saída em cascode dobrado. Antes de apresentarmos o circuito completo do PGA, vamos em primeiro lugar analisar o divisor de corrente mostrados nas Figuras 6.5(a) e (b). Em (a), temos o circuito de polarização, onde assumimos ser possível introduzir uma corrente I_D ao dreno de M_a e estabelecer uma tensão V_D. Na prática, a tensão V_D será mantida constante, graças a um circuito de polarização tipo mestre-escravo, que será apresentado mais a frente. Em (b), temos o sinal de entrada i_{in} aplicado ao nó fonte-dreno de M_a e M_b, e o sinal de saída i_{out} no dreno de M_a. Neste caso, estamos assumindo que V_D não variou, ou seja, é o mesmo valor estabelecido em (a). Para que isto seja possível, é necessário que a corrente no dreno de M_a seja modificada, pois v_y é diferente de v_x, o que leva ao aparecimento de i_{out}.

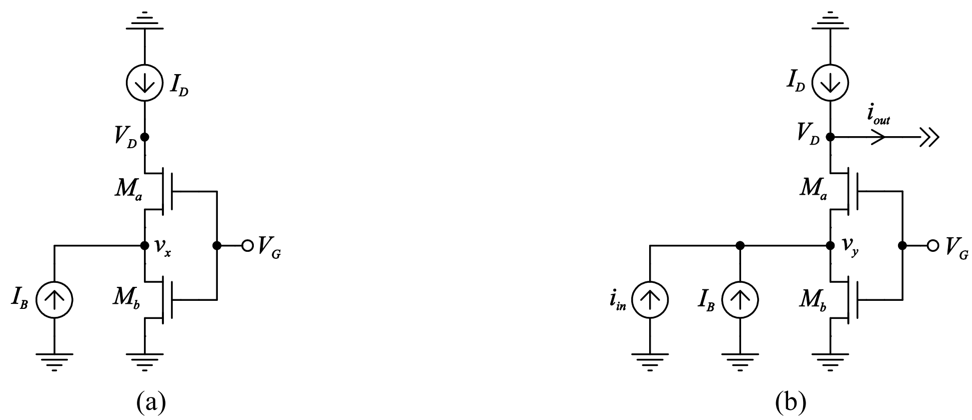


Figura 6.5: Divisor de corrente: a) circuito de polarização; b) circuito de polarização mais entrada e saída de sinal.

O equacionamento dos dois circuitos toma como base a equação (6.5), e nos leva ao sistema (6.9), onde $\beta_a = k_p W_a / L_a$ e $\beta_b = k_p W_b / L_b$.

$$\begin{cases} I_D = \beta_a g(V_G, v_x) - \beta_a g(V_G, V_D) \\ I_D + I_B = \beta_b g(V_G, 0) - \beta_b g(V_G, v_x) \\ I_D - i_{out} = \beta_a g(V_G, v_y) - \beta_a g(V_G, V_D) \\ I_D - i_{out} + I_B + i_{in} = \beta_b g(V_G, 0) - \beta_b g(V_G, v_y) \end{cases} \tag{6.9}$$

Resolvendo o sistema, tomando como variáveis i_{out}, i_{in}, $g(V_G, v_x)$ e $g(V_G, v_y)$, obtemos a relação linear entre i_{out} e i_{in}, dada por (6.10). Verificamos que i_{out} é uma versão atenuada de i_{in}, e cujo fator da atenuação é definido pela razão entre as relações de aspecto dos transistores M_a e M_b. Entretanto, um cuidado deve ser tomado ao escolher as dimensões dos transistores, pois, devido a efeitos de segunda ordem, a função $g(\cdot,\cdot)$ é ligeiramente dependente das dimensões. Para garantirmos a linearidade prevista em (6.10), devemos dimensionar M_a e M_b como associações em paralelo de transistores unitários, com dimensões idênticas e ganho β, tal que $\beta_a = N_a \beta$ e $\beta_b = N_b \beta$, onde N_a e N_b são os números de transistores.

$$i_{out} = \frac{1}{1+\dfrac{\beta_b}{\beta_a}} i_{in} \tag{6.10}$$

Aplicando a condição anterior à equação (6.10) obtemos a relação dada em (6.11).

$$i_{out} = \frac{1}{1+\dfrac{N_b}{N_a}} i_{in} \tag{6.11}$$

Para o PGA apresentado neste item, iremos considerar o caso particular em que β_b / β_a é uma razão inteira e de valor N, tal que a relação entre i_{out} e i_{in}, definida como ganho de corrente A_C, assume a forma em (6.12).

$$A_C = \frac{i_{out}}{i_{in}} = \frac{1}{1+N} \tag{6.12}$$

O diagrama básico do PGA encontra-se na Figura 6.6. O circuito é composto por dois pares diferenciais, um estágio de saída em cascode dobrado e um circuito de polarização tipo mestre-escravo. O controle de tensão de modo comum da saída foi omitido, mas atua regulando as fontes de corrente de polarização dos transistores M_{c1} e M_{c2}. O circuito de polarização mestre é composto pelos transistores M_{a3}, M_{b3} e M_{c3}, que recebem as mesmas correntes de polarização que deverão ser copiadas para o circuito escravo. Uma pequena diferença deve ser observada nos transistores M_{ci}, onde M_{c3} possui o dobro da largura dos demais (dois transistores em paralelo), pois a corrente que circula por ele e o dobro das que circulam por M_{c1} e M_{c2}. Desta forma, garantimos que os transistores mestres possuem as mesmas densidades de corrente que seus correspondentes escravos.

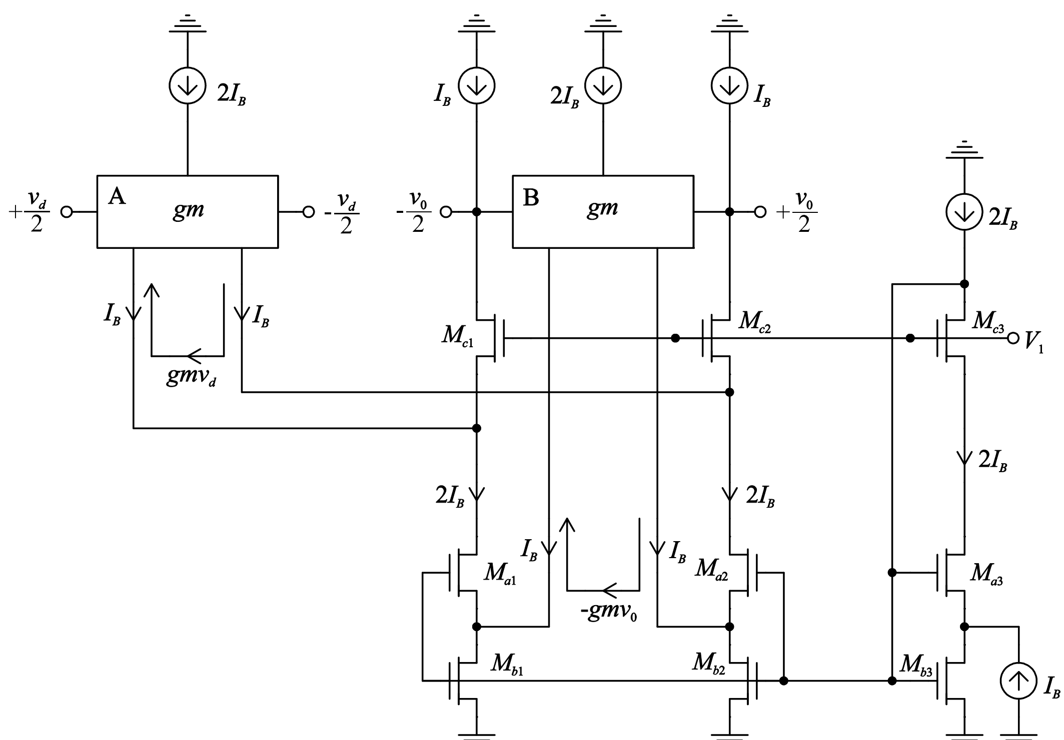


Figura 6.6: Diagrama básico do PGA.

O circuito é um OTA com duas entradas diferenciais, e opera com forte realimentação negativa realizada através do amplificador diferencial B e os divisores de corrente. A impedância de saída é muito elevada, devido à configuração em cascode dobrado, o que leva a um ganho de tensão muito alto. Definindo a impedância de saída do amplificador como Z, a corrente diferencial na saída é dada por (6.13) e a tensão de saída por (6.14). Substituindo (6.13) em (6.14), obtemos a relação entre v_0 e v_d dada por (6.15).

$$i_0 = gmv_d - A_C gmv_0 \tag{6.13}$$

$$v_0 = Zi_0 \tag{6.14}$$

$$\frac{v_0}{v_d} = \frac{gmZ}{1 + A_C gmZ} \tag{6.15}$$

Assumindo que a impedância Z seja muito elevada, o que é comum nesta estrutura, temos que o ganho de tensão A_V é muito próximo do limite calculado em (6.16). Substituindo (6.12) em (6.16), temos finalmente o ganho de tensão do amplificador em função do número N de transistores $M_b^{(i)}$, em paralelo, do divisor de corrente, expresso em (6.17).

$$A_V \cong \lim_{Z\to\infty} \frac{gmZ}{1 + A_C gmZ} = \frac{1}{A_C} \tag{6.16}$$

$$A_V = 1 + N \tag{6.17}$$

O ganho do amplificador pode ser programado selecionando os transistores que estarão em paralelo no divisor de corrente, como também no circuito de polarização mestre, conforme mostrado na Figura 6.7. As chaves S_i e $\overline{S_i}$ conectam a porta do transistor $M_b^{(i)}$ à tensão V_G ou ao terra, definindo se o transistor está ativo e em paralelo, ou cortado e fora do circuito.

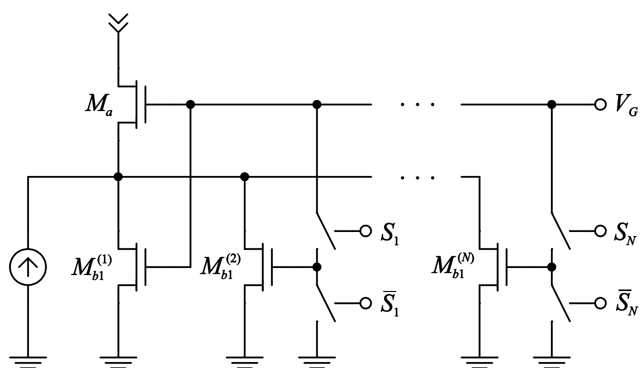


Figura 6.7: Esquema de programação do ganho.

Note que a configuração acima não permite a implementação de $N < 1$, ou seja, o ganho mínimo é igual a dois. Entretanto, podemos implementar $A_V = 1$ chaveando o transistor M_a, conforme mostrado na Figura 6.8. Neste caso, quando o dreno e a fonte de M_a são colocados em curto, M_a é retirado do circuito e a estrutura comporta-se como um cascode dobrado convencional, onde as fontes de corrente de entrada e de realimentação concorrem com o mesmo peso. Isto é equivalente a fazer $N = 0$ e, consequentemente, $A_V = 1$.

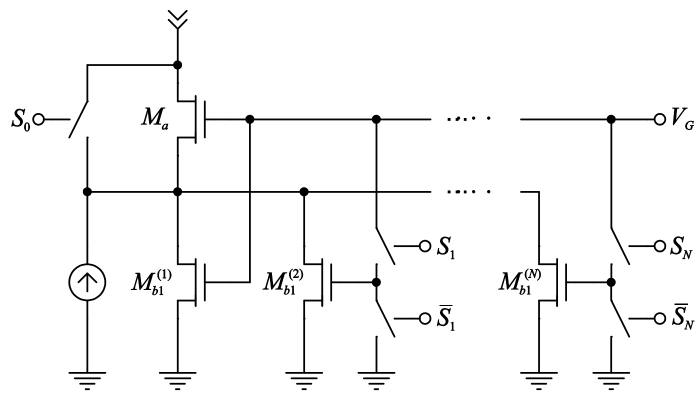


Figura 6.8: Implementação de $A_V = 1$.

A polarização do divisor de corrente deve ser feita com cuidado, pois para que o cascode funcione corretamente, os transistores M_c e M_a devem operar em saturação e M_b em tríodo. Apesar de a tensão V_G ser gerada automaticamente no circuito de polarização mestre, a tensão V_1 deve ser tal que não viole as condições de operação acima. Vamos considerar o caso onde $N = 1$, ou seja, M_a e M_b são idênticos, e $i_{in} = I_B$. Esta é a condição onde temos a maior tensão V_G, e é a mais restritiva para a operação de M_a em saturação. Inicialmente, vamos calcular as tensões de polarização dos transistores do divisor de corrente, M_a e M_b. Para tal, considere o circuito da Figura 6.9, onde M_a e M_b possuem o mesmo ganho β. Nesta configuração, a corrente de entrada i_{in} é dividida em duas partes iguais, cada uma circulando nos sentidos dreno-fonte de M_b e fonte-dreno de M_a. É fácil deduzir que as correntes que circulam por M_a e M_b são $1.5I_B$ e $3.5I_B$, respectivamente. Das equações (1.11) e (1.12), do modelo SPICE nível 3 simplificado, temos o sistema dado por (6.18). A solução de (6.18), observando somente os resultados válidos, é dada em (6.19).

$$\begin{cases} 3I_B + \dfrac{I_B}{2} = \beta\left[\left(V_G - V_T\right)V_{Db} - \dfrac{\alpha}{2}V_{Db}^2\right] \\ 2I_B - \dfrac{I_B}{2} = \dfrac{\beta}{2\alpha}\left(V_G - V_{Db} - V_T\right)^2 \end{cases} \tag{6.18}$$

$$\begin{cases} V_G = \dfrac{\sqrt{2\beta I_B\left(7-2\alpha\right)} + \left(2-\alpha\right)\beta V_T - \left(\alpha - 1\right)\sqrt{3\alpha\beta I_B}}{\left(2-\alpha\right)\beta} \\ V_{Db} = \dfrac{\sqrt{2\beta I_B\left(7-2\alpha\right)} - \sqrt{3\alpha\beta I_B}}{\left(2-\alpha\right)\beta} \end{cases} \tag{6.19}$$

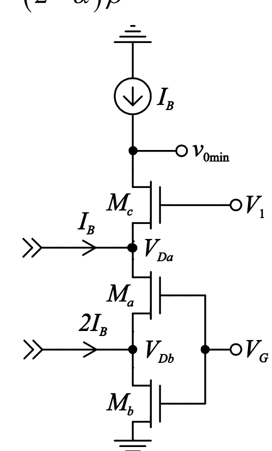


Figura 6.9: Polarização do divisor de corrente.

Agora, devemos calcular V_1 de forma a garantir as regiões de operação corretas dos transistores. A tensão de saturação entre dreno e fonte, prevista pelo modelo SPICE nível 3, é dada por $V_{DSsat} = \left(V_{GS} - V_T\right)/\alpha$, ou de forma equivalente por $V_{Dsat} - V_S = \left(V_G - V_S - V_T\right)/\alpha$. Conhecendo a tensão de saída mínima v_{0min}, devemos aplicar a condição anterior a M_a e M_c, e determinar V_1 de forma a mantê-los sempre em saturação. As condições suficientes para a operação em saturação de M_a e M_c são dadas em (6.20) e (6.21), respectivamente, onde ΔV_{GSc} é a tensão de *overdrive* de M_c, que é determinada em função da excursão de sinal na saída e de β_c, e V_{Damin} é a menor tensão admissível no dreno de M_a. Podemos determinar V_{Damin} pela condição de saturação de M_a, dada em (6.22).

$$v_{0min} \geq \frac{V_1 - V_T}{\alpha} + \frac{\left(\alpha - 1\right)}{\alpha} V_{Damin} \tag{6.20}$$

$$V_1 \geq V_{Damin} + \Delta V_{GSc} + V_T \tag{6.21}$$

$$V_{Damin} = \frac{V_G - V_T}{\alpha} + \frac{\left(\alpha - 1\right)}{\alpha} V_{Db} \tag{6.22}$$

Finalmente, de (6.20), (6.21) e (6.22), obtemos a faixa de valores admissíveis para V_1, dada por (6.23).

$$\left(\frac{V_G - V_T}{\alpha} + \frac{\left(\alpha - 1\right)}{\alpha} V_{Db} + \Delta V_{GSc} + V_T\right) \leq V_1 \leq \left(\alpha v_{0min} - \left(\alpha - 1\right)\left(\frac{V_G - V_T}{\alpha} + \frac{\left(\alpha - 1\right)}{\alpha} V_{Db}\right) + V_T\right) \tag{6.23}$$

Os limites do intervalo da inequação acima podem ser de difícil determinação, devido à quantidade de variáveis a serem determinadas, como as tensões de porta, de dreno e *overdrive*. Entretanto, podemos substituir as variáveis determinadas em (6.19) e encontrar o intervalo de valores válidos para β, onde o limite superior é obrigatoriamente maior que o inferior. Esta condição nos leva ao intervalo aberto para β, expresso em (6.24). Ainda é necessário definir o valor de ΔV_{GSc}, que pode ser determinado de forma a tornar a equação (6.24) válida. Note que, para $\Delta V_{GSc} = \alpha V_{0min}$, o denominador de (6.24) é nulo e β tem que ser maior que infinito. Isto nos obriga a adotar ΔV_{GSc} menor que αV_{0min}. Outro fator importante a ser observado é o tamanho de M_c, que é inversamente proporcional a ΔV_{GSc}^2 e influencia na resposta em frequência do circuito. Devemos evitar transistores de área muito grande para não degradar a resposta em frequência.

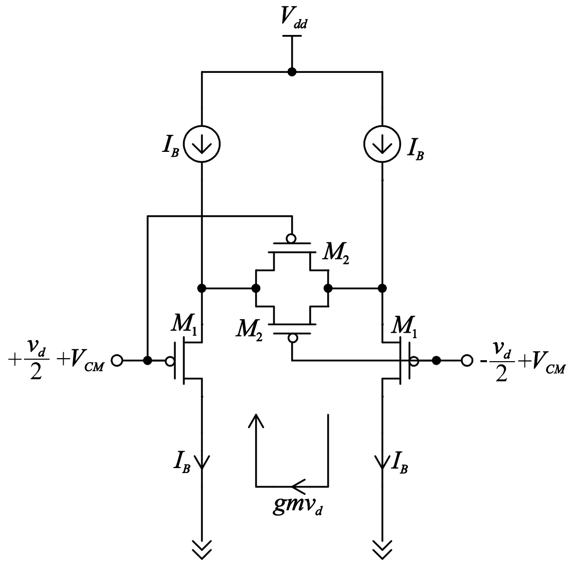
$$\beta \geq \frac{2\alpha I_B\left(4\alpha^2 - 5\alpha + 6 - 2\sqrt{2}\left(\alpha - 1\right)\sqrt{6\alpha\left(3.5 - \alpha\right)}\right)}{\left(\alpha - 2\right)^2\left(\alpha v_{0min} - \Delta V_{GSc}\right)^2} \tag{6.24}$$

Uma vez determinado o valor de β, temos o intervalo de V_1. Como critério para a escolha de V_1, podemos adotar o ponto central do intervalo, que é a média aritmética dos limites. Com isto, obtemos o valor de V_1 expresso em (6.25).

$$V_1 = \frac{\alpha\sqrt{2\beta I_B\left(7 - 2\alpha\right)} + 2\sqrt{3}\left(\alpha - 1\right)\sqrt{\alpha\beta I_B} + \alpha\beta\left(\alpha v_{0min} + \Delta V_{GSc} + 2V_T\right)}{2\alpha\beta} \tag{6.25}$$

A linearidade desta estrutura é muito dependente dos amplificadores diferenciais de entrada e realimentação. Devemos escolher amplificadores com faixa quase plana dentro de uma determinada faixa de tensão. O amplificador diferencial com degeneração de fonte, apresentado o item 3.5.3, é um bom candidato para esta aplicação. Nas Figuras 6.10 (a) e (b) são apresentados o circuito e a curva de transcondutância, respectivamente, da realização com transistores PMOS do amplificador. Uma vez especificadas a máxima tensão diferencial de entrada

V_{dmax} e a máxima transcondutância gm_0, as dimensões dos transistores podem ser calculadas segundo as equações do sistema (6.26). Note que no caso real, as tensões diferenciais de entrada aparecem somadas a uma tensão de modo comum V_{CM}.



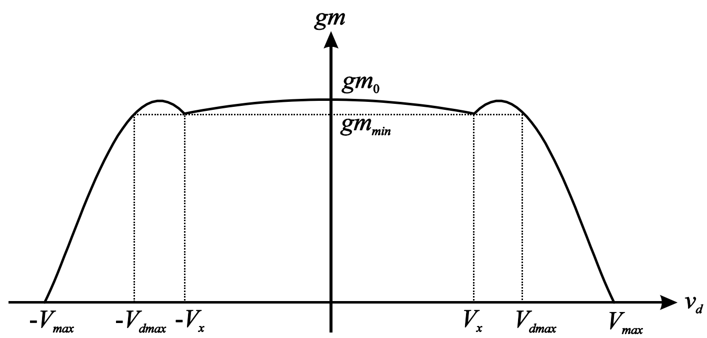


Figura 6.10: Amplificador diferencial com degeneração de fonte: a) circuito; b) curva de transcondutância.

$$\begin{cases} \beta_1 = 12.45 \times \dfrac{\alpha gm_0}{V_{dmax}} \\ \beta_2 = 1.86 \times \dfrac{\alpha gm_0}{V_{dmax}} \\ I_B = 1.15 \times gm_0 V_{dmax} \\ gm_{min} = 0.92 \times gm_0 \\ V_{smax} = 0.667 \times V_{dmax} + |V_T| + V_{CM} \end{cases} \tag{6.26}$$

6.6 Detector de Pico

O detector de pico é um circuito geralmente associado ao PGA no controle das mudanças de ganho. Uma das aplicações muito comuns do PGA consiste na modificação do ganho, de acordo com que o sinal de entrada ultrapassa determinados valores. Considere o sinal senoidal da Figura 6.11, que sofre repentinamente um aumento de amplitude, e posteriormente uma redução. Esta variação de amplitude deve sinalizar ao PGA para que troque a escala de ganho, de forma a manter o sinal de saída dentro de uma determinada faixa de tensão. A tensão de saída v_0 do detector deve assumir o valor de pico do sinal de entrada v_{in} e permanecer neste valor, até que haja uma nova variação no nível do sinal. Para que isto seja possível, o detector não deve perceber a variação de tensão entre um ciclo e outro do sinal de entrada, mas somente o nível de tensão de vários ciclos consecutivos. Entretanto, esta condição ideal nunca é alcançada, e um pequeno *ripple* é observado, conforme mostrado na Figura 6.11. Isto também implica que a passagem de um nível para o outro não é instantânea, ocupando um intervalo de tempo ΔT, conforme na Figura 6.11.

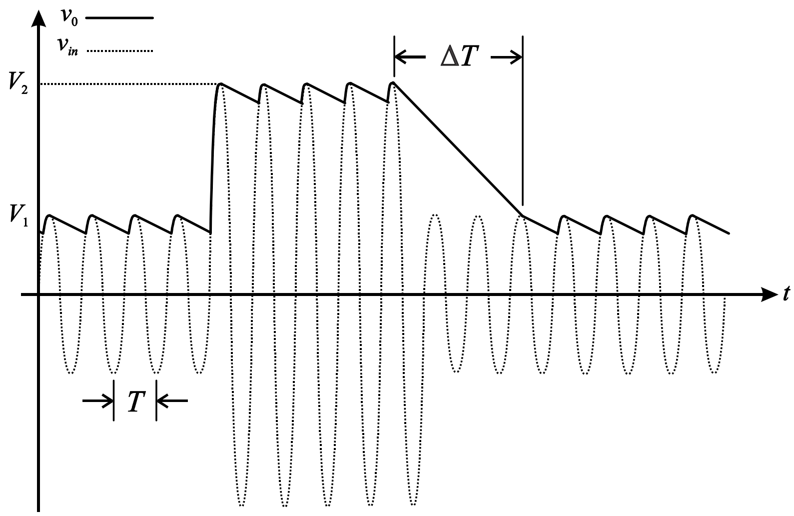


Figura 6.11: Sinal de saída de um detector de pico.

Um circuito que realiza a função do detector de pico encontra-se na Figura 6.12. Inicialmente, vamos assumir que a tensão v_0 é igual a zero. Durante o primeiro ciclo positivo do sinal de entrada, o transistor M_1 corta e toda corrente I_B circula por M_2. Nesta condição, temos $i_1 = 0$, $i_3 = 0$, $i_2 = I_B$ e $i_a = I_B$. Desta forma, a corrente que entra no capacitor é $I_B - I_D$. Para que o circuito funcione corretamente, devemos ter $I_B >> I_D$. Sendo assim, o capacitor se carrega muito rápido até que a tensão v_0 se aproxime de v_{in}, quando então M_1 passa a conduzir e a corrente i_a assume um ponto de equilíbrio. Este equilíbrio se dá com o valor médio de i_a é igual a I_D. Posteriormente, quando o sinal de entrada assume um nível de tensão menor, temos a condição $v_{in} < v_0$ e M_2 cortado. Neste momento, temos $i_1 = I_B$, $i_2 = 0$, $i_3 = 0$ e $i_a = 0$, fazendo a corrente I_D sair do capacitor e levando-o ao descarregamento, até o momento onde $v_{in} = v_0$ e o equilíbrio é novamente alcançado. O descarregamento é muito mais lento que o carregamento, pois $I_B >> I_D$, e o tempo de descarga é dado por (6.27).

$$\Delta T = \frac{C}{I_B}\left(V_2 - V_1\right) \tag{6.27}$$

A escolha de I_B e I_D afeta diretamente o *ripple* e o tempo de descarga do capacitor. A corrente I_B deve ser escolhida em função da máxima derivada positiva de v_{in} e da corrente I_D, de forma que v_0 acompanhe v_{in} durante o carregamento do capacitor, conforme a equação (6.28). A amplitude do *ripple* pode ser determinada pela descarga do capacitor no intervalo de tempo T, conforme a equação (6.29).

$$I_B \geq C\left|\frac{dv_{in}(t)}{dt}\right| + I_D \tag{6.28}$$

$$V_{ripple} = \frac{I_D T}{C} \tag{6.29}$$

Quanto menor for *ripple* maior será o tempo de descarga, e quanto menor for tempo de descarga, maior será o *ripple*. Portanto existe um compromisso entre o *ripple* e a velocidade de resposta do detector, que deve ser avaliado em função dos requisitos de projeto.

Este detector de pico atua somente nos picos positivos, mas pode ser usado também para a detecção de picos negativos ou ambos.

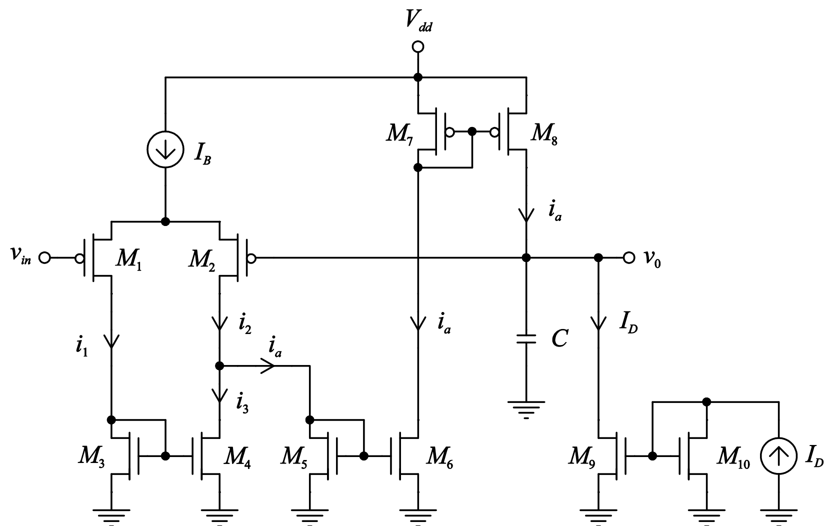


Figura 6.12: Circuito do detector de pico.

Capítulo 7

Circuitos a Capacitores Chaveados

7.1 *Comb Filter* a Capacitor Chaveado

O *comb filter* é um filtro cuja resposta em frequência é composta por uma seção passa-banda repetida periodicamente na escala de frequência. A forma do filtro, com máximos e mínimos consecutivos e intercalados, lembra o aspecto de um pente, de onde vem a origem do nome.

O circuito da Figura 7.1(a) é uma realização de um *comb filter* a capacitores chaveados. O circuito conta com *N* fases de chaveamento, cada uma com intervalo de tempo Δ*T*, conforme apresentado na Figura 7.1(b). Todos os capacitores possuem o mesmo valor, e cada um forma um filtro passa baixas junto com o resistor *R*. Este *comb filter* tem a característica notável de possuir uma seletividade muito elevada, e sua frequência de sintonia fundamental é dada pela frequência de amostragem dividida pelo número de fases.

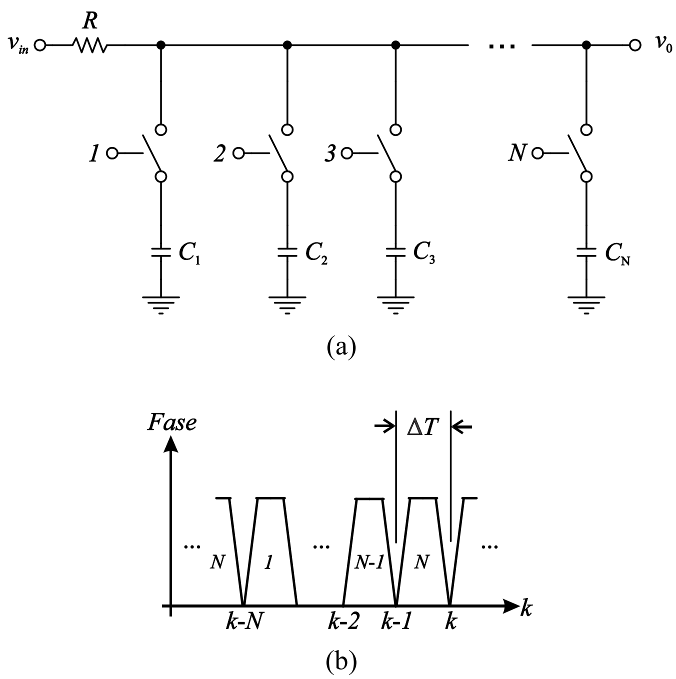


Figura 7.1: *Comb Filter* a capacitores chaveados: a) circuito; b) diagrama de fases.

A característica passa banda pode ser verificada através do exemplo da Figura 7.2(a), onde são empregadas quatro fases de chaveamento, sendo a frequência de amostragem dada por $f_s = 1/\Delta T$. Quando um sinal $v_{in}(t)$ periódico e de frequência igual a $f_s/4$ é aplicado ao circuito, nota-se que cada capacitor fica sempre submetido ao mesmo seguimento de $v_{in}(t)$. Desta forma, a tensão $v_0(t)$ no capacitor conectado à chave comandada pela fase *n* estabiliza após alguns ciclos, e passa a variar em torno da média de $v_{in}(t)$ observado no intervalo de tempo da fase *n*, conforme mostrado na Figura 7.2(b). O mesmo se aplica aos sinais com frequências múltiplas de $f_s/4$. Desta forma, o sinal de saída, observado ao longo de todas as fases, possui uma composição harmônica muito próxima de $v_{in}(t)$. Para frequências diferentes de $f_s/4$ e de seus múltiplos, este efeito de repetitividade não é observado, e $v_0(t)$ não consegue estabilizar em um valor próximo ao de $v_{in}(t)$ na fase *n*. Neste caso, a saída observada ao longo de todas as fases é uma versão distorcida em fase e atenuada em módulo de $v_{in}(t)$. Este é o comportamento de um filtro passa banda, e com múltiplas faixas de passagem repetidas em múltiplos de $f_s/4$. Este princípio se aplica aos circuitos com um número genérico de fases *N*.

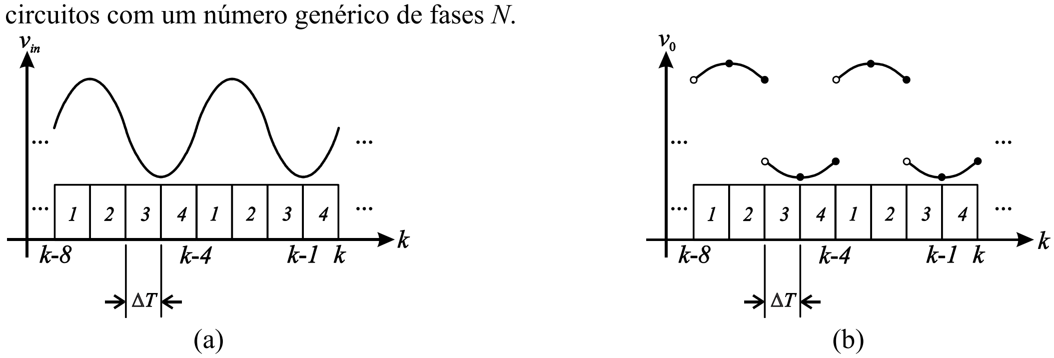


Figura 7.2: Sequencia de amostragem: a) do sinal de entrada; b) do sinal de saída.

A análise do circuito tem início na determinação da tensão no capacitor, dentro do intervalo de uma fase e em um intervalo de amostragem]*k-1*,*k*]. Supondo um capacitor qualquer do circuito, no momento do chaveamento, sua tensão é dada pela equação diferencial (7.1), e cuja solução é obtida pela aplicação do fator de integração $\exp(t/RC)$, conforme em (7.2) e (7.3).

$$v_0(t)' + \frac{v_0(t)}{RC} = \frac{v_{in}(t)}{RC} \tag{7.1}$$

$$\left(e^{\frac{t}{RC}} v_0(t)\right)' = \frac{e^{\frac{t}{RC}} v_{in}(t)}{RC} \tag{7.2}$$

$$e^{\frac{t}{RC}} v_0(t)\Bigg|_{(k-1)\Delta T}^{k\Delta T} = \int_{(k-1)\Delta T}^{k\Delta T} \frac{e^{\frac{t}{RC}} v_{in}(t)}{RC} dt \tag{7.3}$$

Neste ponto, devemos fazer algumas considerações para simplificar a solução de (7.3). Em primeiro, vamos assumir que $\Delta T/RC \ll 1$, pois a frequência de corte do filtro *RC* é muito menor que a de amostragem. Em segundo, vamos assumir que a variação de $v_{in}(t)$ dentro do intervalo de chaveamento é muito lenta, de forma que a função $e^{t/RC} v_{in}(t)$ pode ser considerada linear dentro do intervalo]*k-1*,*k*]. Por último, devemos escolher apropriadamente o limite inferior de $v_0(t)$ na integral, que não é $(k-1)\Delta T$, mas sim $(k-N)\Delta T$. Isto pode ser facilmente verificado na Figura 7.2(b), tomando como exemplo a fase *4* no intervalo]*k-1*,*k*]. Note que o valor de $v_0(t)$ no início do intervalo corresponde à última tensão armazenada no capacitor, que ocorreu em $(k-4)\Delta T$.

A partir de agora, por simplicidade de notação, vamos assumir que $v_0(k)$ é equivalente a $v_0(k\Delta T)$. Aplicando as considerações acima, obtemos a solução de (7.3) abaixo.

$$e^{\frac{k\Delta T}{RC}} v_0(k) - e^{\frac{(k-1)\Delta T}{RC}} v_0(k-N) = \frac{\Delta T}{2RC}\left(e^{\frac{k\Delta T}{RC}} v_{in}(k) + e^{\frac{(k-1)\Delta T}{RC}} v_{in}(k-1) \right) \tag{7.4}$$

A solução da equação de diferenças é obtida aplicando-se a transformada Z a ambos os lados de (7.4), onde obtemos a função de transferência $H(z)$ dada em (7.5).

$$H(z) = \frac{V_0(z)}{V_{in}(z)} = \frac{\Delta T}{2RC} \frac{e^{\Delta T/RC} + z^{-1}}{e^{\Delta T/RC} - z^{-N}} \tag{7.5}$$

Para avaliar o comportamento da função de transferência na frequência, substituímos z por $\exp(j2\pi f)$, e obtemos $\left|H(j2\pi f)\right|$ dado por (7.6). Podemos notar que a função tem máximos locais nos pontos onde $\cos(N2\pi f\Delta T) = 1$. Sabendo que $\Delta T/RC \ll 1$, podemos simplificar as exponenciais fazendo uma aproximação de segunda ordem no numerador e denominador, conforme em (7.7).

$$\left|H(j2\pi f)\right| = \frac{\Delta T}{2RC}\sqrt{\frac{\dfrac{e^{\Delta T/RC}}{2} + \dfrac{e^{-\Delta T/RC}}{2} + \cos(2\pi f\Delta T)}{\dfrac{e^{\Delta T/RC}}{2} + \dfrac{e^{-\Delta T/RC}}{2} - \cos(N2\pi f\Delta T)}} \tag{7.6}$$

$$\left|H(j2\pi f)\right| = \frac{\Delta T}{2RC}\sqrt{\frac{1 + \frac{1}{2}\left(\frac{\Delta T}{RC}\right)^2 + \cos(2\pi f\Delta T)}{1 + \frac{1}{2}\left(\frac{\Delta T}{RC}\right)^2 - \cos(N2\pi f\Delta T)}} \tag{7.7}$$

As frequências $f_k^{(\max)}$ dos máximos locais podem ser calculadas fazendo $2\pi N f_k^{(\max)}\Delta T = k2\pi$, que são os pontos onde $\cos(N2\pi f\Delta T) = 1$, e lembrando que a frequência de amostragem é $f_s = 1/\Delta T$, temos as frequências dos máximos dadas por (7.8) e os ganhos por (7.9).

$$f_k^{(\max)} = k\frac{f_s}{N} \tag{7.8}$$

$$\left|H\left(j2\pi f_k^{(\max)}\right)\right| = \sqrt{\frac{1}{2}\left(1 + \frac{1}{2}\left(\frac{\Delta T}{RC}\right)^2 + \cos\left(\frac{2\pi k}{N}\right)\right)} \tag{7.9}$$

Os mínimos locais ocorrem nos pontos onde $\cos(N2\pi f\Delta T) = 0$. As frequências $f_k^{(\min)}$ dos mínimos podem ser calculadas fazendo $2\pi N f_k^{(\min)}\Delta T = \pi/2 + \pi k$, o que nos dá os valores expressos em (7.10).

$$f_k^{(\min)} = \left(\frac{1}{2} + k\right)\frac{f_s}{2N} \tag{7.10}$$

Outros mínimos locais ocorrem quando o numerador de (7.7) assume seu menor valor. Isto é verdade para as frequências $f_i^{(\min)}$, dadas em (7.11), onde $\cos\left(2\pi f_i^{(\min)}\Delta T\right)=0$. A Figura 7.3 mostra um exemplo de resposta em frequência de um *comb filter* com $N=8$ e $\Delta T/RC=0.01$.

$$f_i^{(\min)}=\left(\frac{1}{2}+i\right)\frac{f_s}{2} \tag{7.11}$$

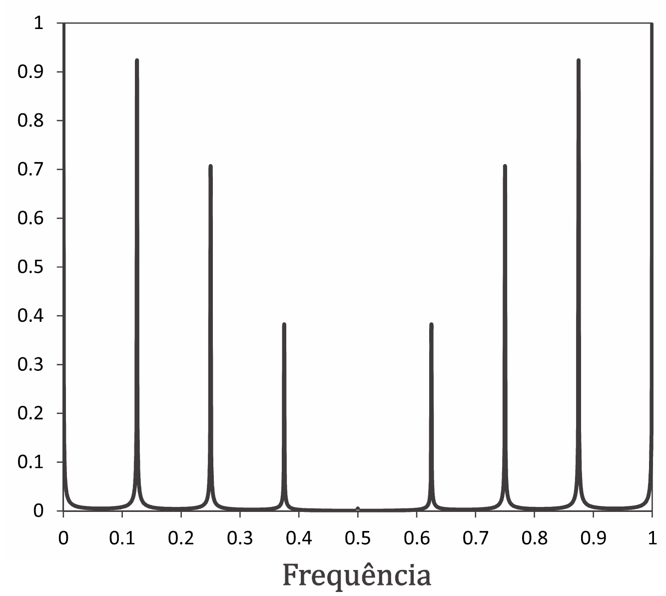


Figura 7.3: Resposta em frequência de um *comb filter* com *N*=8.

A sensibilidade do módulo da função de transferência (7.7) é maior em relação ao denominador do que ao numerador, devido à frequência *N* vezes maior. Desta forma, a seletividade do filtro, calculada em função dos pontos de queda de 3dB, pode ser estimada pelo denominador. Nos pontos de máximo, o denominador é igual a $\left(\Delta T/RC\right)^2/2$, e nos pontos de queda de 3dB o valor muda para $\left(\Delta T/RC\right)^2$. Lembrando que $\Delta T/RC \ll 1$, a variação do $\cos\left(N2\pi f\Delta T\right)$ em torno de 1 é muito pequena, podemos fazer uma aproximação de segunda ordem para $\cos\left(N2\pi f\Delta T\right)$, em torno das frequências de máximo $f_k^{(\max)}$. Desta forma, podemos representar o denominador de (7.7) como em (7.12).

$$Denom=\frac{1}{2f_s^2R^2C^2}+2N^2\pi^2\left(\frac{f}{f_s}-\frac{k}{N}\right)^2 \tag{7.12}$$

Fazendo a substituição $f=f_k^{(\max)}+\Delta f/2$, usando a equação (7.8) e aplicando a condição de que de 3dB, temos a equação (7.13).

$$Denom=\left(\frac{\Delta T}{RC}\right)^2=\left(\frac{1}{RCf_s}\right)^2=\frac{1}{2f_s^2R^2C^2}+2N^2\pi^2\left(\frac{k\frac{f_s}{N}+\frac{\Delta f}{2}}{f_s}-\frac{k}{N}\right)^2 \tag{7.13}$$

A solução da equação acima nos dá o valor da largura de banda Δf e da seletividade Q_k de cada sub-filtro passa faixa sintonizado em $f_k^{(\max)}$, expressas em (7.14).

$$\begin{cases} \Delta f = \dfrac{1}{N\pi RC} \\ Q_k = k\pi f_s RC \end{cases} \tag{7.14}$$

Uma observação importante deve ser feita em relação à resposta em frequência obtida na análise que se seguiu. A transformada *Z* assume que o sinal está amostrado a cada $k\Delta T$ por um trem de impulsos, o que é válido se a saída do filtro for digitalizada em $k\Delta T$ e tradada do domínio discreto, e deste ponto em diante. Mas se trabalharmos com o sinal no domínio contínuo, conforme a Figura 7.2(b), devemos multiplicar a resposta em frequência pela função $SINC\left(f/f_s\right)$, de forma que os ganhos nos pontos de máximos locais passam a serem expressos por (7.15).

$$\left|H\left(j2\pi f_k^{(\max)}\right)\right| = \frac{N}{k}\sin\left(\frac{k}{N}\right)\sqrt{\frac{1}{2}\left(1+\frac{1}{2}\left(\frac{\Delta T}{RC}\right)^2 + \cos\left(\frac{2\pi k}{N}\right)\right)} \tag{7.15}$$